

Libros de **Cátedra**

# Dispositivos Electrónicos

Mónica Liliana González

FACULTAD DE  
INGENIERÍA

**e**  
exactas

 **Edulp**  
Editorial  
de la Universidad  
de La Plata



UNIVERSIDAD  
NACIONAL  
DE LA PLATA

# DISPOSITIVOS ELECTRÓNICOS

Mónica Liliana González

Facultad de Ingeniería



UNIVERSIDAD  
NACIONAL  
DE LA PLATA



# Índice

PRESENTACIÓN	5
--------------	---

## Capítulo 1: Diodo

Generalidades	6
Análisis de un circuito con diodo	7
Modelos equivalentes en corriente continua	9
Efectos capacitivos	12
Apartamiento de la característica ideal del diodo	14
Efectos de la temperatura	17
Encapsulado	19
Modelo SPICE del diodo	20
Circuitos de aplicación básicos: recortador a un nivel de tensión	21
Circuito recortador a dos niveles	25
Rectificadores	26
Rectificadores con filtros	36
Efecto de la capacitancia sobre la tensión de salida	39
Hojas de datos de diodos	41
Diodo en conmutación	43
Diodo Zener	45
Regulador con Diodo Zener	50

## Capítulo 2: Transistor Bipolar de Unión

Generalidades	54
Características físicas	55
Modos de operación	56
Análisis cualitativo de las componentes de corriente en un BJT	58
Parámetros de rendimiento estático	59
Modelos equivalentes para corriente continua	61
Características estáticas tensión- corriente (Transistor bipolar ideal)	68
Polarización del Transistor Bipolar	74
Circuitos de polarización	78
El transistor bipolar de unión como amplificador	85
Modelo equivalente para análisis con pequeña señal	92
Cálculo de un amplificador con el modelo de parámetros híbridos en la configuración de Emisor Común	98
Modelo simplificado en emisor común	102
Amplificador Colector Común	105
El transistor bipolar real	107
El transistor bipolar en alta frecuencia. Modelo pi-híbrido	119

### Capítulo 3: Transistor de efecto de campo

Generalidades	127
Estructura MIS	127
Interpretación del efecto de la polarización de puerta. Diagrama de bandas de energía	131
Transistor MOSFET normalmente bloqueado	134
Transistor MOSFET normalmente conductor	139
Transistor MOSFET: análisis cuantitativo	140
Circuitos de polarización	145
MOSFET como amplificador: Circuito equivalente de pequeña señal	149
Amplificador con transistor MOSFET en Fuente Común	152
Amplificador con transistor MOSFET en Drenador Común	153
Transistor MOSFET en Electrónica digital	154

### Capítulo 4: Optoelectrónica

Generalidades	167
Sistemas de medición de energía radiante. Sensibilidad espectral	167
Fotodetectores	173
Fotoemisores	201
Fototransistor	212
Optoacoplador	217

### Capítulo 5: Dispositivos de potencia

Generalidades	223
MOSFET de potencia	227
Transistor bipolar de puerta aislada (IGBT)	231
Tiristores	235
TRIAC	252
DIAC	256
Interruptor Bilateral de Silicio (SBS)	258
GTO	259

BIBLIOGRAFÍA	262
EL AUTOR	265



# Presentación

Este texto presenta los fundamentos de los Dispositivos Electrónicos básicos, principio físico de funcionamiento y aplicación en circuitos simples.

El Capítulo 1 trata al Diodo, dispositivo semiconductor básico, no lineal, sus características y limitaciones de funcionamiento y el estudio de modelos eléctricos equivalentes lineales que permitan utilizar técnicas de análisis de circuitos en circuitos simples.

El Capítulo 2 trata al Transistor Bipolar de Unión. Extendiendo el conocimiento logrado en el estudio del Diodo se interpreta el funcionamiento físico de este dispositivo más complejo. Además de su operación en régimen de corriente continua se incorpora el concepto de amplificación de una señal eléctrica, analizando distintos tipos de amplificadores y modelos equivalentes.

El Capítulo 3 trata al Transistor de Efecto de Campo MOSFET componente electrónico de aplicación en electrónica digital y base de toda la tecnología actual.

El Capítulo 4 estudia dispositivos cuyo funcionamiento se basa en la acción de radiación luminosa.

El Capítulo 5 introduce a los Dispositivos Electrónicos de Potencia usados como conmutadores en sistemas de control y conversión de la energía eléctrica.

# CAPÍTULO 1

## Diodo

### Generalidades

El diodo es el dispositivo semiconductor más simple y constituye el componente básico en muchas aplicaciones en circuitos electrónicos. Se estudiará el diodo como elemento de circuito a partir de modelos equivalentes y su aplicación en circuitos básicos.

El diodo es un dispositivo semiconductor formado, básicamente, por la unión de un material semiconductor de tipo N con uno de tipo P con dos terminales, ánodo y cátodo, que permiten su conexión a un circuito. Exhibe una relación no lineal en la tensión entre sus terminales y la corriente que lo atraviesa, presentando una baja resistencia en una dirección (polarización directa) y muy alta resistencia en sentido contrario (polarización inversa). En polarización directa la tensión ánodo-cátodo es positiva ( $V_{AK} \geq 0$ ) y en polarización inversa la tensión ánodo-cátodo es negativa ( $V_{AK} < 0$ ). En la Figura 1.1 se muestra el símbolo esquemático y las condiciones de polarización directa y polarización inversa.

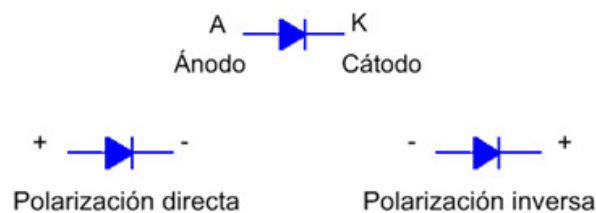


Figura 1.1: símbolo diodo, polarización directa e inversa

La relación teórica entre la corriente y la tensión en el diodo está dada por la ecuación de Shockley:

$$I_D = I_S (e^{\frac{V_D}{V_T}} - 1)$$

$I_D$ : corriente que circula por el dispositivo para una tensión  $V_D$  aplicada

$I_S$ : corriente de saturación inversa

$V_T = kT/q$ , equivalente en tensión de la temperatura,  $V_T \cong 26$  mV a  $T = 300$  K.

La ecuación de Shockley es una ecuación teórica que puede aproximarse al comportamiento de un diodo real. Debe tenerse en cuenta que en el desarrollo de esta ecuación no se tienen en cuenta las resistencias de las regiones neutras (cuerpo del diodo) y las resistencias de contacto, así como la generación y recombinación de portadores en la región de carga espacial de la juntura PN. Por otra parte, la corriente de polarización inversa en los diodos reales es mayor que  $I_S$  debido a efectos secundarios que no tiene en cuenta el modelo de Shockley, y que son de difícil consideración ya que pueden deberse a defectos durante el proceso de fabricación del dispositivo. Aunque la corriente  $I_S$  real es mayor que la determinada por la ecuación de Shockley es lo suficientemente pequeña como para que pueda ser despreciada, como primera aproximación, en la mayoría de los cálculos en circuitos con diodos.

La ecuación de Shockley suele modificarse agregando un factor  $\eta$  denominado factor de idealidad, cuyo valor oscila entre 1 y 2. De esta forma se modifica la ecuación anterior:

$$I_D = I_S \left( e^{\frac{V_D}{\eta V_T}} - 1 \right)$$

La Figura 1.2 muestra la característica ID-VD según la ecuación de Shockley.

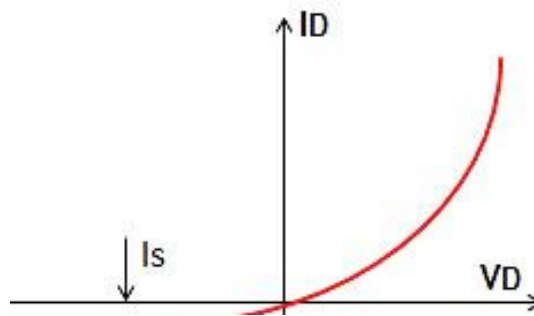


Figura 1.2: característica ID-VD del diodo

Debido a que el diodo es un componente electrónico cuya relación en la tensión y la corriente entre sus terminales no es lineal, para comprender mejor su funcionamiento se comenzará por presentar modelos equivalentes, que son representaciones aproximadas lineales. Esta restricción constituye una simplificación que permite realizar un análisis rápido y aceptable para etapas iniciales de diseño, permitiendo la aplicación de herramientas clásicas de la teoría de circuitos.

## Análisis de un circuito con diodo

El circuito electrónico más simple realizado con un diodo es el de la Figura 1.3. En este circuito básico la corriente por el diodo  $I_D = I$ , dado que el circuito es una configuración serie, y su valor dependerá de los componentes asociados al circuito además de la relación de Shockley.

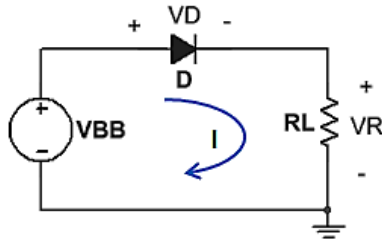


Figura 1.3: circuito básico con diodo

Aplicando la segunda ley de Kirchhoff resulta:

$$V_{BB} = I R_L + V_D$$

En esta ecuación se encuentran dos incógnitas,  $I = I_D$  y  $V_D$ , por lo que la misma no es suficiente para encontrar una solución siendo necesario encontrar una segunda ecuación. Esta es la ecuación de Shockley dada anteriormente, donde para simplificar se ha supuesto  $\eta = 1$ .

$$I_D = I_s \left( e^{\frac{V_D}{V_T}} - 1 \right)$$

De la combinación de las ecuaciones surge la siguiente ecuación con una sola incógnita:

$$V_{BB} = I_s \left( e^{\frac{V_D}{V_T}} - 1 \right) R_L + V_D$$

Esta ecuación es trascendente por lo que debe encontrarse la solución a partir de algún tipo de análisis numérico ya que no puede resolverse directamente. Si bien puede usarse un método iterativo, el mismo resulta tedioso, por lo que otro método válido para la resolución es el método gráfico. Para aplicar este método, es necesario contar con el gráfico de la característica ID-VD dada por la ecuación de Shockley. De la ley de Kirchhoff, si despejamos la corriente  $I_D = I$  resulta la siguiente ecuación:

$$I_D = \frac{V_{BB} - V_D}{R_L}$$

La ecuación corresponde a una recta en el plano ID- VD conocida como ecuación de la recta de carga estática. Para trazar esta recta se eligen dos puntos de fácil determinación. Para  $I_D = 0$  corresponde  $V_D = V_{BB}$  y para  $V_D = 0$  corresponde  $I_D = V_{BB}/R_L$ . La intersección de esta recta con el gráfico de la característica del diodo permite determinar el punto de polarización Q del dispositivo, también llamado punto de reposo estático Q, Figura 1.4.

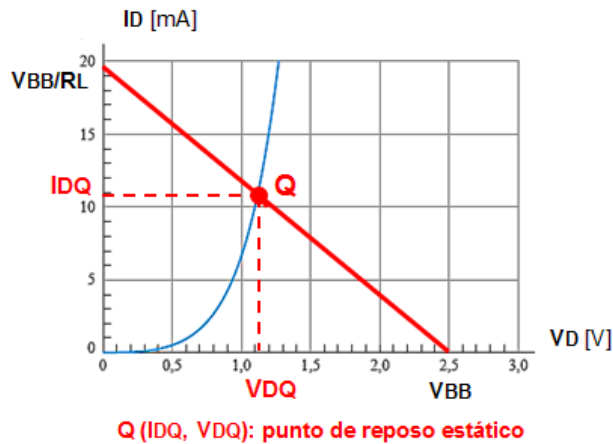


Figura 1.4: determinación del punto Q

El método, si bien es sencillo, mantiene la indeterminación de cualquier método gráfico y se basa en el conocimiento de la característica del dispositivo. En la mayoría de las aplicaciones de diodos y, sobretodo, en el caso de circuitos complejos es necesario contar con otro tipo de análisis más simple. Para ello se recurre al uso de modelos equivalentes lineales que representan el comportamiento del dispositivo en regiones particulares de funcionamiento.

## Modelos equivalentes en corriente continua

El modelo equivalente más simple es el denominado modelo de diodo ideal. En este modelo, cuando el dispositivo se encuentra polarizado en inversa, ánodo negativo respecto a cátodo, no hay corriente por el diodo y éste se comporta como circuito abierto. El diodo se encuentra en estado de corte. Si se polariza el diodo en directa, ánodo positivo respecto a cátodo, habrá corriente por el dispositivo, cuyo valor dependerá del circuito asociado. En este caso el diodo se encuentra en estado de conducción. En el modelo de diodo ideal el dispositivo se comporta como circuito abierto o como cortocircuito, resultado la característica ID-VD mostrada en la Figura 1.5.

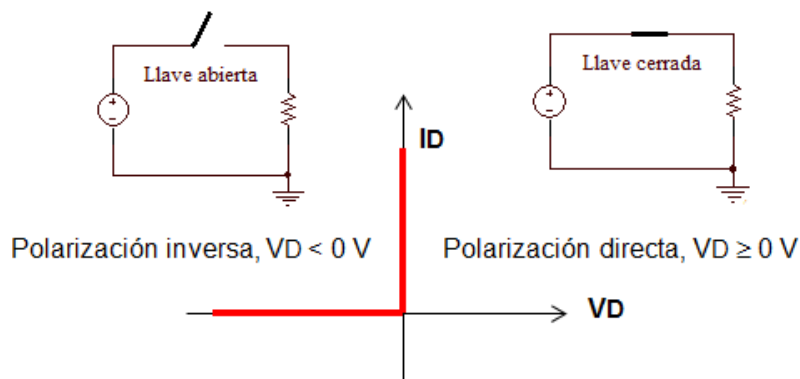


Figura 1.5: modelo equivalente ideal

Este tipo de modelo equivalente suele denominarse modelo lineal por tramos, dado que la característica ID-VD se forma por dos segmentos de línea recta que, en este caso, de modelo de diodo ideal, forman un ángulo de 90 grados. Si bien el modelo de diodo ideal es muy sencillo, está alejado del comportamiento real del dispositivo, mayormente en polarización directa. Al analizar la característica ID-VD de un diodo real polarizado en directa se observa que la corriente es de muy bajo valor hasta que se alcanza un valor de tensión VD denominada tensión umbral  $V_\gamma$ . El valor de  $V_\gamma$  depende del material del diodo. Para el Silicio  $V_\gamma \cong 0.7$  V, Figura 1.6.

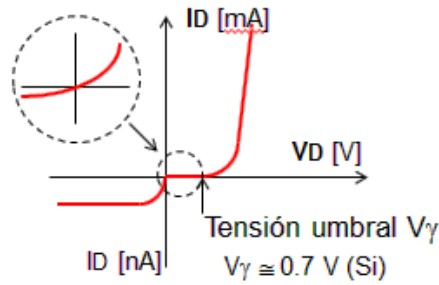


Figura 1.6: tensión umbral del diodo

En este modelo equivalente se considera que el dispositivo está cortado hasta alcanzar la tensión umbral  $V_\gamma$ , y a partir de allí, se supone que el diodo presenta una caída de tensión constante  $V_D = V_\gamma$  cuyo valor es independiente de la corriente por el dispositivo. La característica ID-VD en este modelo es la mostrada en la Figura 1.7, en la cual la recta que representa la conducción del diodo se corre al valor de la tensión  $V_\gamma$ .

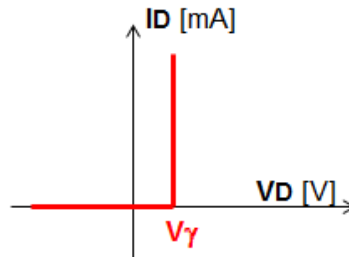


Figura 1.7: modelo con tensión umbral

Al representar el dispositivo por este modelo equivalente, se agrega una fuente de tensión independiente ideal de valor  $V_\gamma$  para polarización directa. Debe tenerse en cuenta que esta es una representación, modelo equivalente, y no corresponde a la realidad. En este modelo equivalente la tensión del diodo VD se expresa como:

$$V_D \begin{cases} V_\gamma & \text{para } V_D \geq V_\gamma \\ 0 & \text{para } V_D < V_\gamma \end{cases}$$

La Figura 1.8 muestra la representación circuital para este modelo en polarización directa e inversa del diodo.

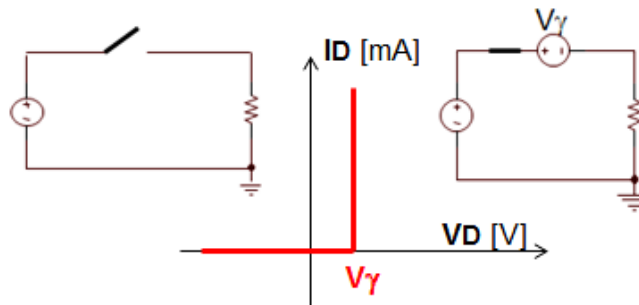


Figura 1.8: modelo equivalente para polarización directa e inversa

Pese a ser un modelo mejor que el de diodo ideal, el modelo anterior no tiene en cuenta que en un diodo real la caída de tensión aumenta con el incremento de la corriente. Este comportamiento puede asemejarse, utilizando un modelo lineal, a la caída de tensión sobre un resistor equivalente  $R_D$ . De este modo, la característica  $I_D$ - $V_D$  se vuelve a considerar como compuesta por dos segmentos rectos: uno fijo y otro que depende de la corriente cuyo punto de intersección es  $V_\gamma$ , Figura 1.9.

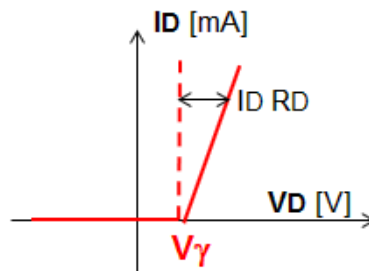


Figura 1.9: característica  $I_D$ - $V_D$  con resistor  $R_D$

Un valor aproximado de  $R_D$  puede obtenerse utilizando la hoja de datos del dispositivo determinado una relación  $\Delta V_D$  y  $\Delta I_D$  entre dos puntos elegidos.

$$R_D = \frac{\Delta V_D}{\Delta I_D \text{ punto a punto}}$$

En la mayoría de las aplicaciones la resistencia  $R_D$  puede ser despreciada por lo cual resulta suficiente el modelo equivalente con fuente de tensión  $V_\gamma$ . La Figura 1.10 muestra la representación circuital para polarizaciones mayores que la tensión  $V_\gamma$ . Para tensiones menores el circuito equivalente sigue siendo representado por una llave abierta.

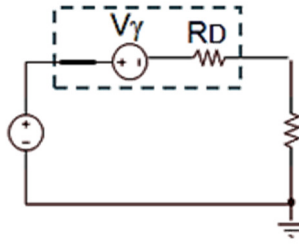


Figura 1.10: modelo equivalente lineal con resistor RD

## Efectos capacitivos

En una juntura PN en polarización inversa la carga fija almacenada a ambos lados de la juntura en la región de carga espacial, de ancho  $w$ , se puede modelizar en forma análoga a un aislante que separa las caras opuestas de un capacitor de placas planas paralelas de área  $A$  separadas una distancia  $w$ , Figura 1.11. Resulta una capacidad equivalente:

$$C_T = \frac{A \varepsilon}{w}$$

$\varepsilon$  es la permitividad del aislante. Dado que en la juntura PN el valor del ancho de la región de vaciamiento  $w$  es función del potencial inverso aplicado ( $w \propto \sqrt{V_R}$  para una juntura abrupta) la capacidad  $C_T \propto 1/\sqrt{V_R}$ . Para tensión de polarización nula  $C_T = C_{T0}$  y sólo depende del potencial de contacto  $V_{bi}$ .

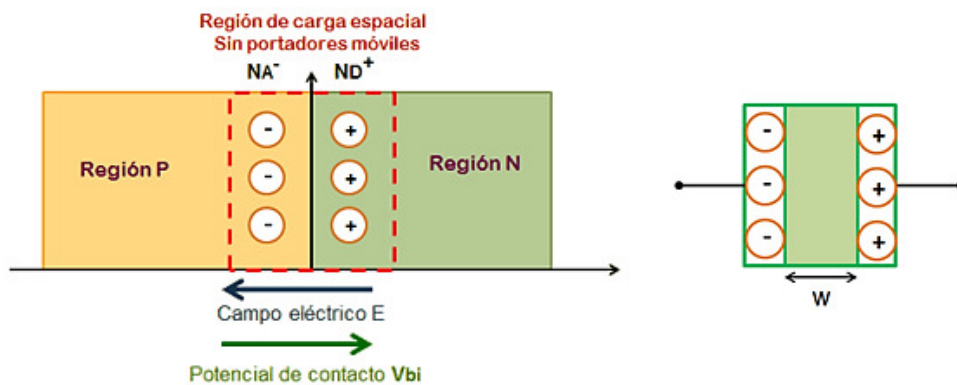


Figura 1.11: efectos capacitivos

La Figura 12 muestra la capacitancia de barrera en función del valor de la tensión inversa aplicada para diodos de la familia 1N4001-1N4004. Los ejes del gráfico se encuentran en valores logarítmicos<sup>1</sup>.

<sup>1</sup> <http://www.diodes.com/datasheets/ds28002.pdf>



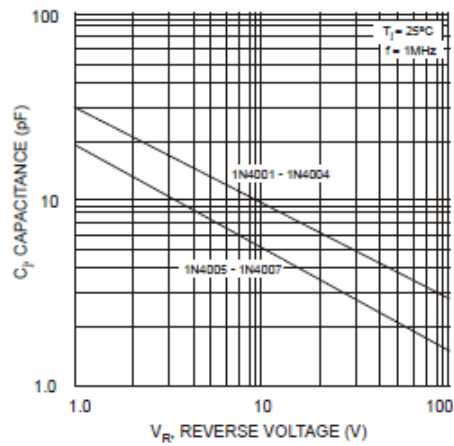


Figura 1.12:  $C_T$  vs.  $|V_R|$  para diodos 1N4001-1N4004

En la Figura 1.13 se muestra un circuito resonante LC. El valor de la capacitancia del diodo queda determinado por el nivel de polarización inversa dado por la fuente  $V_{CC} = 2\text{ V}$ .

La fuente  $v_s(\omega t)$  mantiene un nivel constante el  $0.1\text{ V}$  mientras su frecuencia varía en el rango  $100\text{ kHz}$  a  $1\text{ GHz}$ . La Figura 1.14 muestra el resultado de una simulación SPICE.

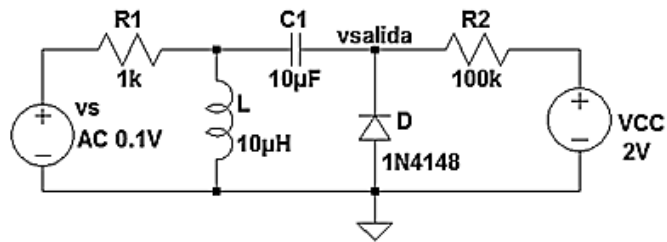


Figura 1.13: Ejemplo de circuito resonante

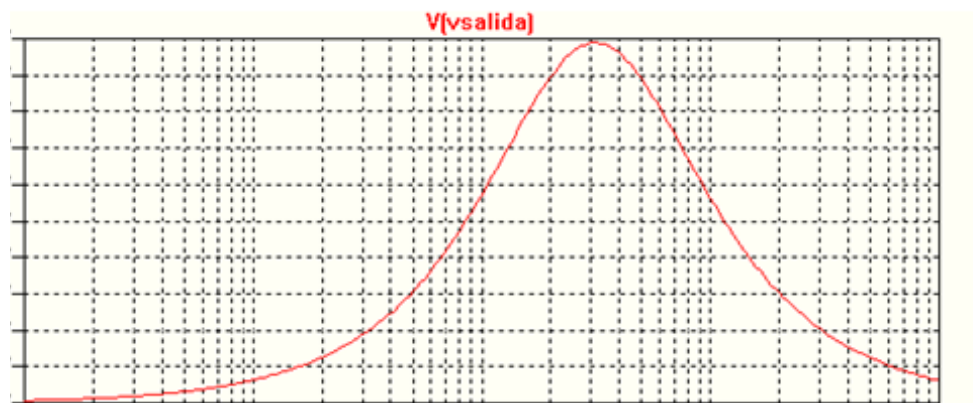


Figura 1.14: Simulación SPICE del circuito resonante

## Apartamiento de la característica ideal del diodo

Al aumentar los niveles de corriente por la juntura se vuelven importantes las caídas de tensión asociadas con el campo eléctrico en las regiones neutras de la juntura PN. Este efecto se asemeja a una resistencia serie de valor  $R_S$  que puede incluir la resistencia parásita de los contactos del dispositivo. De esta forma la tensión total sobre el dispositivo será la suma de la tensión ideal  $V_{Di}$  y la caída de tensión  $I_D R_S$ , Figura 1.15.

$$V_D = V_{Di} + I_D R_S$$

La Figura 1.16 muestra la característica  $I_D$ - $V_D$  del diodo comercial 1N4002 donde se observa el efecto de la resistencia  $R_S$ . La línea de trazo azul representa la característica ideal.

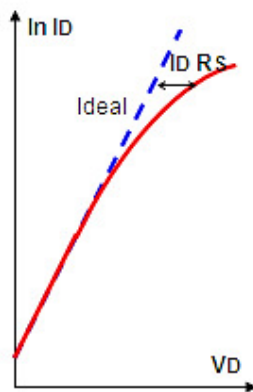


Figura 1.15

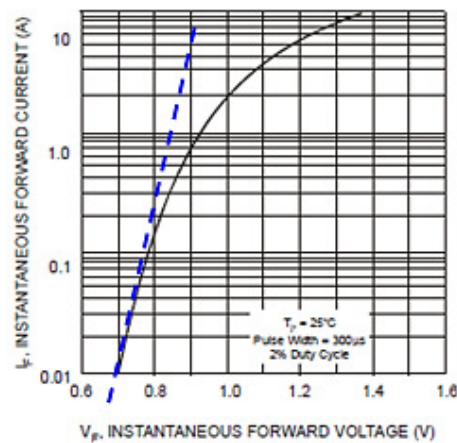


Figura 1.16: característica real

Se puede modelar al diodo incluyendo el efecto de la resistencia serie  $R_S$  como un generador de corriente ideal que obedece a la ecuación de Shockley en serie con un resistor  $R_S$ , Figura 1.17.

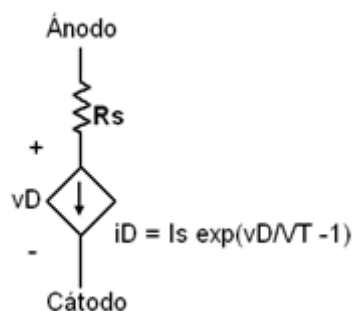


Figura 1.17: modelo equivalente con  $R_S$

<sup>2</sup> <http://www.diodes.com/datasheets/ds28002.pdf>

En una juntura PN ideal polarizada en forma inversa, la corriente inversa ( $I_S$ ) es casi independiente de la tensión aplicada a partir de una tensión inversa del orden de  $4 V_T$ , aproximadamente  $100 \text{ mV}$  a  $T = 300 \text{ }^\circ\text{K}$ . En una juntura PN real la corriente de saturación  $I_S$  se mantiene prácticamente constante con el aumento de la polarización inversa hasta que se alcanza un valor crítico de tensión ( $V_{BR}$ ), para el cual ocurre el fenómeno de ruptura, y la corriente inversa se incrementa en forma abrupta. Los diodos que trabajan en esta zona se denominan diodos de ruptura. En la Figura 1.18 se observa que el efecto de ruptura se manifiesta en polarización inversa. Para pequeños valores de tensión inversa se alcanza la corriente de saturación  $I_S$ , de magnitud despreciable a los efectos prácticos.

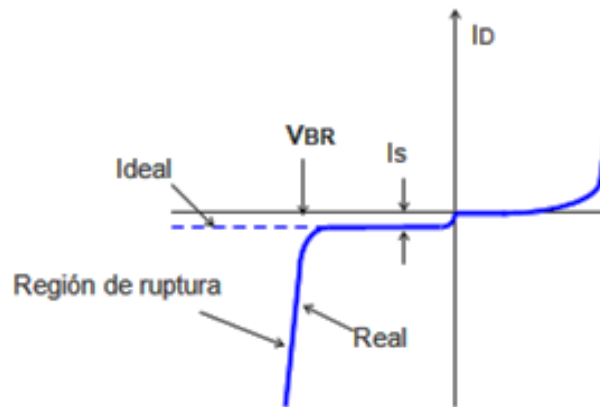


Figura 1.18: tensión de ruptura  $V_{BR}$

Al aumentar la tensión de polarización inversa se llega a un valor denominado “tensión de codo” ( $V_{BR}$ ), donde los aumentos de corriente comienzan a ser considerables frente a los aumentos de tensión. El fenómeno de ruptura puede ocurrir por dos tipos de mecanismos físicos: efecto Zener y efecto de multiplicación por avalancha. El efecto de ruptura se utiliza en un tipo particular de diodos denominados en forma genérica diodos Zener, que se estudiarán más adelante.

El proceso de ruptura por avalancha ocurre cuando electrones o huecos que se mueven a través de la región de carga espacial adquieren suficiente energía del campo eléctrico como para crear pares electrón-hueco por colisiones con átomos del cristal, Figura 1.19.

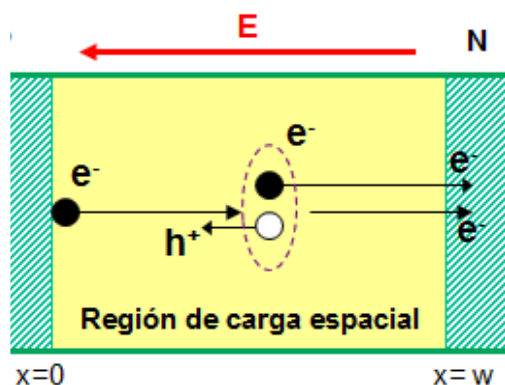


Figura 1.19: inicio de ruptura por avalancha

Los portadores adquieren energía cinética y vuelven a repetir del proceso, produciendo una avalancha de portadores, que contribuyen a la corriente inversa, Figura 1.20.

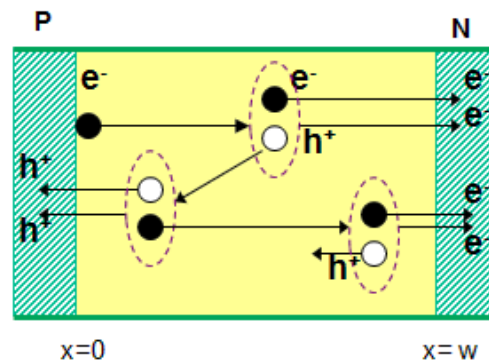


Figura 1.20: proceso de ruptura por avalancha

Si un electrón entra en la zona P de la región de carga espacial de ancho  $w$  en  $x = 0$ , Figura 1.19 se multiplica por el fenómeno de avalancha mientras viaja hasta alcanzar la región N, Figura 1.20. Debido a este proceso en  $x = w$ , la corriente de electrones  $I_n$  puede expresarse:

$$I_n(w) = M_n I_n(0)$$

$M_n$  es el factor de multiplicación. Para los huecos el proceso es similar en dirección de N a P. Suele expresarse el factor de multiplicación  $M$  por medio de una relación empírica:

$$M = \frac{1}{1 - \left[ \frac{V_R}{V_{BR}} \right]^m}$$

$V_R$  es la tensión inversa aplicada,  $V_{BR}$  es la tensión de ruptura y  $m$  un coeficiente que varía entre 3 y 6 según el material.

El fenómeno de ruptura por efecto Zener ocurre para junturas fuertemente dopadas donde se presenta el mecanismo túnel. Para junturas muy dopadas, las bandas de conducción (BC) y de valencia (BV) sobre los lados opuestos de la juntura se encuentran lo suficientemente cerca como para que los electrones puedan pasar por efecto túnel de la banda de valencia del lado P a la banda de conducción del lado N. La condición para que se produzca la ruptura Zener es: juntura muy abrupta y dopaje elevado, de modo de tener una región de carga espacial  $w$  muy delgada, ya que la probabilidad de que se produzca efecto túnel depende del ancho de la barrera.

La Figura 1.21 muestra el diagrama de bandas de energía para efecto Zener.

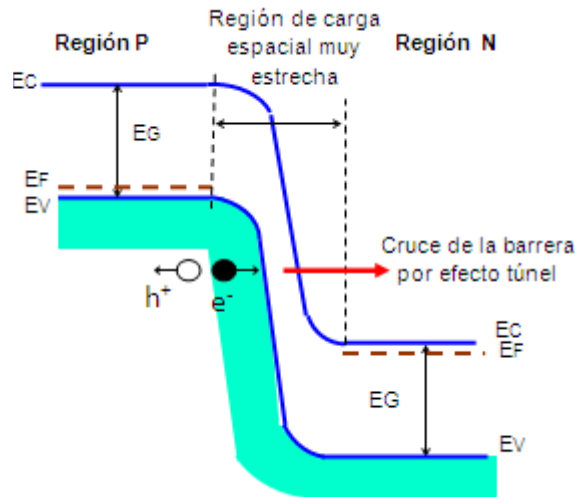


Figura 1.21: proceso de ruptura por efecto Zener

Según el modelo del enlace covalente, el efecto Zener se produce debido a la ionización por campo. La polarización inversa de una juntura fuertemente dopada produce un elevado campo eléctrico en  $w$  que puede romper los enlaces covalentes y producir portadores que contribuyen a la corriente inversa. El valor del campo requerido es del orden de  $10^6$  V/cm para Silicio.

## Efectos de la temperatura

Al analizar la ecuación de Shockley  $I_D = I_S (e^{\frac{V_D}{VT}} - 1)$  se observa que tanto  $I_S$  como  $VT$  son funciones de la temperatura por lo que la característica  $I_D$ - $V_D$  también lo será.

La corriente inversa de saturación  $I_S$  depende fuertemente de la temperatura, fundamentalmente, porque es función de la concentración intrínseca de portadores  $n_i$ . Aproximadamente, en diodos de Silicio la corriente inversa  $I_S$  se duplica cada  $10^\circ\text{C}$  de aumento de la temperatura. Por otra parte, la tensión en el diodo en polarización directa para una corriente constante disminuye, también en silicio, aproximadamente  $2\text{ mV}/^\circ\text{C}$ . En forma general la corriente inversa de saturación puede expresarse como:

$$I_S = K_1 T^m e^{-\frac{E_G(T)}{kT}}$$

$K_1$  es una constante,  $m$  depende del tipo de semiconductor,  $E_G(T)$  es el ancho de la banda prohibida que es función de la temperatura y  $k$  es la constante de Boltzmann. Si en la ecuación de Shockley se toma el logaritmo y se deriva respecto de la temperatura:

$$\frac{d(\ln I_S)}{dT} = \frac{1}{I_S} \frac{dI_S}{dT} = \frac{m}{T} + \frac{E_G}{qVT^2}$$

En la ecuación anterior, y para simplificar el cálculo, se ha supuesto que el ancho de la banda prohibida se mantiene constante con la temperatura. En forma general se toma una variación promedio de 7%/°C por lo que en un intervalo de 10 °C resulta  $I_S(T + 10^\circ\text{C}) = 1.07^{10} \cong 2$ . Con este resultado se puede aproximar la variación de la corriente  $I_S$  con la temperatura por:

$$I_S(T) = I_S(T_0) 2^{\frac{(T-T_0)}{10}}$$

$T_0$  es la temperatura tomada como referencia, normalmente 25 °C, y  $T$  es la temperatura a la cual quiere determinarse el nuevo valor de  $I_S$ .

Debe tenerse en cuenta que el anterior es un valor aproximado. En un diodo real, la variación puede ser algo mayor por la existencia de corrientes de fuga superficiales de difícil determinación.

La Figura 1.22 muestra la variación de la corriente inversa de saturación  $I_S$ , denominada por el fabricante  $I_R$ , respecto a la temperatura de la juntura para el diodo 1N41483.

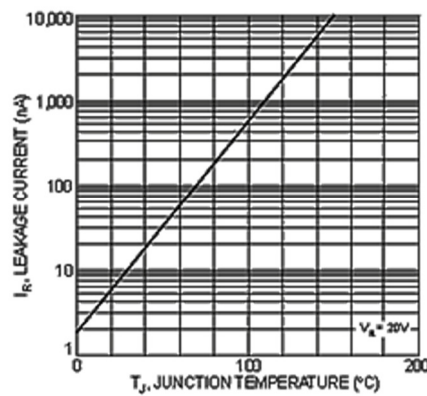


Figura 1.22: efecto de la temperatura sobre la corriente inversa

Respecto a la variación de la tensión en el diodo con la temperatura para polarización directa, despejando la tensión  $V_D$  de la ecuación de Shockley y considerando la corriente por el diodo constante resulta:

$$\frac{dV_D}{dT} = \frac{V_D}{T} - \frac{V_T}{I_S} \frac{dI_S}{dT}$$

En promedio la variación de la tensión  $V_D$  en silicio es del orden de - 2 mV/°C. Esta dependencia con la temperatura también afecta a la tensión umbral, de modo que se establece la relación:

$$V_Y(T) = V_Y(T_0) + \frac{dV_D}{dT} (T - T_0)$$

<sup>3</sup> <http://www.diodes.com/datasheets/ds12019.pdf>

$V_{\gamma}(T_0)$  es el valor de la tensión umbral para la temperatura de referencia  $T_0$ .

La Figura 1.23 muestra la variación de la tensión en el diodo respecto a la temperatura para el diodo 1N41484. De la Figura 1.23 puede observarse que para una corriente constante  $I_F$  la tensión del diodo disminuye a medida que aumenta la temperatura.

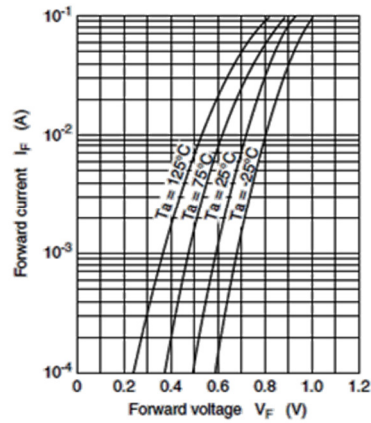


Figura 1.23: efecto de la temperatura sobre la tensión directa

## Encapsulado

Según las características de corriente y tensión máximas y régimen de funcionamiento, los diodos se encuentran en distintos encapsulados. La Figura 1.24 muestra el encapsulado típico para un diodo de baja y mediana potencia para montaje común y para montaje superficial. El cátodo está indicado con una línea de color. La Figura 1.25 muestra encapsulados para diodos de potencia.



Figura 1.24: encapsulado típico en diodos de baja potencia



Figura 1.25: encapsulado típico en diodos de potencia

<sup>4</sup> <http://pdf.datasheetcatalog.com/datasheet/HitachiSemiconductor/mXwuyxq.pdf>

## Modelo SPICE del diodo

El diodo semiconductor se modela en SPICE indicando la letra D seguida por el nombre asignado por el usuario, generalmente utilizando hasta ocho caracteres, y los nodos de conexión de ánodo (NA) y de cátodo (NK) junto con el nombre que representa al modelo del dispositivo.

**D<nombre> NA NK DNOMBRE [(área) valor]**

El término (área) especifica un coeficiente multiplicador que permite definir con los mismos parámetros diodos que están fabricados con un mismo proceso tecnológico, pero que poseen diferentes áreas de la unión PN. Este factor multiplica a algunos parámetros que definen el modelo del dispositivo. Los parámetros típicos básicos para representar al diodo, su significado y valor asignado por defecto en el programa SPICE se muestran en la Tabla I.

**Tabla I: Parámetros del modelo SPICE del diodo**

Parámetro	Significado	Valor típico	Valor predefinido
IS	Corriente de saturación inversa	10-14 A	10-14 A
N	Coeficiente de emisión		1
ISR	Corriente de saturación de recombinación		0
NR	Coeficiente de emisión para ISR		2
IKF	Corriente codo de alta inyección		□
BV	Tensión de ruptura	50	□
IBV	Corriente para la tensión de ruptura		10-10 A
NBV	Factor de la tensión de ruptura		1
RS	Resistencia parásita	10	0
TT	Tiempo de tránsito	0.1 ns	0
CJO	Capacitancia de la juntura PN sin polarizar	2 pF	0
VJ	Potencial de la juntura	0.6 V	1
M	Coeficiente de la juntura	0.5	0.5
EG	Energía del gap	1.11 eV	1.11 eV
XTI	Exponente de la temperatura de IS	3	3
KF	Coeficiente de ruido Flicker		0
AF	Exponente de ruido Flicker		1
FC	Coeficiente para CJ en polarización directa		0.5



El modelo incorpora características físicas del dispositivo que dependen de la fabricación. El programa SPICE permite definir modelos para distintos tipos de diodos o utilizar los propios del programa que se encuentran en las librerías de componentes. El tipo de modelo utilizado dependerá de las condiciones de análisis del dispositivo. En SPICE la sentencia que representa al modelo del diodo se expresa por:

**.MODEL DNOMBRE D(P1=Val1 P2=Val2 ... PN=ValN)**

**DNOMBRE** es el nombre del dispositivo asignado en el modelo. La letra D indica el tipo de dispositivo, diodo en este caso. **Pi** representa el nombre del parámetro y **Vali** el valor asignado al mismo. Como ejemplo, las sentencias:

**D1 3 5 D1N4148**  
**.MODEL D1N4148**

Describen a un diodo llamado D1 en el circuito que está colocado entre los nodos 3 y 5, ánodo y cátodo respectivamente, cuyo modelo corresponde al diodo comercial 1N4148 que se encuentra en la librería de componentes con el nombre D1N4148. El diodo se modela como una resistencia óhmica (valor =  $RS / \text{área}$ ) en serie, con un diodo intrínseco cuya característica se representa por una fuente de corriente controlada por una tensión. La resistencia está conectada entre el nodo de ánodo y un nodo interno, y tiene en cuenta la caída de tensión producida en las regiones neutras de la juntura PN que forma al diodo.

En SPICE la característica en corriente continua queda determinada por la corriente inversa de saturación  $I_S$ , el coeficiente de idealidad o de emisión  $N$  y el valor de la resistencia  $RS$ . El parámetro  $BV$  representa la tensión de ruptura en inversa y se modela por un crecimiento exponencial de la corriente por el dispositivo.  $IBV$  indica el valor de la corriente en el punto de ruptura  $BV$ . Los efectos del almacenamiento de carga se modelan por el tiempo de tránsito  $TT$  y una capacitancia no lineal que depende de la capacitancia de la juntura en polarización nula  $CJO$ , el potencial de la juntura  $VJ$  y el coeficiente  $M$ . La corriente de saturación inversa depende de la temperatura a través de la energía del gap  $EG$  y un exponente  $XTI$ .

## Circuitos de aplicación básicos: recortador a un nivel de tensión

El circuito recortador a un nivel se utiliza para eliminar una parte de una señal por encima o por debajo de un nivel especificado. Para establecer un método de trabajo para analizar este tipo de circuitos recortadores utilizamos el ejemplo numérico de la Figura 1.26.

En el circuito  $v_s(\omega t) = V_{sm} \sin \omega t = \sqrt{2} 12V \sin \omega t$  ( $f = 1\text{kHz}$ ) y  $V_{CC} = 5\text{V}$ .

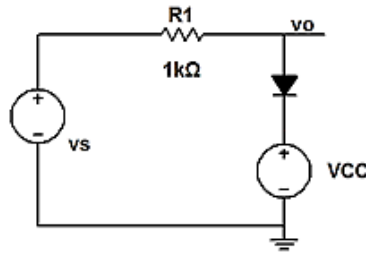


Figura 1.26: circuito recortador a un nivel de tensión

Para  $i_D = 0$  la aplicación de la ley de Kirchhoff establece:  $v_s(\omega t) = v_D + V_{CC}$ . Si utilizamos el modelo equivalente de diodo ideal la tensión umbral será  $V_\gamma = 0$ . De la ecuación anterior despejamos la tensión en el diodo resultando:

$$v_D = v_s(\omega t) - V_{CC}$$

Para que el diodo esté en conducción la tensión en el diodo deberá ser por lo menos igual o mayor que la tensión umbral  $V_\gamma$ . De esta condición resulta:

$$v_D = v_s(\omega t) - V_{CC} \geq V_\gamma$$

Al considerar que  $V_\gamma = 0$  esta ecuación se cumple para  $v_s(\omega t) \geq V_{CC}$  que para el caso del circuito de la Figura 1.26 resulta:  $\sqrt{2} 12V \text{ sen}\omega t \geq 5V$ . Este resultado establece los valores de la señal de entrada para los cuales el diodo D está en estado de conducción. Dado que el diodo es un dispositivo de sólo dos estados posibles  $v_s(\omega t) < V_{CC}$  determina los valores de la señal de entrada para los cuales el diodo D no conduce. El valor  $v_s(\omega t) = V_{CC}$  determina un valor de tensión umbral que separa los intervalos de conducción y no conducción del diodo D, Figura 1.27. Para el caso del circuito analizado se cumplirá:  $\sqrt{2} 12V \text{ sen}\omega t = 5V$ .

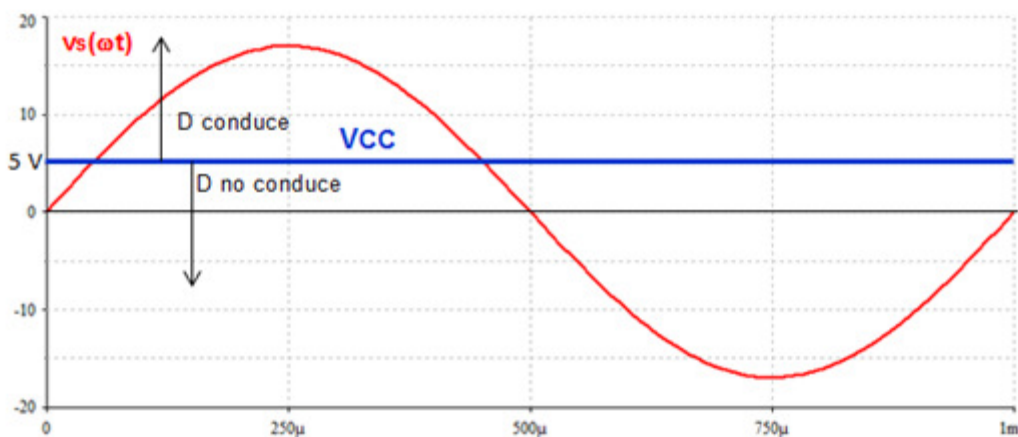


Figura 1.27: determinación del intervalo de conducción del diodo

Si se utiliza el modelo de diodo ideal, para el caso de conducción del diodo, se debe reemplazar el diodo por su circuito equivalente resultando el circuito de la Figura 1.28. Del análisis del mismo se desprende que  $v_o(\omega t) = V_{CC} = 5 \text{ V}$  para el intervalo donde  $v_s(\omega t) \geq 5 \text{ V}$ . En el intervalo de  $v_s(\omega t)$  para el cual el diodo no conduce el circuito resultante es el de la Figura 1.29, donde el diodo se reemplazó por una llave abierta resultado  $v_o(\omega t) = v_s(\omega t)$ .

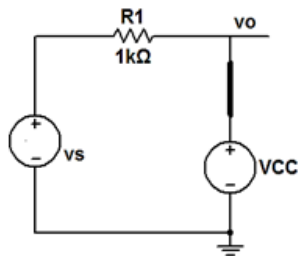


Figura 1.28

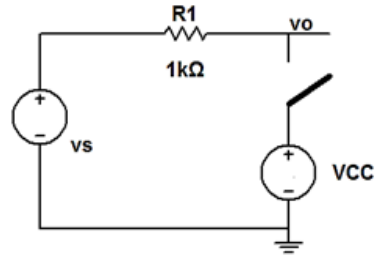


Figura 1.29

La forma de onda de salida se muestra en la Figura 1.30. En este caso se elimina la parte de  $v_s(\omega t)$  que supera a  $V_{CC}$ .

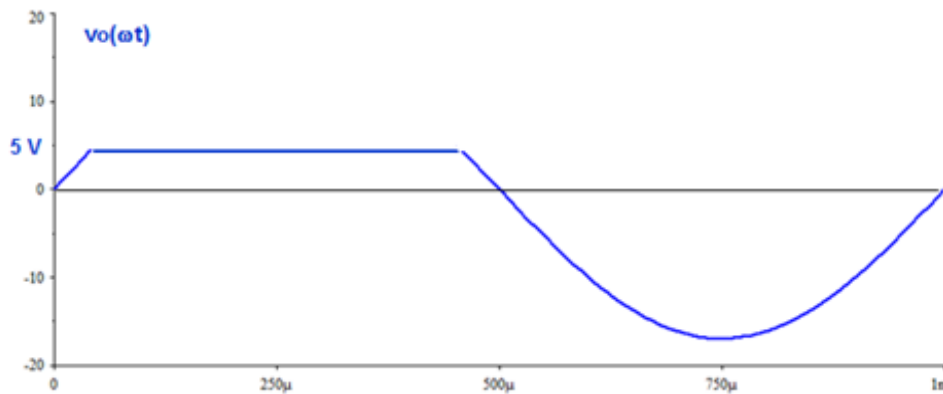


Figura 1.30: forma de onda de salida

Si se utiliza para el diodo el modelo equivalente con fuente de tensión en ese caso  $V_\gamma \neq 0$ . Si consideramos un diodo de Silicio para el cual  $V_\gamma \cong 0.7 \text{ V}$  el dispositivo comenzará a conducir cuando la tensión en el mismo supere esta tensión umbral. En ese caso se deberá cumplir:

$$v_D = v_s(\omega t) - V_{CC} \geq V_\gamma = 0.7 \text{ V}$$

De esta ecuación resulta el intervalo de valores de la señal de entrada para el cual el diodo conduce:  $v_s(\omega t) \geq V_{CC} + 0.7 \text{ V}$ . El diodo estará cortado para  $v_s(\omega t) < V_{CC} + 0.7 \text{ V}$ . Se deduce que el límite entre los dos estados del diodo estará dado por:  $v_s(\omega t) = V_{CC} + 0.7 \text{ V} = 5.7 \text{ V}$ , Figura 1.31.

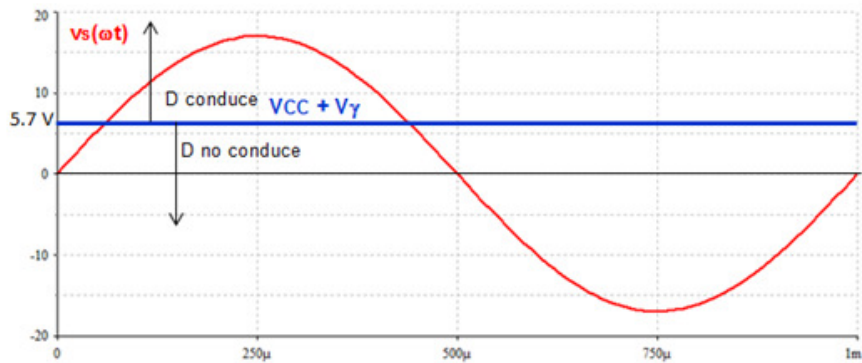


Figura 1.31: forma de onda de salida con  $V_\gamma = 0.7 \text{ V}$

Realizando el mismo análisis se deduce que cuando el diodo conduce  $v_o(\omega t) = V_{CC} + 0.7 \text{ V} = 5.7 \text{ V}$ . Si el diodo no conduce  $v_o(\omega t) = v_s(\omega t)$ . En la Figura 1.32 se muestra la tensión de salida realizando la simulación del circuito con el software LTSpiceIV.

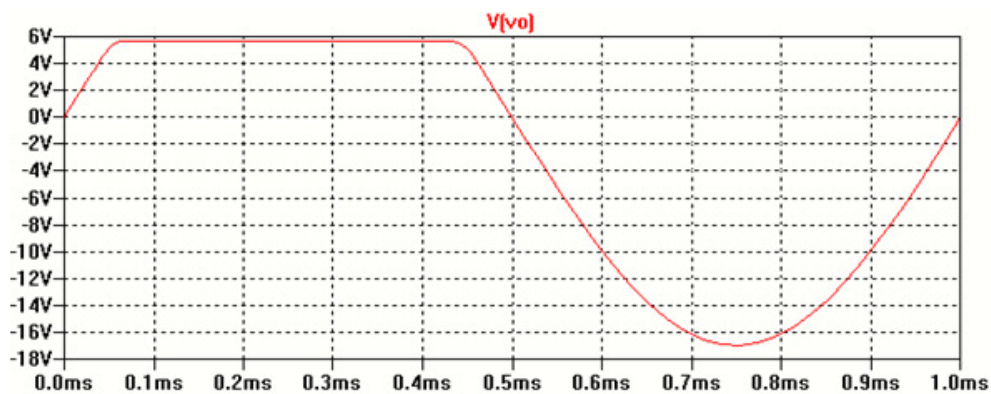


Figura 1.32: simulación LTSpiceIV

En la Figura 1.33 se muestra el circuito si se invierten el diodo y la fuente continua  $V_{CC}$ . Se puede realizar un análisis similar a la anterior. Para  $i_D = 0$  la aplicación de la ley de Kirchoff establece:  $v_s(\omega t) + v_D + V_{CC} = 0$ . Si utilizamos el modelo equivalente de diodo ideal la tensión umbral será  $V_\gamma = 0$ . De la ecuación anterior despejando la tensión en el diodo resultando:

$$v_D = -v_s(\omega t) - V_{CC}$$

Para que el diodo esté en conducción, la tensión en el diodo deberá ser por lo menos igual o mayor que la tensión umbral  $V_\gamma$ .

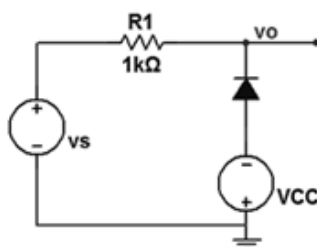


Figura 1.33: recortador a un nivel de tensión

De las condiciones anteriores resulta:

$$\begin{aligned}
 -v_s(\omega t) - V_{CC} &\geq V_\gamma \\
 -v_s(\omega t) &\geq V_\gamma + V_{CC} \\
 v_s(\omega t) &\leq -(V_\gamma + V_{CC}) = -5.7 \text{ V}
 \end{aligned}$$

El diodo no conducirá para:

$$v_s(\omega t) > -(V_\gamma + V_{CC}) = -5.7 \text{ V}$$

El valor  $-5.7 \text{ V}$  separa los intervalos de conducción y no conducción del diodo. Las Figuras 29 y 30 muestran los circuitos equivalentes correspondientes a cada intervalo.

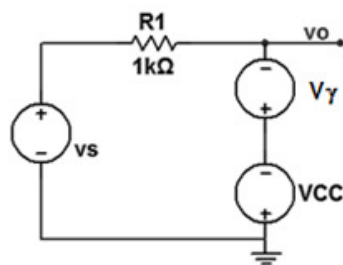


Figura 1.34

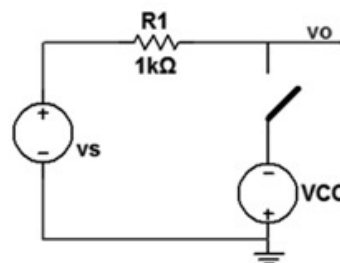


Figura 1.35

La Figura 1.36 muestra el resultado de la simulación del circuito con el software LTSpiceIV. En este caso se recorta el ciclo negativo de  $v_s(\omega t)$  por debajo de  $-5.7 \text{ V}$ .

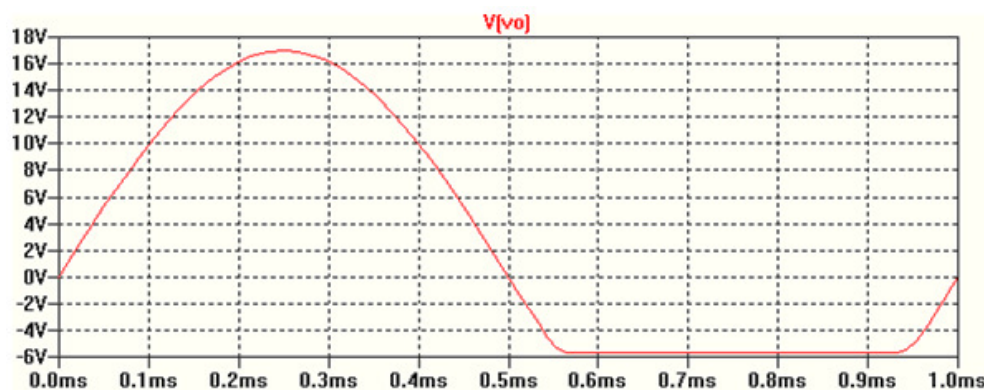


Figura 1.36: simulación LTSpiceIV

## Circuito recortador a dos niveles

El circuito de la Figura 1.37 permite realizar una limitación tanto positiva como negativa de la señal de entrada. Puede observarse que es la unión de los circuitos analizados anteriormente. El análisis del circuito se realiza en forma análoga al anterior. En este circuito en particular la

señal de entrada se recorta tanto para el ciclo positivo como para el ciclo negativo de la tensión de entrada pero no en forma simétrica.

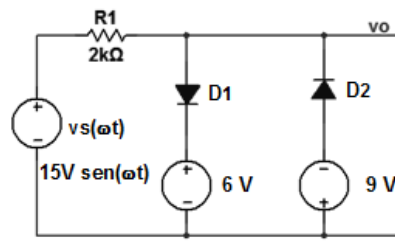


Figura 1.37: circuito recortador a dos niveles de tensión

El circuito puede analizarse teniendo en cuenta que cuando la señal  $v_s(\omega t)$  es positiva el diodo D2 queda polarizado en inversa, por lo que el circuito puede analizarse como el ejemplo anterior. Del mismo modo, para el ciclo negativo de  $v_s(\omega t)$  el diodo D1 queda polarizado en inversa. La Figura 1.38 muestra el resultado de la simulación del circuito con el software LTSpiceIV.

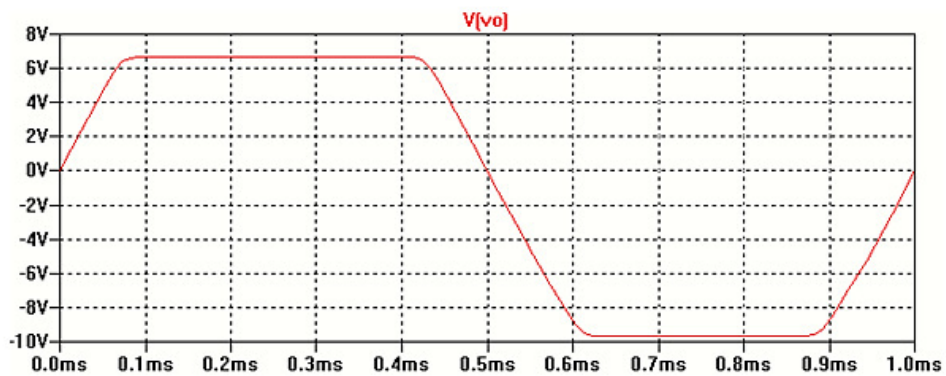


Figura 1.38: simulación LTSpiceIV

## Rectificadores

Los circuitos rectificadores forman parte de las fuentes de alimentación cuyo esquema básico se muestra en la Figura 1.39.

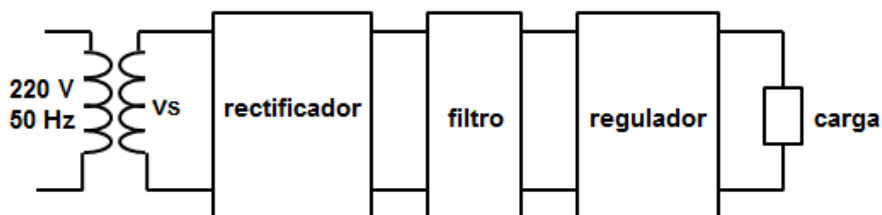


Figura 1.39: esquema de una fuente de alimentación

Los circuitos rectificadores permiten convertir una tensión alterna en una tensión continua. El circuito rectificador más simple es el rectificador de media onda, Figura 1.40.

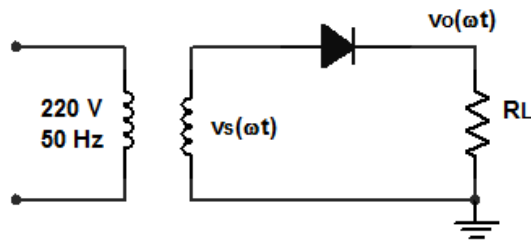


Figura 1.40: circuito rectificador de media onda

La Figura 1.41 muestra una simplificación del circuito en el cual la fuente de tensión  $v_s(\omega t)$  está representando la tensión del secundario del transformador.

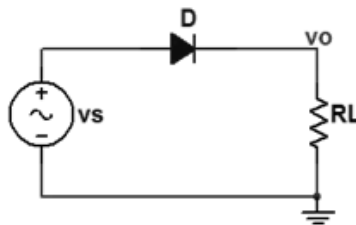


Figura 1.41

Para analizar en forma simple el circuito consideremos que el diodo se comporta en forma ideal ( $V_\gamma = 0$ ,  $R_D = 0$ ). La tensión de entrada  $v_s(\omega t) = V_{sm} \sin \omega t$  será positiva en el intervalo  $[0, \pi]$  y negativa en el intervalo  $[\pi, 2\pi]$  marcando la diferencia en el comportamiento del diodo. Durante el semiciclo positivo de  $v_s(\omega t)$  el diodo conduce y al reemplazarlo por su circuito equivalente, cortocircuito, la tensión  $v_s(\omega t)$  queda aplicada sobre la carga, resultando  $v_o(\omega t) = v_s(\omega t)$ , Figura 1.42. Durante el semiciclo negativo, el diodo queda polarizado en inversa y no conduce, circuito abierto, Figura 1.43. La corriente en el circuito será nula resultando  $v_o(\omega t) = 0$ . En este caso la tensión de entrada aparece soportada por el diodo.

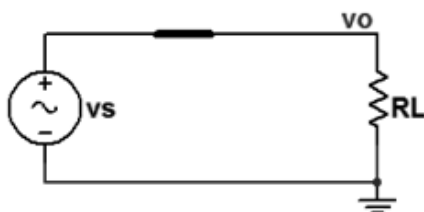


Figura 1.42: diodo en conducción

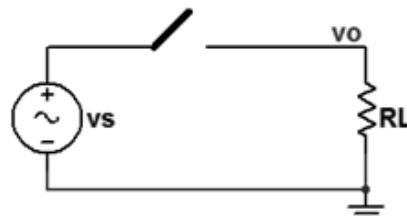


Figura 1.43: diodo cortado

Cuando la tensión de entrada llega a su valor máximo negativo el diodo debe permanecer en polarización inversa sin llegar a la región de ruptura. Esta tensión inversa máxima constituye un parámetro importante para la selección del diodo y se conoce como tensión inversa de pico,

TIP. En la Figura 1.44 se muestra para un ciclo completo de  $v_s(\omega t)$  la tensión  $v_o(\omega t)$  en la carga y la tensión  $v_d(\omega t)$  en el diodo.

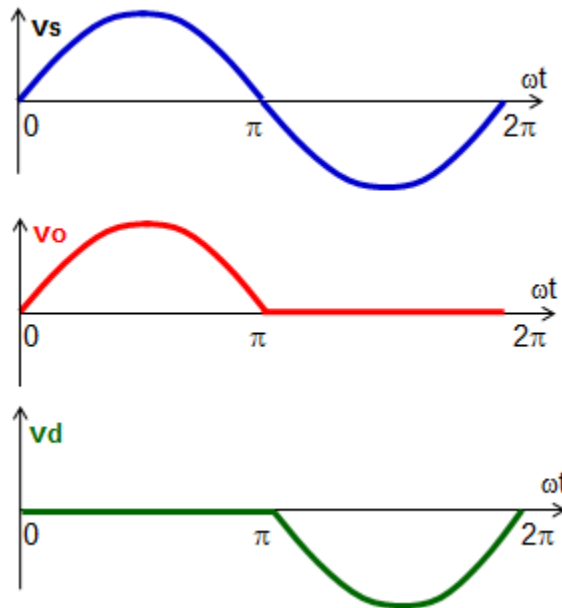


Figura 1.44: tensión en la carga y el diodo

Un valor característico en los circuitos rectificadores es el valor de tensión o corriente continua (o promedio) sobre la carga. Si utilizamos para el diodo el modelo ideal:

$$V_{occ} = \frac{1}{2\pi} \int_0^{2\pi} v_o(\omega t) d(\omega t) = \frac{1}{2\pi} \int_0^{\pi} V_{sm} \sin \omega t d(\omega t) = \frac{V_{sm}}{\pi}$$

La corriente continua por la carga será:

$$I_{occ} = \frac{V_{occ}}{R_L} = \frac{V_{sm}}{\pi R_L} = \frac{I_{om}}{\pi}$$

Si se representa al diodo por un modelo de resistor  $R_D$  y tensión umbral nula ( $V_\gamma = 0$ ) en el intervalo de conducción el circuito equivalente resulta el mostrado en la Figura 1.45. Para este circuito la tensión  $v_o(\omega t) = v_s(\omega t) R_L / (R_L + R_D) = V_{om} \sin \omega t$ . Por lo tanto las ecuaciones anteriores se modifican:

$$V_{occ} = \frac{1}{2\pi} \int_0^{2\pi} v_o(\omega t) d(\omega t) = \frac{1}{2\pi} \int_0^{\pi} V_{om} \sin \omega t d(\omega t) = \frac{V_{om}}{\pi} = \frac{V_{sm}}{\pi} \frac{R_L}{R_L + R_D}$$

$$I_{occ} = \frac{V_{occ}}{R_L} = \frac{V_{sm}}{R_L + R_D} \frac{1}{\pi} = \frac{I_{om}}{\pi}$$



Otro parámetro de interés en el circuito rectificador de media onda es el valor eficaz de la tensión y corriente sobre la carga:

$$V_{oef} = \sqrt{\frac{1}{2\pi} \int_0^{2\pi} v_o^2(\omega t) d(\omega t)} = \sqrt{\frac{1}{2\pi} \int_0^{\pi} V_{sm}^2 \text{sen}^2 d(\omega t)} = \frac{V_{sm}}{2}$$

$$I_{oef} = \frac{V_{oef}}{R_L}$$

Del análisis de estos parámetros se observa que sólo una parte de la tensión de entrada se convierte en tensión continua a la salida. Por ello se utilizan filtros que mejoran esta característica como se analizará más adelante.

La diferencia entre la tensión de salida  $v_o(\omega t)$  y la tensión continua  $V_{occ}$  se conoce como tensión de rizado  $v_r(\omega t)$ . Visto de otra forma, la tensión de salida está compuesta por una tensión continua y una tensión de rizado. Este resultado se obtiene al desarrollar la tensión  $v_o(\omega t)$  en Serie de Fourier:

$$v_o(\omega t) = V_{occ} + \Sigma \text{armónicas}$$

La tensión de rizado  $v_r(\omega t)$  que corresponde al efecto de las componentes armónicas se puede expresar:

$$v_r(\omega t) = v_o(\omega t) - V_{occ}$$

El valor eficaz de la tensión de rizado  $V_{ref}$  puede calcularse:

$$V_{ref} = \sqrt{\frac{1}{2\pi} \int_0^{2\pi} (v_o(\omega t) - V_{occ})^2 d(\omega t)} = \sqrt{V_{oef}^2 - V_{occ}^2}$$

Generalmente, el efecto de la tensión de rizado se expresa por el factor de rizado  $r$  definido por:

$$r = \frac{V_{ref}}{V_{occ}}$$

Reemplazando y operando se obtiene:

$$r = \frac{\sqrt{V_{oef}^2 - V_{occ}^2}}{V_{occ}} = \frac{1.21 V_{occ}}{V_{occ}} = 1.21$$

El factor de rizado suele expresarse en porcentaje:  $r = 121\%$ . Este valor es válido para el rectificador de media onda.

La potencia total entregada está dada por:

$$P_o = \frac{1}{2\pi} \int_0^{2\pi} i(\omega t)^2 (R_L + R_D) d(\omega t) = I_{oef}^2 (R_L + R_D)$$

La potencia de continua en la carga:

$$P_{occ} = V_{occ} I_{occ} = I_{occ}^2 R_L$$

La eficacia del rectificador se tiene en cuenta mediante la eficiencia de rectificación  $\eta\%$ :

$$\eta\% = \frac{P_{occ}}{P_o} \times 100 = \frac{I_{occ}^2 R_L}{I_{oef}^2 (R_L + R_D)}$$

Para el rectificador de media onda  $\eta \cong 40.6\%$  en las mejores condiciones, resistencia del diodo despreciable frente a la resistencia de carga. Considerando el efecto de las componentes armónicas cuyo efecto es la pérdida de energía en forma de calor y el bajo rendimiento, el rectificador de media onda es de uso limitado.

Debe considerarse que si se usa el modelo de diodo con  $V_\gamma \neq 0$  ( $V_\gamma = 0.7\text{ V}$  para diodo de silicio) el diodo comenzará a conducir para el valor determinado por:

$$V_{sm} \sin(\omega t_1) = V_\gamma$$

En las ecuaciones anteriores deberán hacerse las modificaciones correspondientes. En la mayoría de las aplicaciones suele considerarse el modelo ideal para  $V_{sm} \geq 7\text{ V}$ .

En la Figura 1.45 se muestra una simulación de un circuito rectificador de media onda realizado con el software LTSpiceIV. Se ha utilizado un diodo básico, una fuente de tensión máxima 12 V ( $f = 50\text{ Hz}$ ) y una carga  $R_L = 1\text{ k}\Omega$ .

Como puede observarse en la Figura 1.45 hay una pequeña caída de tensión debido al comportamiento real del diodo en el semiciclo positivo de  $v_s(\omega t)$  y el diodo comienza a conducir para un ángulo  $\theta_1 = \omega t_1$  y deja de conducir para un ángulo  $\theta_2 = 180^\circ - \omega t_1$ . En el semiciclo negativo de  $v_s(\omega t)$  sobre el diodo aparece la máxima tensión en inversa igual al máximo de la tensión de entrada.

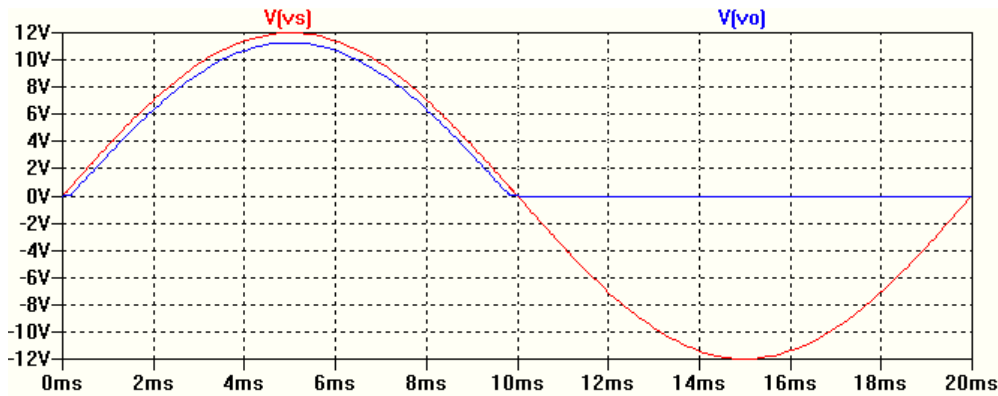


Figura 1.45: simulación LTSpiceIV

Debido al bajo rendimiento y alto valor de las componentes de rizado se utiliza la rectificación de onda completa. En forma sencilla un rectificador de onda completa está formado por dos rectificadores de media onda cada uno funcionando para un semiciclo de la tensión de entrada. Se dispone de dos configuraciones de rectificador de onda completa: rectificador con punto medio y rectificador puente.

El circuito rectificador de onda completa con punto medio tiene la disposición circuital de la Figura 1.46.

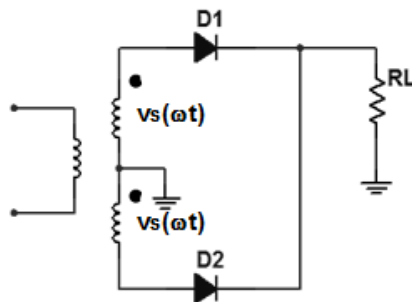


Figura 1.46: rectificador onda completa con punto medio

El análisis del circuito se puede dividir en dos intervalos correspondientes a cada semiciclo de la tensión de entrada  $v_s(\omega t)$ . Durante el semiciclo positivo de la tensión de entrada  $v_s(\omega t)$  el diodo D1 queda polarizado en directa y el diodo D2 en inversa. En esta situación el diodo D2 se comporta como circuito abierto, por lo que el circuito resultante es un rectificador de media onda, Figura 1.47. Se deberá tener en cuenta que la máxima tensión en inversa que debe soportar el diodo D2 es aproximadamente  $2 V_{sm}$ .

En el semiciclo negativo de la tensión de entrada  $v_s(\omega t)$  el diodo D1 queda polarizado en inversa y el diodo D2 en directa. El circuito resultante es otro rectificador de media onda, Figura 1.48. El diodo D1 soportará  $2 V_{sm}$  como máxima tensión en inversa.

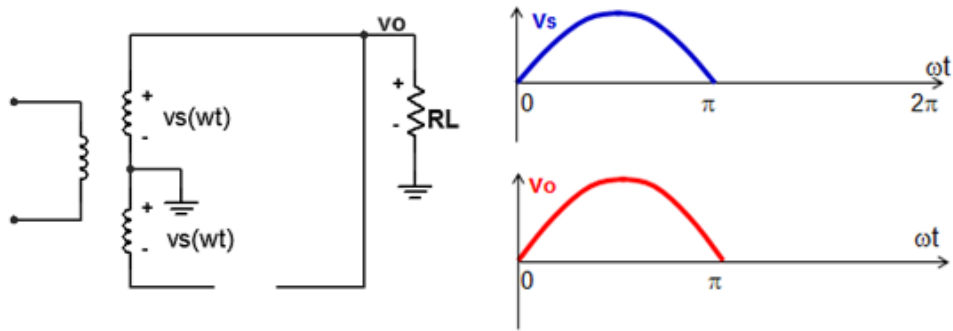


Figura 1.47: rectificador de onda completa para ciclo positivo de  $vs(\omega t)$

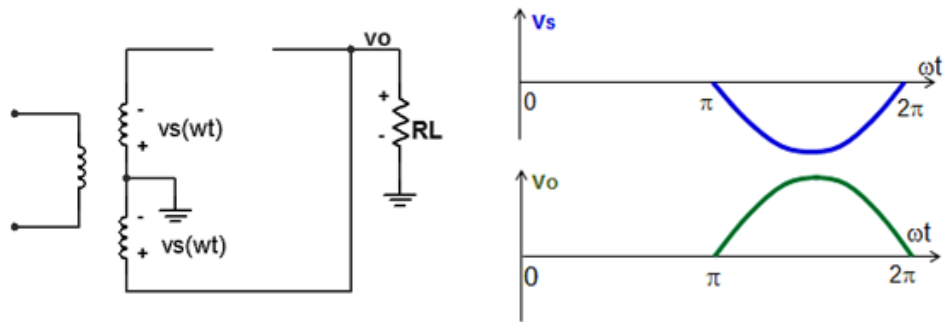


Figura 1.48: rectificador de onda completa para ciclo negativo de  $vs(\omega t)$

La tensión de salida  $v_o(\omega t)$  resultará de la contribución de ambos circuitos rectificadores como se aprecia en la Figura 1.49. Se muestra también la tensión resultante sobre el diodo D1 suponiendo que el mismo se comporta como ideal.

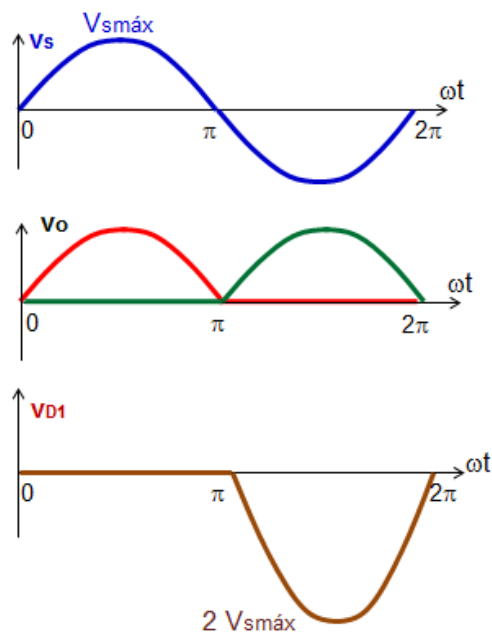


Figura 1.49: tensión sobre la carga y sobre el diodo D1

El valor medio de la tensión de salida, para diodo ideal, queda determinado por:

$$V_{occ} = \frac{2}{2\pi} \int_0^{\pi} v_o(\omega t) d(\omega t) = \frac{2 V_{sm}}{\pi}$$

La corriente media en la carga será:

$$I_{occ} = \frac{V_{occ}}{R_L}$$

El valor eficaz de la tensión sobre la carga:

$$V_{oef} = \sqrt{\frac{2}{2\pi} \int_0^{\pi} v_o^2(\omega t) d(\omega t)} = \frac{V_{sm}}{\sqrt{2}}$$

El factor de rizado puede determinarse por:

$$r = \frac{\sqrt{V_{oef}^2 - V_{occ}^2}}{V_{occ}} = 0.48$$

Expresado en porcentaje  $r \cong 48\%$ . Este valor expresa una notable mejora respecto al rectificador de media onda.

La eficiencia de rectificación se duplica:

$$\eta\% = \frac{P_{occ}}{P_o} \times 100 = \frac{V_{occ} I_{occ}}{V_{sef} I_{oef}} \times 100$$

El rendimiento máximo es aproximadamente del 81.6%.

Las Figuras 1.50 y 1.51 muestran una simulación del circuito de rectificación de onda completa utilizando LTSpiceIV.

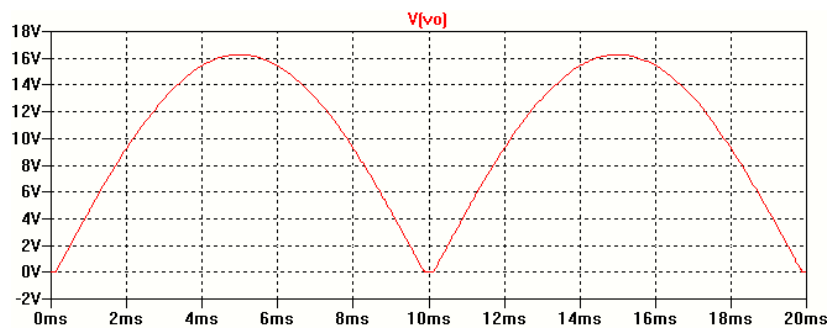


Figura 1.50: simulación LTSpiceIV de la tensión en la carga

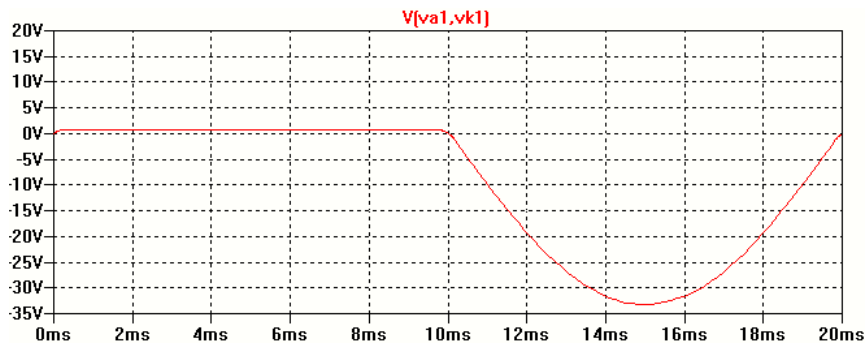


Figura 1.51: simulación LTSpiceIV de la tensión en un diodo

El mismo tipo de análisis puede hacerse para el circuito rectificador onda completa puente mostrado en la Figura 1.52.

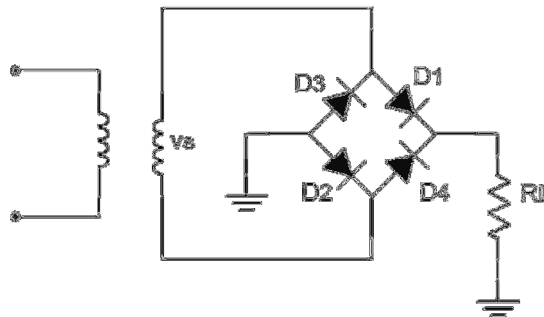


Figura 1.52: rectificador onda completa puente

Si bien este tipo de rectificador utiliza cuatro diodos, tiene como ventaja que no utiliza un transformador con punto medio resultando más económico. Analizando el circuito de la Figura 1.52 se observa que durante el semiciclo positivo de la tensión de entrada conducen los diodos D1 y D2, mientras D3 y D4 quedan polarizados en inversa. Utilizando para los diodos un modelo de diodo ideal resulta en circuito de la Figura 1.53.

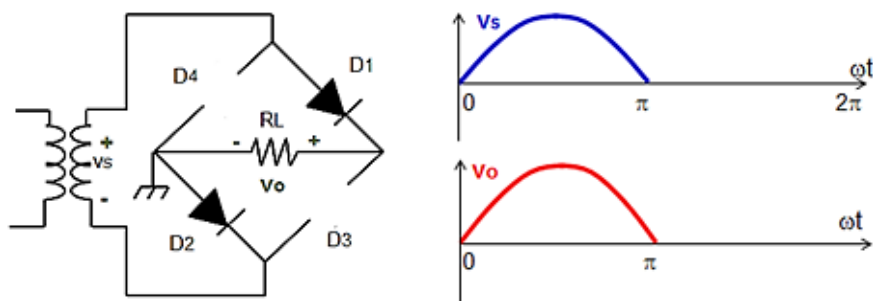


Figura 1.53: semiciclo positivo de la tensión de entrada

En el semiciclo negativo de la tensión de entrada D1 y D2 quedan polarizados en inversa mientras que D3 y D4 conducen, Figura 1.54.

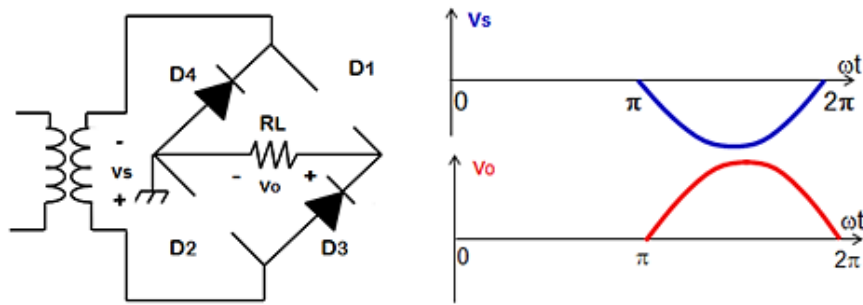


Figura 1.54: semiciclo negativo de la tensión de entrada

El comportamiento completo del circuito se muestra en la Figura 1.55.

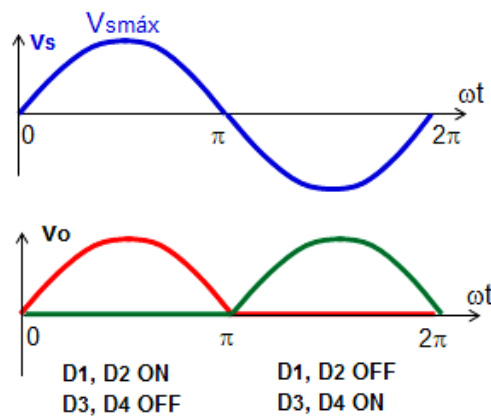


Figura 1.55: tensión sobre la carga

En este circuito como los diodos conducen de a pares, y en caso de no considerar el modelo ideal, la caída de tensión en los diodos será aproximadamente  $2 V_\gamma$ . Por otra parte, el valor de la tensión inversa de pico sobre cada diodo en el caso ideal es  $V_{sm}$ .

La Figura 1.56 muestra una simulación del circuito de rectificación de onda completa utilizando LTSpiceIV en la cual se observa la forma de onda de tensión  $v_o(\omega t)$  sobre la carga. La diferencia de tensión respecto al máximo de entrada se encuentra en la caída de tensión en los diodos que conducen. La Figura 1.57 muestra la tensión sobre un diodo. Se observa que la tensión inversa es, aproximadamente, el máximo de la tensión de entrada.

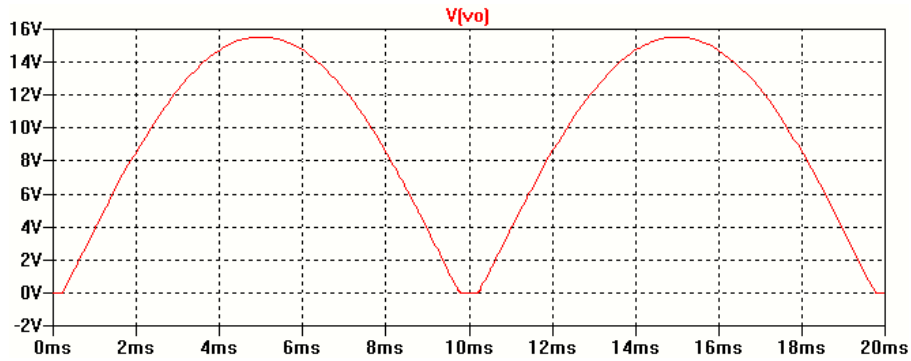


Figura 1.56: simulación LTSpiceIV de la tensión en la carga

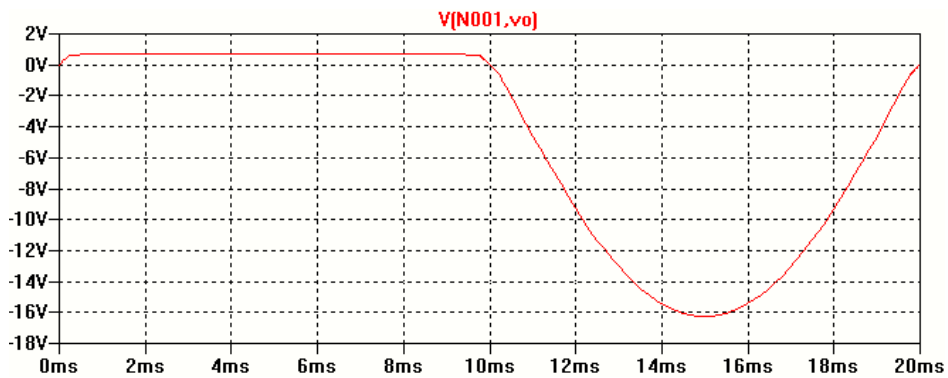


Figura 1.57: simulación LTSpiceIV de la tensión en un diodo

## Rectificadores con filtros

Si bien la rectificación de onda completa permite mejorar la eficiencia y el factor de rizado, con el propósito de mejorar aún más la tensión continua sobre la carga, se utilizan filtros. El filtro más utilizado en circuitos de baja potencia es un capacitor que se coloca en paralelo con la carga como se muestra en la Figura 1.58 para un rectificador de media onda.

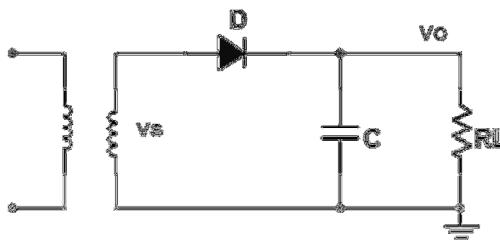


Figura 1.58: rectificador media onda con filtro a capacitor

El funcionamiento es simple. En cada ciclo positivo de la tensión de entrada el capacitor almacena energía y se carga mientras el diodo esté polarizado en directa. En la Figura 1.59 se muestra la tensión de salida  $v_o(\omega t)$  para un caso genérico comparada con la tensión de entrada  $v_s(\omega t)$ . Cuando la tensión de entrada disminuye por debajo de la tensión del capacitor el diodo



queda polarizado en inversa y el capacitor se descarga sobre el resistor de carga  $RL$ . Cuando el diodo conduce la forma de onda de tensión sobre la carga sigue a la tensión  $v_s(\omega t)$ . Cuando el diodo deja de conducir la forma de onda de tensión será de forma exponencial decreciente con una constante de tiempo  $\tau = RL C$ .

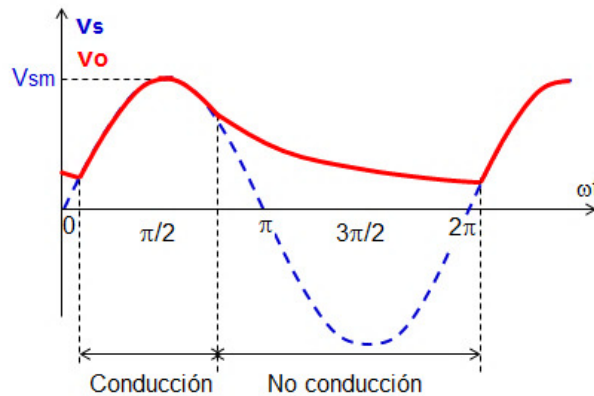


Figura 1.59: forma de onda de tensión en la carga

Si el diodo es ideal el capacitor se carga al pico de la tensión de entrada  $V_{sm}$ . Para un diodo real, la tensión de carga del capacitor será un poco menor debido a la caída de tensión en el diodo cuando este conduce. En la Figura 1.60 se muestra la tensión sobre la carga  $v_o(\omega t)$  considerando una constante de tiempo  $\tau = RL C \gg T$ . En ese caso la exponencial de descarga puede aproximarse a un comportamiento lineal. La tensión de descarga total del capacitor es  $V_r$ .

La corriente por el diodo toma la forma de pulsos que permiten recuperar la carga perdida por el capacitor en cada ciclo de descarga, Figura 1.61.

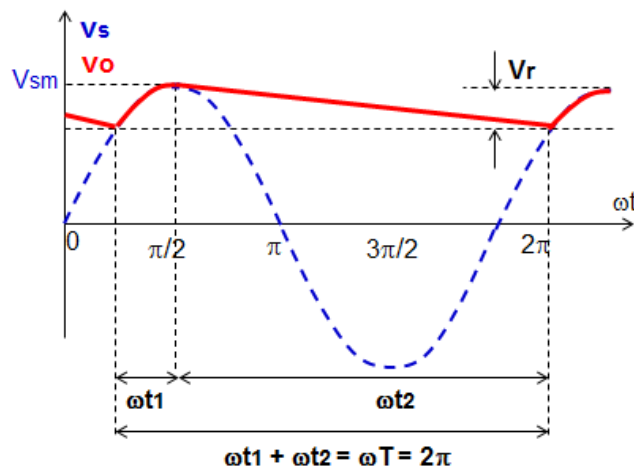


Figura 1.60: forma de onda de tensión en la carga para  $\tau \gg T$

Si el valor de la capacitancia es grande, el capacitor  $C$  debe recuperar la carga en un tiempo pequeño y la amplitud pico del pulso de la corriente por el diodo puede ser muy elevado. Este valor

debe tenerse en cuenta en el diseño del circuito para la selección del diodo. Dado que el pulso se repite periódicamente, este valor de pico recibe el nombre de **corriente de pico repetitiva**.

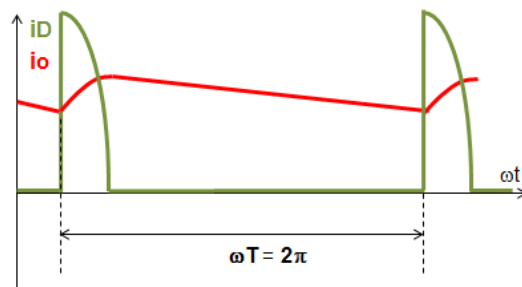


Figura 1.61: forma de onda de corriente en el diodo y en la carga

Si en el momento inicial de encendido de la fuente el capacitor no posee carga,  $v_c(0) = 0$ , la corriente por el diodo puede tomar un valor muy elevado ya que queda limitada por la resistencia de la fuente y, en un diodo real, por la pequeña resistencia del diodo. Este valor inicial de corriente se denomina **corriente pico inicial** y es un parámetro de selección del diodo.

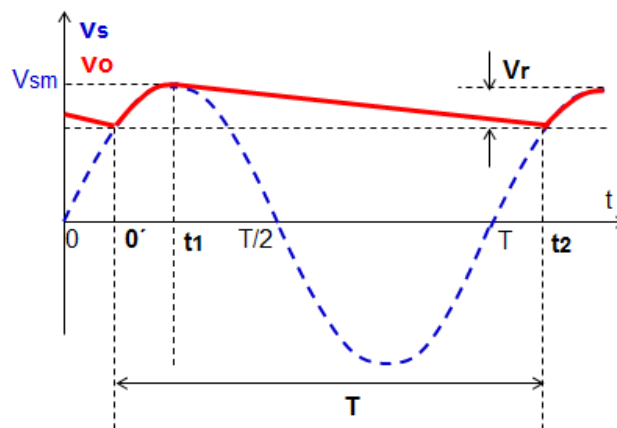


Figura 1.61: análisis de la tensión en la carga

Como se aprecia en la Figura 1.61 la tensión sobre la carga puede dividirse en dos intervalos. El tiempo entre  $0'$  a  $t_1$  es el tiempo de carga del capacitor y entre  $t_1$  y  $t_2$  el tiempo de descarga. Para el caso del rectificador de media onda, considerando el origen en  $0'$  el intervalo  $t_1 + t_2 = T$ . En el caso de un rectificador es de onda completa  $t_1 + t_2 = T/2$ .

Si realizamos el análisis para el rectificador de media onda para el caso del diodo ideal, cuando el capacitor se carga la tensión de salida sigue a la tensión de entrada.

Considerando el origen,  $t = 0'$ , en el punto indicado en la Figura 1.61, la tensión de salida  $v_o(\omega t)$  durante el intervalo correspondiente entre  $0'$  y  $t_1$  será de la forma:

$$v_o(\omega t) = V_{sm} \text{sen} \omega t$$

Entre  $t_1$  y  $t_2$  la tensión de salida puede expresarse:

$$v_o(\omega t) = V_{sm} e^{-(t-t_1)/RLC}$$

La variación de tensión en el capacitor se corresponde con la tensión de rizado  $V_r$ . En este caso ideal y según puede verse en la Figura 1.61  $V_r$  puede calcularse por:

$$V_r = V_{sm} - V_{sm} e^{-(t_2 - t_1)/RLC}$$

Si la constante de tiempo  $\tau$  es grande comparada con el tiempo de descarga  $t_2$  y el tiempo de carga  $t_1$  es mucho menor que  $t_2$  se puede considerar que  $t_2 \cong T$ . En el caso de un rectificador de onda completa, vale el mismo análisis, pero en este caso  $t_2 \cong T/2$ , donde  $T$  es el periodo de la señal de entrada. Con la consideración anterior:

$$V_r = V_{sm} - V_{sm} e^{-T/RLC}$$

En la ecuación anterior si se desarrolla la exponencial en serie y se toma el término lineal:

$$V_r \cong V_{sm} \frac{1}{fRLC}$$

Este es un valor estimativo de la tensión  $V_r$  de rizado en función del valor de la capacitancia de  $C$ . De esta relación puede calcularse un valor aproximado del valor de  $C$  para una tensión de rizado en particular.

$$C = \frac{V_{sm}}{fRLV_r}$$

Como se dijo anteriormente en el caso del rectificador de onda completa  $T = 1/2f$  resultando:

$$V_r \cong V_{sm} \frac{1}{2fRLC}$$

## Efecto de la capacitancia sobre la tensión de salida

Para analizar el efecto del valor de la capacitancia  $C$  sobre la tensión de salida  $v_o(\omega t)$ , se utiliza el circuito de la Figura 1.62 realizando una simulación con LTSpiceIV. Se ejecuta un análisis temporal para dos ciclos de la tensión de entrada variando el valor de la capacitancia. Puede observarse en el gráfico de la tensión  $v_o(\omega t)$ , Figura 1.63, que a medida que aumenta el valor de  $C$ , y por lo tanto también la constante de tiempo  $\tau = RLC$ , aumenta el valor medio de la tensión en la carga, área bajo la curva evaluada en un periodo de la señal de entrada.

En la Figura 1.64 se aprecia la variación de la corriente por el diodo para los distintos valores de capacitancia. Se observa la diferencia entre el valor de la corriente pico inicial y la corriente pico repetitiva.

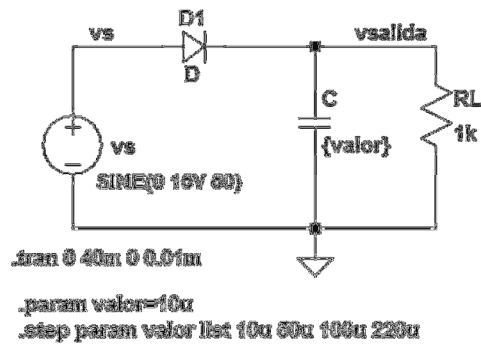


Figura 1.62: circuito para simulación LTSpiceIV

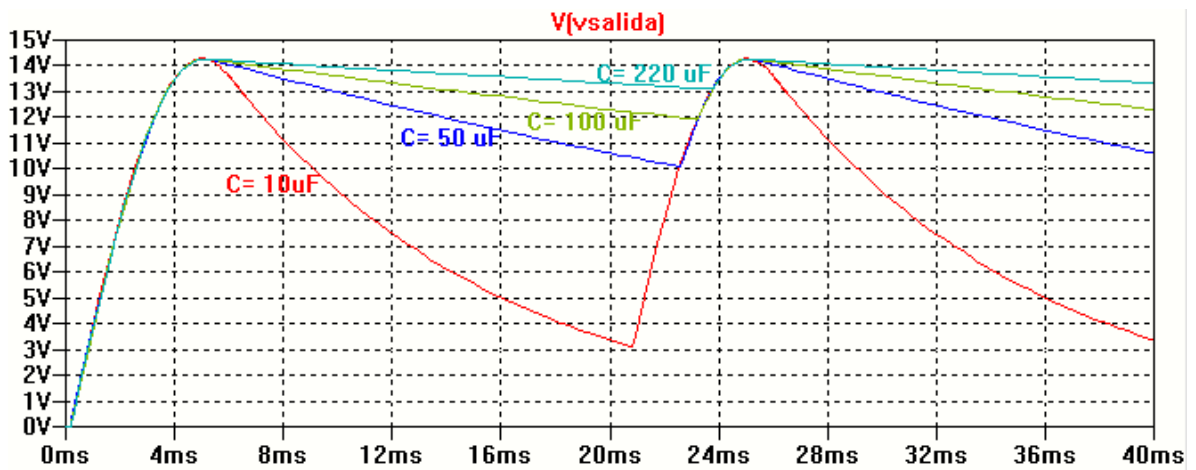


Figura 1.63: variación de la tensión en la carga en función de C

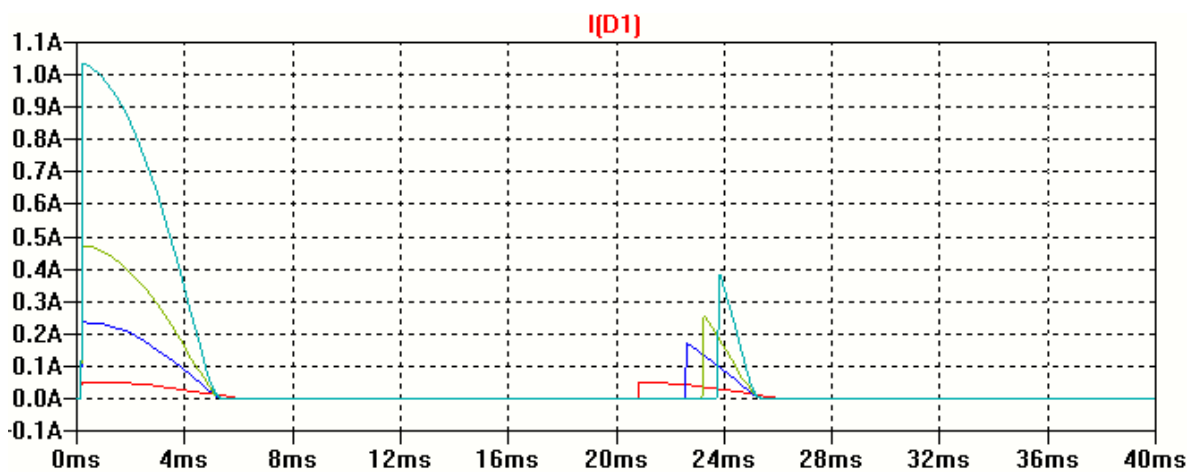


Figura 1.64: corriente por un diodo en función de C

## Hojas de datos de diodos

En las hojas de datos dadas por el fabricante de cualquier dispositivo electrónico encontramos la información necesaria como para poder operar al dispositivo sin exceder sus límites de funcionamiento. Por ello, es necesario interpretar los datos que allí se especifican.

En un primer caso, nos referiremos a diodos rectificadores típicos tomando como ejemplo a la serie 1N4001 - 1N4007. La Figura 1.65 muestra la primera hoja de datos para los diodos 1N4001- 1N4007 correspondiente al fabricante Fairchild Semiconductor<sup>5</sup>.

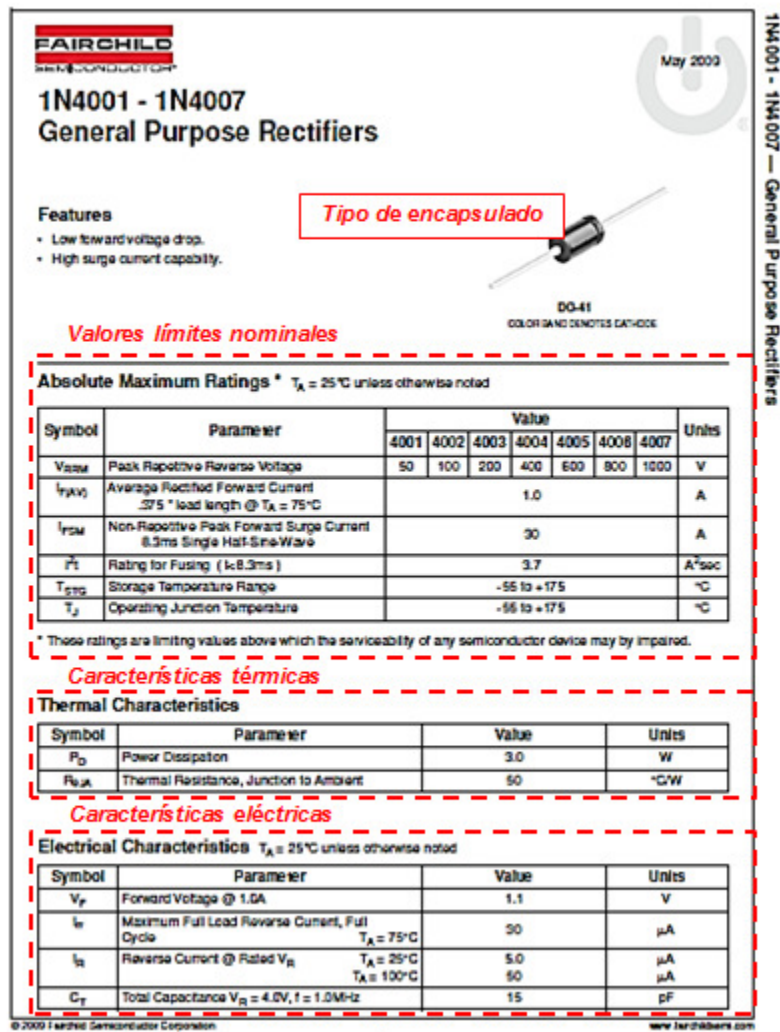


Figura 1.65: hoja de datos de diodos 1N4001 - 1N4007

La información presentada en las hojas de datos puede variar de un fabricante a otro. En forma general, se presentan datos en forma de tabla y en forma de gráficos. En la primera hoja encontramos información sobre el tipo de encapsulado y la indicación por medio de la franja de color del terminal correspondiente al cátodo. De esta forma podremos colocar al dispositivo en un circuito identificando correctamente sus terminales.

Podemos agrupar los parámetros que caracterizan al diodo como en la Figura 1.66.

<sup>5</sup> <http://www.fairchildsemi.com>



Figura 1.66: parámetros típicos en hoja de datos de diodos

### Valores típicos de tensión en régimen estático de bloqueo

<b>VRWM</b>	Tensión inversa de pico de trabajo. Es la que puede ser soportada por el diodo sin llegar a la zona de ruptura.
<b>VRRM</b>	Tensión inversa de pico repetitiva. Es la que puede ser soportada por el diodo en picos de cierta duración.
<b>VRSM</b>	Tensión inversa de pico no repetitiva. Es la máxima tensión inversa transitoria que puede ser soportada por el diodo en forma no repetitiva.
<b>V(BR)</b>	Tensión inversa de ruptura por avalancha. Cuando se alcanza este valor de tensión la corriente inversa comienza a aumentar abruptamente y si se somete al diodo a este régimen por un tiempo mayor que 10 ms puede dañarse.
<b>VR (o VDC)</b>	Tensión inversa continua. Es la que soporta el diodo en estado de bloqueo.

### Valores típicos de corriente en régimen estático de conducción

<b>IF</b>	Corriente directa. Es la corriente que circula en estado de conducción.
<b>IF(AV)</b>	Corriente directa media nominal. Valor medio de la corriente que puede soportar el diodo.
<b>IFRM</b>	Corriente directa de pico repetitiva. Se define como la corriente que puede ser soportada cada 20 ms con un pico de duración de 1 ms a $T = 25\text{ °C}$
<b>IFSM</b>	Corriente directa de pico no repetitiva. Máximo pico de intensidad de corriente que puede soportar el dispositivo

### Valores típicos de potencia

<b>Pmáx</b>	Máxima potencia admisible. Máxima potencia que puede manejar el dispositivo, no corresponde a la potencia de trabajo.
<b>PAV</b>	Potencia media. Es la potencia que corresponde al estado de conducción.
<b>PRRM</b>	Potencia inversa de pico repetitiva. Máxima potencia que puede manejar el diodo en estado de bloqueo.
<b>PRSM</b>	Potencia inversa de pico no repetitiva. Máxima potencia que puede manejar el diodo cuando se aplica un solo pulso

## Características térmicas

<b>T<sub>jmáx</sub></b>	Temperatura máxima de juntura. Es el límite máximo de temperatura. Si es sobrepasado puede destruir al dispositivo. A veces en lugar de este dato se da “ <i>Operating temperature range</i> ” (temperatura de funcionamiento) que indica el rango entre la mínima y la máxima temperatura soportable por el dispositivo.
<b>T<sub>stg</sub></b>	Temperatura de almacenamiento. Es la temperatura a la que se encuentra el dispositivo cuando no se le aplica potencia.
<b>R<sub>θJA</sub></b>	Resistencia térmica juntura-ambiente. Es la resistencia térmica [°C/W] entre la juntura del semiconductor y el ambiente: $R_{\theta JA} = (T_{jmáx} - T_A)/P_{máx}$ , $T_A$ es la temperatura ambiente y $P_{máx}$ es la potencia máxima.
<b>R<sub>θJC</sub></b>	Resistencia térmica juntura-cápsula (carcasa).  Es la resistencia térmica [°C/W] entre la unión del semiconductor y el encapsulado del dispositivo: $R_{\theta JC} = (T_{jmáx} - T_C)/P_{máx}$

## Diodo en conmutación

El diodo exhibe una característica dinámica asociada a una transición rápida entre los estados de bloqueo a conducción y viceversa.

En el circuito de la Figura 1.67 si la señal de entrada  $v_i$  cambia en forma abrupta de  $v_i = +V_1$  a  $v_i = -V_2$  este cambio abrupto afecta la respuesta temporal de la tensión y corriente por el diodo.

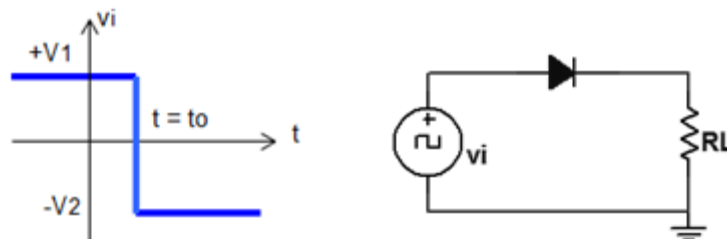


Figura 1.67: diodo en conmutación

Si durante un tiempo largo el diodo estuvo polarizado en directa, la tensión sobre el mismo será  $v_d$  y la corriente aproximadamente  $I_{d1} = (V_1 - v_d)/R_L \cong V_1/R_L$ , suponiendo que la caída de tensión sobre  $R_L$  es mucho mayor que la tensión en bornes del diodo. En el instante  $t = t_0$  la tensión aplicada  $v_i$  cambia en forma abrupta a  $-V_2$ , manteniéndose en este valor para  $t > t_0$ .

Físicamente, para polarización directa hay un gran número de portadores que atraviesan la juntura y la densidad de portadores minoritarios ( $n_p$ : electrones del lado P y  $p_n$ : huecos del lado N) en exceso es alta, Figura 1.68. Las concentraciones  $n_{p0}$  y  $p_{n0}$  representan las concentraciones de portadores minoritarios en equilibrio lejos de la región de juntura.

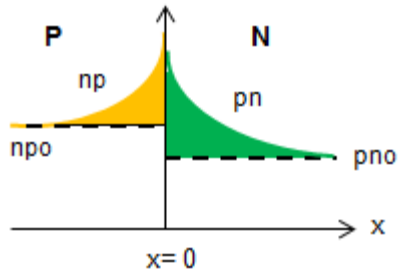


Figura 1.68

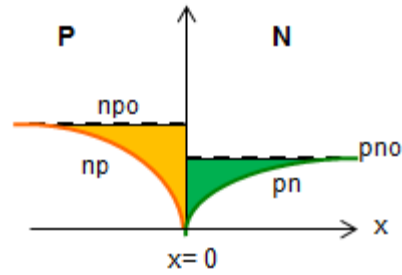


Figura 1.69

En polarización inversa, la cantidad de portadores minoritarios en las cercanías de la juntura se vuelve despreciable, Figura 1.69. Cuando se produce la inversión de la tensión  $v_i$  al valor  $-V_2$ , la carga eléctrica asociada al número de portadores minoritarios en exceso no puede desaparecer en forma instantánea. La corriente no alcanzará su valor de régimen permanente hasta que la distribución de minoritarios, que en el momento de invertir la tensión tenía la forma de la Figura 1.68 se reduzca a la distribución de portadores de la Figura 1.69. El tiempo durante el cual el exceso de portadores minoritarios decrece hasta cero se denomina:  **$t_s$ : tiempo de almacenamiento**. Durante este tiempo el diodo sigue conduciendo y la corriente queda determinada por la tensión aplicada y la resistencia de carga:  $I_{d2} \cong -V_2/RL$ . En  $t = t_s$  el exceso de portadores se anula, la tensión en el diodo se anula y comienza a invertirse hacia  $-V_2$ ; tendiendo la corriente al valor  $I_s$  (corriente de saturación).

El tiempo transcurrido entre  $t_s$  y el momento en que el diodo se ha recuperado completamente se denomina tiempo de transición:  $t_t$ .

El tiempo  $t_s$ , consecuencia del almacenamiento del exceso de portadores minoritarios, tiene mucha importancia cuando se utilizan diodos en circuitos de conmutación rápida.

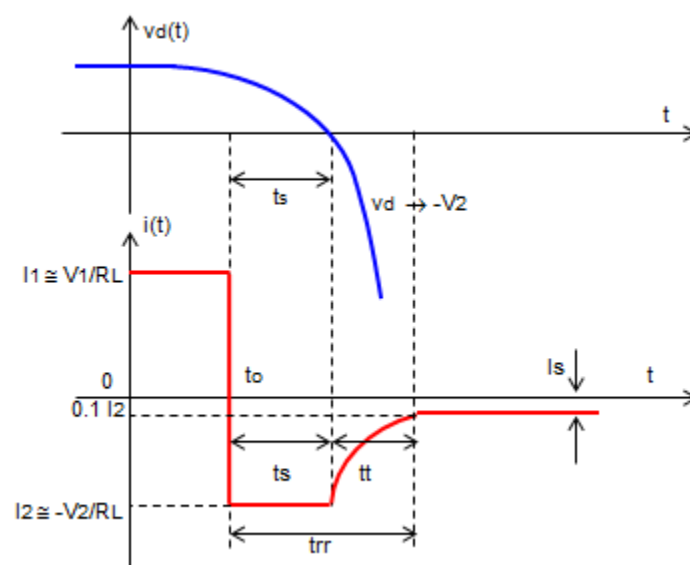


Figura 1.70: tiempo de almacenamiento y de transición



Los fabricantes especifican el tiempo de recuperación inversa del diodo:  $t_{rr}$ , como el intervalo desde que la corriente se invierte en  $t = t_0$  hasta que el diodo se ha recuperado a un nivel especificado en función de la corriente. La Figura 1.71 muestra la característica de conmutación para dos tipos de diodos.

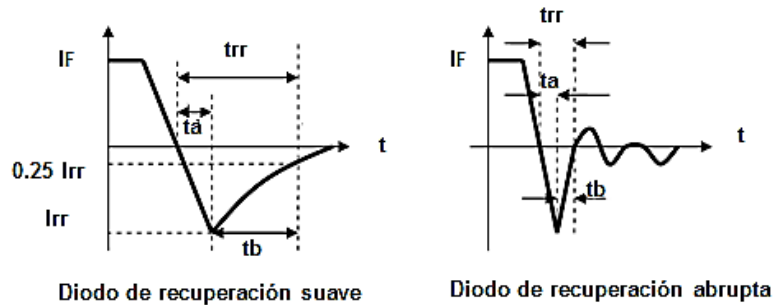


Figura 1.71: diferencias en la conmutación de diodos

El tiempo de recuperación inversa  $t_{rr}$  se mide desde el momento que la corriente pasa por cero hasta el 25% de la corriente inversa máxima. El valor de  $t_{rr}$  está dado por la suma de dos tiempos parciales  $t_{rr} = t_a + t_b$ . El tiempo  $t_a$  se debe al almacenamiento de cargas en la zona de la juntura y el tiempo  $t_b$  es el tiempo de almacenamiento en el cuerpo del semiconductor. A la relación  $t_a/t_b$  se le denomina factor de suavidad.

## Diodo Zener

Cuando la tensión inversa aplicada a un diodo de juntura PN excede cierto valor denominado tensión de ruptura, la corriente inversa crece muy rápidamente mientras que la tensión sobre el diodo permanece casi constante. Los diodos denominados genéricamente diodos Zener trabajan específicamente en esta zona indicada en la Figura 1.72, en la cual también se indica el símbolo esquemático y los terminales.

Como se analizó en párrafos anteriores en todas las junturas PN se produce el fenómeno de ruptura. La ruptura obedece a dos fenómenos físicos diferentes: ruptura Zener y ruptura por avalancha. El factor que determina cuál mecanismo de ruptura ocurre en una juntura, está determinado por las concentraciones de impurezas en los materiales que la forman. En una juntura PN la región de carga espacial siempre se extiende más en el material que tiene mayor resistividad. Una juntura que tiene una región de carga espacial angosta desarrollará un alto campo eléctrico y romperá por el mecanismo Zener. Una juntura con una región de carga espacial más ancha romperá por el mecanismo de avalancha. En forma comercial los diodos de ruptura, sin discriminar el mecanismo físico que la produce, se denominan diodos Zener.

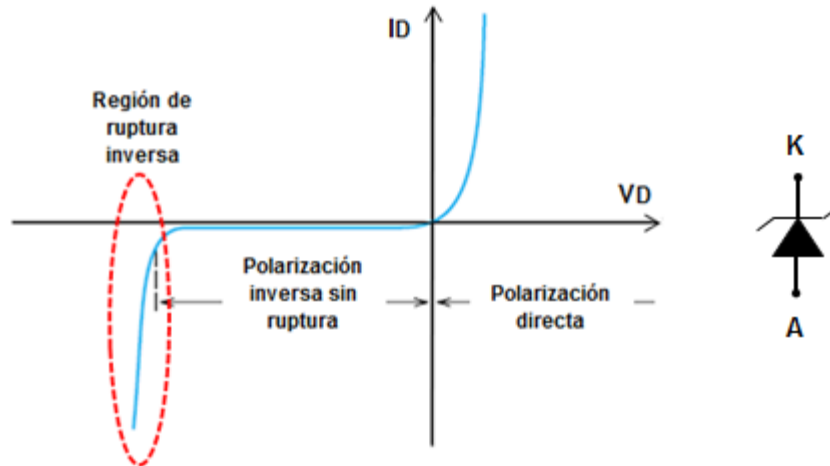


Figura 1.72: característica ID-VD de diodo Zener y símbolo esquemático

Cualitativamente, el mecanismo de ruptura Zener se produce debido a que la región de carga espacial es muy estrecha y con la aplicación de una baja polarización inversa (del orden de 5 V) el campo eléctrico en la región de carga espacial alcanza un valor aproximado a  $3 \times 10^5$  V/cm. Este campo ejerce una gran fuerza sobre los electrones de valencia en los átomos de silicio, de modo que puede romper los enlaces covalentes generando pares electrón-hueco que rápidamente incrementan la corriente inversa. Si en el circuito donde se conecta el diodo no se coloca un resistor que limite la corriente el dispositivo podría destruirse por autocalentamiento. En general, los dispositivos con tensiones de ruptura menores a 5 V presentan ruptura Zener. Los dispositivos con tensiones de ruptura mayores que 8 V presentan ruptura por efecto de avalancha. Entre 5 V y 8 V ambos mecanismos pueden estar involucrados.

En el proceso de ruptura por avalancha, denominada también ionización por impacto, los portadores libres que forman la corriente inversa de saturación pueden ganar energía del campo eléctrico y al chocar con la red cristalina, rompen enlaces covalentes. Como cada portador que choca crea dos portadores adicionales, un electrón y un hueco, se produce una rápida multiplicación de portadores en la región de carga espacial cuando la polarización aplicada tiene el valor suficiente como para desencadenar este proceso.

Los mecanismos de ruptura Zener y avalancha varían de forma diferente con la temperatura. El valor de la tensión necesaria para producir la ruptura Zener decrece al aumentar la temperatura, en tanto que la tensión de ruptura aumenta con el incremento de la temperatura para la ruptura por avalancha. En el caso de la ruptura Zener, el aumento de la temperatura aumenta la energía de los electrones de valencia. Esto debilita la fuerza de enlace y se necesita aplicar menos tensión para mover los electrones de valencia de sus posiciones alrededor del núcleo.

La dependencia con la temperatura de la ruptura por avalancha es muy distinta. Como la región de carga espacial es muy ancha, al aumentar la temperatura, crece la vibración de los átomos del cristal y aumenta la probabilidad de choques entre los electrones y huecos con los átomos de la red. Los portadores libres tienen menos oportunidad de ganar la energía

suficiente como para producir el proceso de avalancha y necesitan una mayor tensión para iniciar el proceso.

La Figura 1.73 muestra la diferencia del coeficiente térmico entre un diodo de ruptura de 3.3 V (Zener) y de 33 V (avalancha) de diodos Zener BZX84C3V3 - BZX84C33 de la empresa Fairchild Semiconductor Corporation<sup>6</sup>.

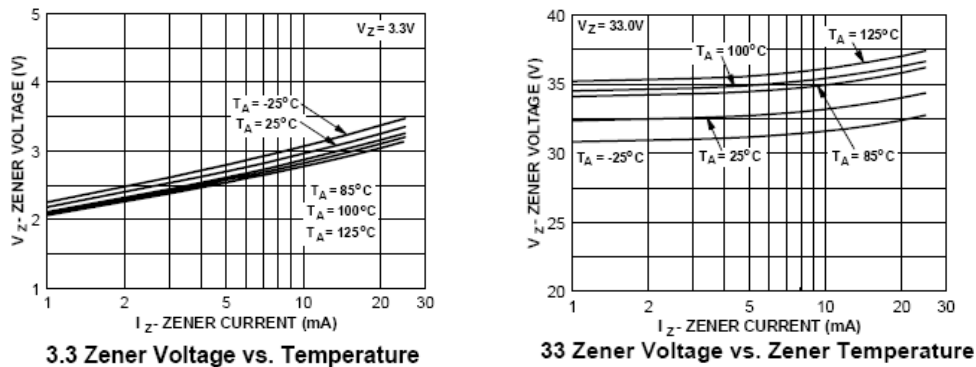


Figura 1.73: característica de la tensión de Zener con la temperatura

La Figura 1.74 muestra la característica ID-VD de un diodo Zener típico. Se identifican tres zonas o regiones de funcionamiento. En polarización directa el dispositivo se comporta como un diodo común con una tensión umbral  $V_{\gamma}$ . En polarización inversa se distinguen dos zonas bien definidas: la región inversa para la cual circula la corriente inversa  $I_R$ , y la región de ruptura (zona de trabajo para un diodo de tensión de ruptura  $V_{BR}$ ). La corriente inversa  $I_R$  es una función del potencial inverso  $V_R$ , y para aplicaciones prácticas puede ser considerada despreciable. Cuando la tensión inversa  $V_D = V_R$  se aproxima a la tensión de ruptura  $V_{BR}$  la corriente inversa aumenta bruscamente. Debido a este comportamiento, se distinguen dos corrientes en la región inversa: la corriente  $I_R$  cuando  $|V_R| < V_z$  y la corriente  $I_Z$  cuando  $|V_R| \geq V_z$ . La tensión  $V_z$  se denomina genéricamente tensión de ruptura Zener, sin diferenciar entre el mecanismo físico que origina la ruptura, efecto Zener o avalancha.

En la región de ruptura la corriente  $I_z$  varía entre una  $I_{z\text{mínima}} = I_{zk}$ , denominada comúnmente corriente de rodilla, y que se corresponde con el punto de inflexión en la característica inversa, y la corriente  $I_{z\text{máxima}} = I_{zM}$ , limitada por la potencia máxima permisible:  $I_{zM} = P_{z\text{máx}}/V_z$ . En el rango  $I_{zk} \leq I_z \leq I_{zM}$  la tensión se mantiene aproximadamente constante en  $V_z$ . La corriente  $I_{zk}$  varía dependiendo de las características o tipo de diodo y es un dato que da el fabricante en las hojas de datos del dispositivo. Algunas veces se especifica la corriente  $I_{zT}$  (corriente de prueba) que se define para una potencia disipada igual a  $P_{z\text{máx}}/4$ .

<sup>6</sup> <https://www.fairchildsemi.com/datasheets/BZ/BZX84C3V6.pdf>

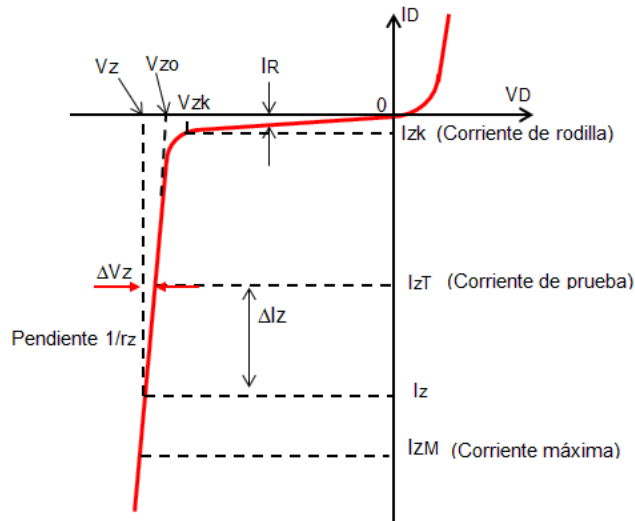


Figura 1.74: característica ID-VD de un diodo Zener

La inversa de la pendiente de la característica ID-VD se denomina resistencia incremental o dinámica  $r_z$ , y es de bajo valor. En algunos casos se especifica la tensión  $V_{zo}$ , que corresponde a la tensión para la cual la pendiente  $1/r_z$  intersecta al eje de tensión. En la práctica  $V_{zo} \cong V_{zk}$ . Esta consideración permite determinar la tensión  $V_z$  como:

$$V_z = V_{zo} + r_z I_z$$

Usando la expresión anterior se puede construir el modelo eléctrico equivalente para la región de ruptura, Figura 1.75.

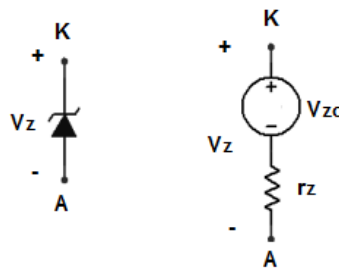


Figura 1.75: modelo equivalente en la región de ruptura del diodo Zener

La variación de la tensión de ruptura con la temperatura se tiene en cuenta a través de un coeficiente de temperatura definido como:

$$T_c = \frac{1}{V_z} \frac{\Delta V_z}{(T_1 - T_0)} \times 100 \left[ \frac{\%}{^\circ\text{C}} \right]$$

$\Delta V_z$  es el cambio en la tensión Zener debido a la variación de la temperatura y puede ser positivo o negativo. Suele ser un dato representado en las hojas de datos, Figura 1.76.

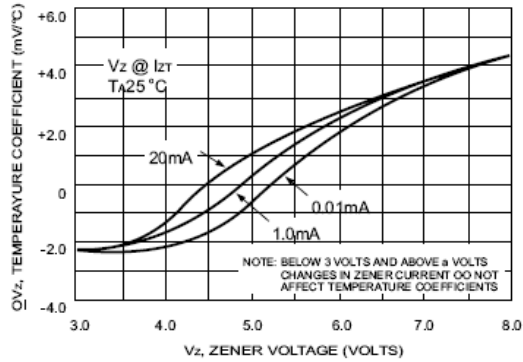


Figura 1.76: coeficiente térmico del diodo Zener

La Figura 1.77 muestra los datos típicos en una hoja de datos para un diodo Zener.

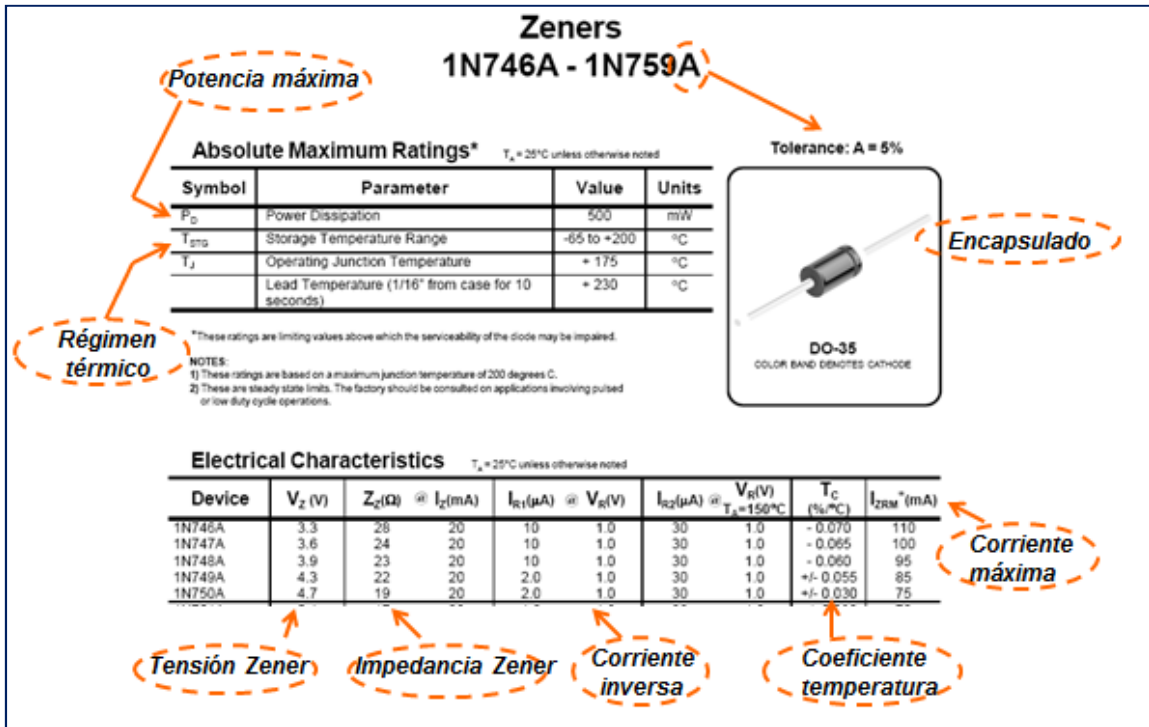


Figura 1.77: hoja de datos típica

Los diodos Zener se especifican para trabajar a una potencia máxima, PD en la hoja de datos. Por ejemplo, en la Figura 1.77 la potencia máxima es de 500 mW. Dado que  $P_D = V_Z I_Z$  puede calcularse  $I_{Z\text{máx}} = P_D/V_Z$ .

El régimen térmico está determinado por:  $T_J$  (temperatura de juntura) y  $T_{STG}$  (temperatura de almacenamiento) que indican el rango de temperaturas permitido para operar el dispositivo conectado en un circuito en el primer caso ( $T_J$ ), y el rango de temperaturas para las cuales puede ser mantenido sin estar conectado a un circuito. Para los datos mostrados en la Figura 1.77 la temperatura  $T_{STG}$  corresponde al rango  $-65^\circ\text{C}$  a  $200^\circ\text{C}$ .

La corriente de pérdida o corriente inversa  $I_R$  es la corriente por el dispositivo cuando está en polarización inversa pero no en la región de ruptura para una cierta tensión de polarización inversa  $V_R$ .

La impedancia Zener  $Z_z$  depende del punto de operación. Suele indicarse la impedancia  $Z_z$  para la corriente de prueba  $I_{ZT}$ .

En algunas hojas de datos la tensión de Zener  $V_z$  se indica con valores mínimo, típico y máximo, medidos para la corriente de prueba  $I_{ZT}$ , Figura 1.78.

**Electrical Characteristics**  $T_a = 25^\circ\text{C}$  unless otherwise noted

Device	$V_z$ (V) @ $I_z$ (Note 1)			Test Current $I_z$ (mA)	Max. Zener Impedance			Leakage Current		Non-Repetitive Peak Reverse Current $I_{zSM}$ (mA) (Note 2)
	Min.	Typ.	Max.		$Z_z @ I_z$ ( $\Omega$ )	$Z_{ZK} @ I_{ZK}$ ( $\Omega$ )	$I_{ZK}$ (mA)	$I_R$ ( $\mu\text{A}$ )	$V_R$ (V)	
1N4728A	3.135	3.3	3.465	76	10	400	1	100	1	1380
1N4729A	3.42	3.6	3.78	69	10	400	1	100	1	1260
1N4730A	3.705	3.9	4.095	64	9	400	1	50	1	1190
1N4731A	4.085	4.3	4.515	58	9	400	1	10	1	1070
1N4732A	4.465	4.7	4.935	53	8	500	1	10	1	970

Figura 1.78:  $V_z$  en hoja de datos típica

## Regulador con Diodo Zener

El circuito regulador con diodo Zener mostrado en la Figura 1.79 produce una tensión constante sobre la carga  $R_L$ . Generalmente se utilizan en aplicaciones para bajas corrientes de carga. El circuito tiene un funcionamiento simple. Si el diodo se encuentra polarizado en la región de ruptura mantiene una tensión idealmente constante entre sus terminales, manteniendo la misma tensión sobre la carga, aunque varíe la tensión aplicada a la entrada. A medida que varía la tensión de entrada, suponiendo una carga constante, varía la corriente  $I_z$  por el diodo. El rango máximo de variación de  $I_z$  estará limitado entre  $I_{ZK}$  e  $I_{ZM}$ .

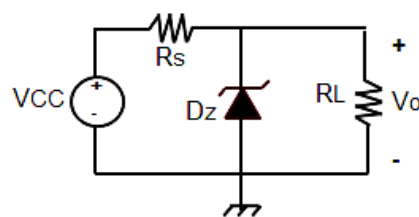


Figura 1.79: circuito regulador con diodo Zener

Como ejemplo supongamos que en el circuito anterior se utiliza el diodo 1N4742A para mantener la tensión sobre una carga  $R_L$  que consume 10 mA. La resistencia serie  $R_s = 470 \Omega$ . Se desea obtener el rango de variación de la tensión de entrada  $V_{CC}$  para que el circuito regule la tensión sobre la carga.

De la hoja de datos se obtiene  $V_z = 12 \text{ V}$ ,  $P_D = 1 \text{ W}$ ,  $I_{ZK} = 0.25 \text{ mA}$ ,  $Z_z = 9 \Omega$ . Con estos datos obtenemos  $I_{ZM} = 1000 \text{ mW} / 12 \text{ V} = 83.33 \text{ mA}$ .

En principio consideramos despreciable la impedancia de Zener  $Z_z$ . Del análisis del circuito:

$$I_S = I_Z + I_L$$

$$I_{S\text{mín}} = I_{ZK} + I_L = 0.25 \text{ mA} + 10 \text{ mA} = 10.25 \text{ mA}$$

$$I_{S\text{máx}} = I_{ZM} + I_L = 83.33 \text{ mA} + 10 \text{ mA} = 93.33 \text{ mA}$$

$$V_{CC\text{mín}} = I_{S\text{mín}} R_s + V_Z = 16.82 \text{ V}$$

$$V_{CC\text{máx}} = I_{S\text{máx}} R_s + V_Z = 55.52 \text{ V}$$

Este circuito, idealmente, puede regular la tensión de entrada entre 16.82 V y 55.52 V manteniendo una tensión de 12 V sobre la carga. En el caso real la tensión de salida variará algo debido a la presencia de la impedancia  $Z_z$ .

En general se pretende mantener la tensión constante sobre la carga aunque esta varíe. En este caso, si la carga varía entre una  $R_{L\text{mín}}$  y una  $R_{L\text{máx}}$  se producirá una variación de la corriente por la carga en el rango  $I_{L\text{máx}}$ ,  $I_{L\text{mín}}$ . En estas condiciones el circuito deberá mantener la tensión constante sobre la carga por lo que se limita el rango de variación de la corriente por el diodo Zener.

Si la tensión de entrada se mantiene constante, a medida que  $R_L$  se reduce desde su máximo valor, la corriente por la carga aumenta y dado que la corriente por  $R_s$  se mantiene constante, la corriente  $I_Z$  por el diodo va disminuyendo. Esta situación impone las condiciones límites de funcionamiento del circuito para carga variable:

$$I_S = I_Z + I_L = \text{constante}$$

$$I_S = I_{Z\text{mín}} + I_{L\text{máx}} = I_{ZK} + I_{L\text{máx}}$$

$$I_S = I_{Z\text{máx}} + I_{L\text{mín}} = I_{ZM} + I_{L\text{mín}}$$

Un caso extremo a considerar es la desconexión de la carga. En esas condiciones la corriente por la carga será nula y toda la corriente  $I_S$  circulará por el diodo Zener. En esas condiciones la corriente deberá ser como límite máximo  $I_{ZM}$  para no sobrepasar la máxima potencia de trabajo por el dispositivo.

Como ejemplo consideremos el circuito de la Figura 1.80. Suponiendo que  $R_L$  puede variar desde  $R_{L\text{mín}}$  a infinito calcular el valor de  $R_{L\text{mín}}$  manteniendo la tensión sobre la carga.

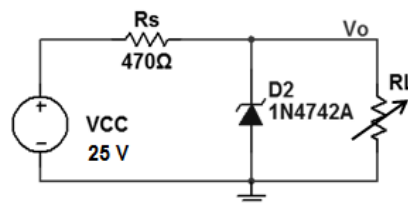


Figura 1.80: ejemplo de regulador con diodo Zener

De la hoja de datos se obtienen:  $I_{ZK} = 0.25 \text{ mA}$ ,  $I_{ZM} = 83.33 \text{ mA}$ . Cuando  $R_L = \infty$ ,  $I_L = 0$  y entonces  $I_S = I_Z$ . Para mantener el funcionamiento del circuito en esas condiciones  $I_Z \leq I_{ZM}$ .

$$I_S = \frac{25 - 12 \text{ V}}{0.47 \text{ K}\Omega} = 27.66 \text{ mA} = I_Z$$

Como se cumple que  $I_Z < I_{ZM} = 83.33 \text{ mA}$  el diodo Zener puede manejar este valor de corriente sin afectar su funcionamiento. Para la condición de  $R_{L\text{mín}}$  la corriente por la carga será máxima  $I_{L\text{máx}}$  y para que el circuito mantenga la regulación la corriente por el diodo Zener tendrá como límite  $I_{Z\text{mín}} = I_{ZK} = 0.25 \text{ mA}$ . Como  $I_S$  se mantiene constante en  $27.66 \text{ mA}$ :

$$I_S = I_{Z\text{mín}} + I_{L\text{máx}} = I_{ZK} + I_{L\text{máx}}$$

$$27.66 \text{ mA} = 0.25 \text{ mA} + I_{L\text{máx}}$$

$$I_{L\text{máx}} = 27.41 \text{ mA}$$

$$R_{L\text{mín}} = \frac{V_Z}{I_{L\text{máx}}} = \frac{12 \text{ V}}{27.41 \text{ mA}} = 0.438 \text{ K}\Omega$$

Otro caso de interés resulta al diseñar el circuito en condiciones tales que varíen la tensión de entrada ( $V_{CC\text{mín}}$ ,  $V_{CC\text{máx}}$ ) y la corriente por la carga ( $I_{L\text{mín}}$ ,  $I_{L\text{máx}}$ ). En esas condiciones, el diseño corresponderá a encontrar el valor del resistor serie  $R_S$ . Y para un Zener elegido, verificar que se encuentre en la zona de trabajo correcta.

Para garantizar un buen funcionamiento la corriente por el diodo Zener deberá ser mayor o igual a un valor  $I_{Z\text{mín}}$ , cuando la tensión de entrada sea  $V_{CC\text{mín}}$  y la corriente por la carga tome el valor máximo  $I_{L\text{máx}}$ . En esas condiciones, el valor de la resistencia serie  $R_S$  puede calcularse como:

$$R_S = \frac{V_{CC\text{mín}} - V_Z}{I_{Z\text{mín}} + I_{L\text{máx}}}$$

En esas condiciones deberá ser  $I_{Z\text{mín}} \geq I_{ZK}$ .

Por otra parte, cuando la tensión de entrada sea máxima, la corriente por el diodo no deberá exceder la máxima corriente determinada por la máxima de potencia. En esas condiciones el caso peor conduce a:

$$R_S = \frac{V_{CC\text{máx}} - V_Z}{I_{Z\text{máx}} + I_{L\text{mín}}}$$

En esas condiciones deberá ser  $I_{Z\text{máx}} \leq I_{ZM}$ . Como  $R_S$  es única en el circuito, deberá satisfacerse la siguiente condición:

$$R_S = \frac{V_{CC\text{máx}} - V_Z}{I_{Z\text{máx}} + I_{L\text{mín}}} = \frac{V_{CC\text{mín}} - V_Z}{I_{Z\text{mín}} + I_{L\text{máx}}}$$

$$(V_{CC\text{mín}} - V_Z) (I_{Z\text{máx}} + I_{L\text{mín}}) = (V_{CC\text{máx}} - V_Z) (I_{Z\text{mín}} + I_{L\text{máx}})$$



El cumplimiento de esta ecuación impone  $I_{Z\text{mín}}$  e  $I_{Z\text{máx}}$ , por lo que debe considerarse alguna otra condición restrictiva de diseño. Una condición aceptable puede ser:

$$I_{Z\text{mín}} = 0.1 I_{Z\text{máx}}$$

La corriente  $I_{Z\text{máx}}$  resulta:

$$I_{Z\text{máx}} = \frac{(V_{CC\text{máx}} - V_Z) I_{L\text{máx}} - (V_{CC\text{mín}} - V_Z) I_{L\text{mín}}}{V_{CC\text{mín}} - 0.1 V_{CC\text{máx}} - 0.9 V_Z}$$

Como ejemplo, para el circuito de la Figura 1.81 se pretende calcular  $R_s$  para:  $V_{CC\text{mín}} = 20$  V,  $V_{CC\text{máx}} = 30$  V,  $I_{L\text{mín}} = 5$  mA.

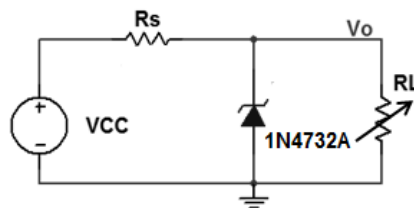


Figura 1.81

De la hoja de datos del diodo 1N4732A obtenemos los siguientes datos:  $V_Z = 4.7$  V,  $P_{D\text{máx}} = 1$  W,  $I_{ZK} = 1$  mA,  $I_{ZM} = 212.76$  mA. Aplicando las condiciones de diseño anteriores:  $I_{Z\text{mín}} = 0.1 I_{Z\text{máx}}$  resulta:

$$I_{Z\text{máx}} \cong 93 \text{ mA} < I_{ZM}$$

$$I_{Z\text{mín}} = 9.3 \text{ mA} > I_{ZK}$$

$$R_s = 258 \Omega$$

# CAPÍTULO 2

## Transistor Bipolar de Unión

### Generalidades

El transistor bipolar de unión (BJT) fue el primer dispositivo de estado sólido de uso práctico utilizado para reemplazar a las válvulas de vacío. Fue desarrollado en 1947 en los Laboratorios Bell por Brattain, Bardeen y Shockley.

Schockley trabajó, inicialmente, en el transistor de efecto de campo cuya idea, patentada por Julius Lilienfeld en 1930, no había podido llevarse a la práctica por cuestiones tecnológicas. El primer tipo de transistor desarrollado fue el denominado de contacto puntual, Figura 2.11.



Figura 2.1: Primer transistor de contacto puntual

El 23 de diciembre de 1947, el transistor de unión fue utilizado para demostrar la amplificación de señales de voz.

---

<sup>1</sup> <http://www.elmundo.es>.

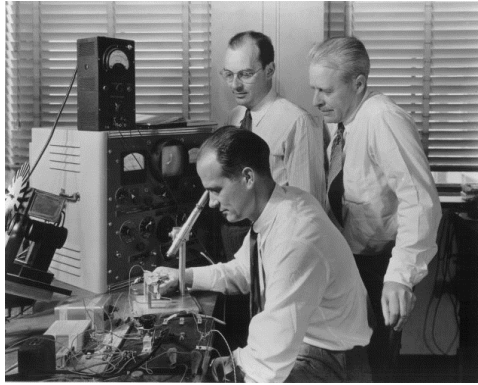


Figura 2.2: Brattain, Bardeen y Shockley (<http://www.qz.com>)

Los costos de investigación y desarrollo del transistor de estado sólido estuvieron a cargo del Ministerio de Defensa de los Estados Unidos. El interés de los militares se centraba en la miniaturización de los equipos de armamento. El desarrollo de la tecnología del transistor bipolar, con la participación de empresas privadas, fue decisivo para la explosión de la electrónica de estado sólido, que llevó a la integración de dispositivos en chips cada vez más pequeños y más densos, y que aún continúa.

Por la invención y desarrollo del transistor bipolar de unión Brattain, Bardeen y Schockley compartieron el Premio Nobel de Física en 1956, Figura 2.2.

## Características físicas

El transistor bipolar de unión (BJT) consiste básicamente de dos junturas PN conectadas en oposición. Por lo tanto, el funcionamiento del dispositivo puede comprenderse del conocimiento de la operación física de la juntura PN.

La Figura 2.3 muestra un corte de la estructura física y un esquema, que corresponde a la región entre líneas de puntos de la Figura 2.3 de un transistor bipolar de unión.

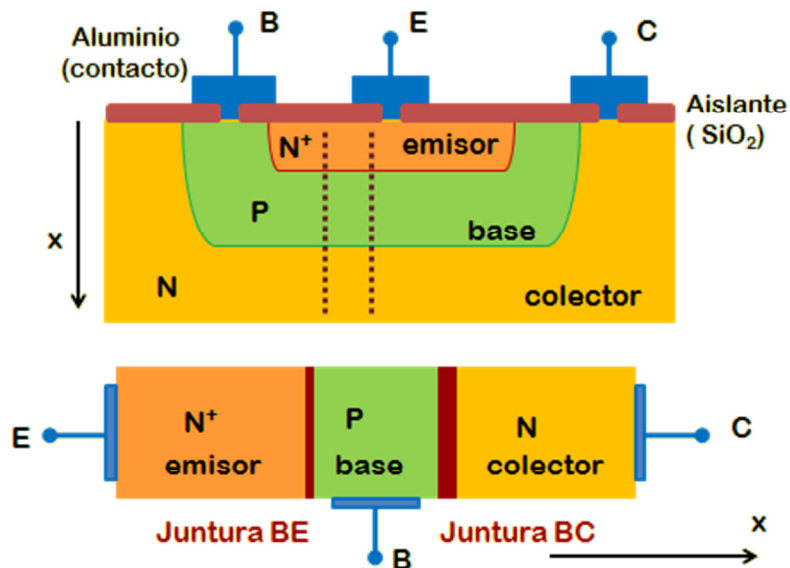


Figura 2.3: Estructura y esquema físico de un transistor bipolar de unión

Como se aprecia en las figuras anteriores, se forman dos junturas. Una es la compuesta por la región de emisor (E) y de base (B), JEB. La segunda juntura se forma entre la región de base (B) y de colector (C), JCB. En condiciones típicas de operación la juntura E-B se polariza en directa y la juntura C-B en inversa; entre las junturas aparecen dos zonas o regiones de agotamiento: B-E y B-C. La región de base se hace mucho más corta que la longitud de difusión de los portadores minoritarios en ella. De este modo, el exceso de portadores minoritarios inyectados en la base en la juntura JEB puede atravesarla y llegar al colector sin demasiada pérdida por recombinación.

Existen dos tipos posibles de transistores bipolares según como se conecten las junturas, los tipos NPN y PNP, cuyos símbolos y polaridades de referencia se indican en las Figuras 2.4 y 2.5. La flecha indicada en el símbolo va siempre desde P a N e indica el sentido de la corriente entre Base y Emisor, considerando el sentido de la corriente convencional.

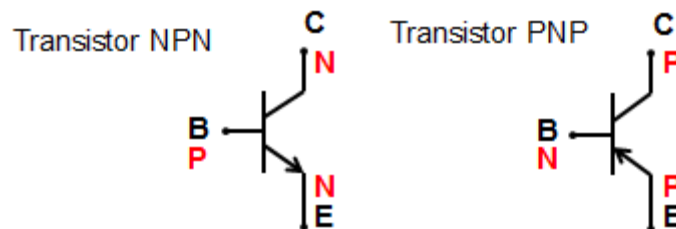


Figura 2.4: Símbolos esquemáticos de transistor NPN y PNP

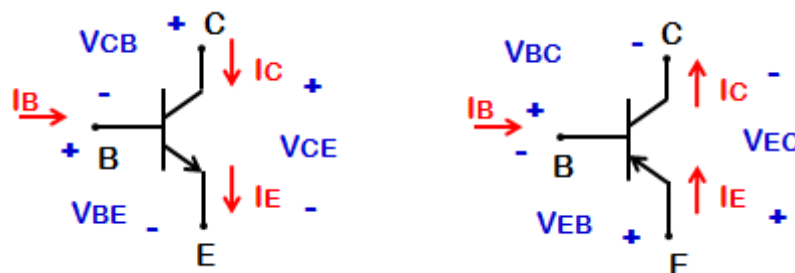


Figura 2.5: Polaridades de referencia de transistor NPN y PNP

## Modos de operación

En condiciones típicas de operación, la juntura emisor- base (JEB) se polariza en directa y la juntura colector-base (JCB) en inversa. Estas condiciones de operación determinan el **modo de operación activo directo**, o **región activa directa**, y se usa para aplicaciones de amplificación. La acción o efecto transistor también se verifica si se intercambian los terminales de Colector y Emisor. Sin embargo, el comportamiento que resulta no es idéntico dado que el dispositivo no es simétrico: el Emisor está más contaminado que el Colector. Esta asimetría hace que este **modo de operación activo inverso** o **región activa inversa** no sea utilizado.

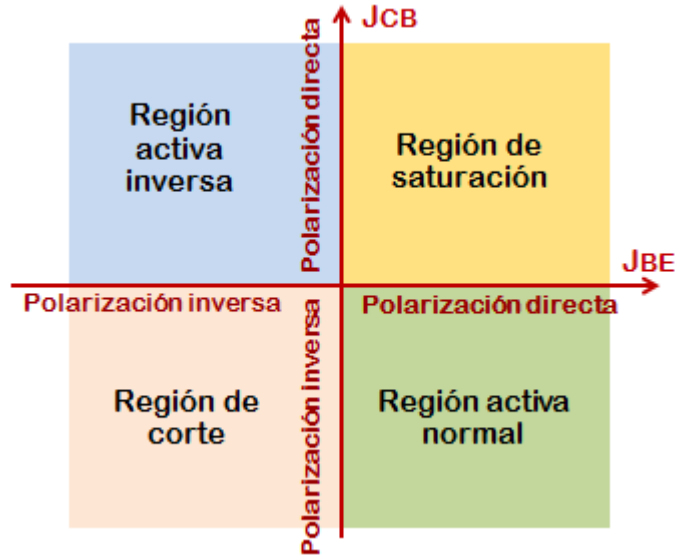


Figura 2.6: Regiones de operación

La polarización en sentido directo de ambas junturas es el modo de operación denominado **modo de saturación** o **región de saturación**. Cuando ambas junturas se polarizan en forma inversa se tiene un cuarto tipo llamado **modo de corte** o **región de corte**. Estos dos últimos modos: saturación y corte son utilizados cuando el transistor se hace operar como llave, conmutando entre los estados de saturación y corte; corresponde a estados lógicos On/Off en circuitos digitales.

La Figura 2.6 muestra las regiones de operación para un transistor bipolar como función de la polarización aplicada en las junturas.

La Figura 2.7 es una representación de los distintos modos de operación del transistor sobre la característica de salida en la denominada configuración de Emisor Común (EC).

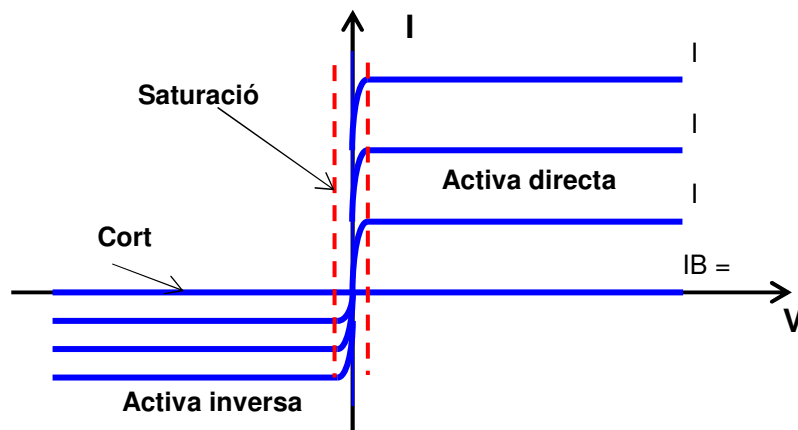


Figura 2.7: Regiones de operación sobre característica de salida EC

La Tabla 2.1 muestra los distintos modos de operación de un transistor NPN y en correspondencia la polarización de cada juntura.

**Tabla 2.1: Modos de operación**

Modo de operación	Polarización JEB	Polarización JCB	Funcionamiento
Activa directa	Directa ( $V_{BE} > 0$ )	Inversa ( $V_{CB} > 0$ )	Fuente controlada
Corte	Inversa ( $V_{BE} < 0$ )	Inversa ( $V_{CB} > 0$ )	Llave abierta
Saturación	Directa ( $V_{BE} > 0$ )	Directa ( $V_{CB} < 0$ )	Llave cerrada
Activa inversa	Inversa ( $V_{BE} < 0$ )	Directa ( $V_{CB} < 0$ )	Fuente controlada

### Características cualitativas de los modos de operación

- **Región activa directa:** el transistor se comporta como una fuente controlada en la cual la corriente de entrada determina la corriente de salida. Los cambios en el nivel de polarización de la juntura E-B ajustan el valor de la corriente de emisor y en correspondencia el valor de la corriente de colector.
- **Región de corte:** como ambas junturas están polarizadas en inversa tanto la corriente de emisor como la corriente de colector son del orden de las corrientes de saturación de las junturas correspondientes. En el caso ideal pueden asemejarse a circuitos abiertos.
- **Región de saturación:** como las junturas se polarizan directamente, la corriente de colector será apreciable, pero la tensión en la unión de colector será pequeña en correspondencia a su polarización directa. El funcionamiento se asemeja a una llave cerrada.
- **Región activa inversa:** se comporta como una fuente controlada, pero de menor ganancia comparada con la región activa directa, debido a la asimetría en el dopaje de cada región.

### Análisis cualitativo de las componentes de corriente en un BJT

La Figura 2.8 muestra un esquema del flujo de portadores y distribución de corrientes en un transistor NPN.

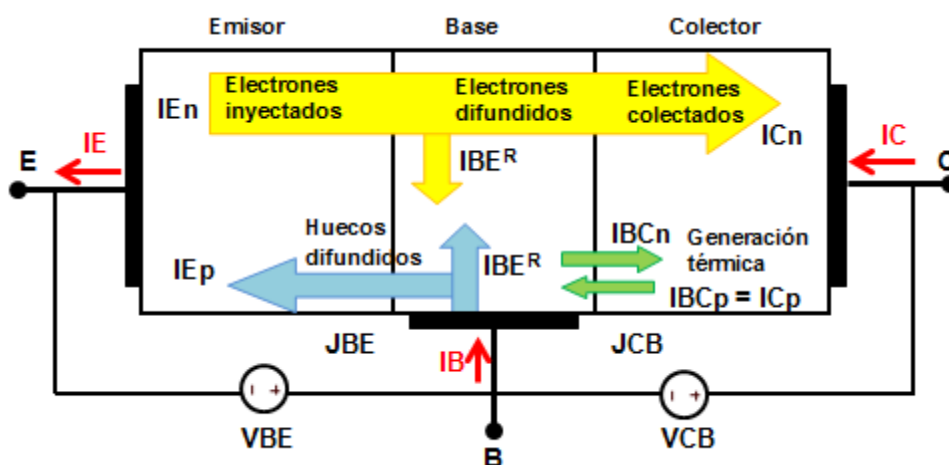


Figura 2.8: Flujo de portadores y componentes de corriente

**I<sub>En</sub>**: es la componente de la corriente de emisor inyectada hacia la base y se corresponde con los electrones que atraviesan la juntura desde el Emisor hacia la Base.

**I<sub>Ep</sub>**: es la componente de la corriente de base inyectada hacia el emisor y se corresponde con los huecos inyectados desde la Base hacia el Emisor, por difusión, a través de la juntura JEB.

**I<sub>BER</sub>**: es la componente de corriente de recombinación en la región de base, electrones que cruzaron hacia la Base, que se recombinan con huecos, portadores mayoritarios en la Base.

**I<sub>Cn</sub>**: es la componente de corriente de electrones inyectados desde el emisor, que se difunden en la región de base y que alcanzan el colector.

**I<sub>BCp</sub>** (I<sub>Cp</sub>): corresponde al componente de corriente de huecos (generados térmicamente), que forman parte de la corriente de saturación de la juntura JCB, que está inversamente polarizada. Su valor tiene importancia cuando la corriente de emisor tiende a cero.

**I<sub>BCn</sub>**: corresponde al componente de electrones (generados térmicamente) que forman parte de la corriente de saturación de la JCB polarizada en inversa.

Resumiendo, la polarización directa de la juntura de base y emisor provoca el establecimiento de una corriente. Esta corriente está compuesta por electrones inyectados desde el Emisor a la Base, componente de la corriente I<sub>En</sub>, y de huecos inyectados desde la Base al Emisor, componente de la corriente I<sub>Ep</sub>. La mayoría de los electrones inyectados desde el emisor llegan a la juntura entre colector y base, y son barridos de la región de agotamiento ayudados por la polarización aplicada a esta juntura, pasando al Colector donde constituyen la componente I<sub>Cn</sub>. La componente de la corriente de colector I<sub>Cp</sub> es el resultado de los huecos generados térmicamente cerca de la unión Colector-Base y que se desplazan entrando a la Base. La componente de electrones generados térmicamente en la JCB son varios órdenes de magnitud menores a I<sub>Cn</sub>.

La corriente de Base consiste en huecos que se recombinan con electrones inyectados desde el Emisor y de huecos que son inyectados a través de la unión Emisor-Base hacia el Emisor. Las componentes de corrientes de huecos y electrones generados térmicamente, que fluyen en la unión Base-Colector, sólo tienen una contribución importante cuando la corriente de Emisor tiende a cero.

Las corrientes en los terminales pueden expresarse en función de las componentes de corriente:

$$I_E = I_{En} + I_{Ep}$$

$$I_C = I_{Cn} + I_{Cp}$$

$$I_B = I_E - I_C \text{ (Ley de Kirchhoff)}$$

## Parámetros de rendimiento estático

**Alfa de corriente continua** (Ganancia de corriente  $\alpha$  en Base Común)

La relación entre las corrientes de colector  $I_C$  y de emisor  $I_E$  es llamada relación de transferencia de corriente o ganancia de corriente  $\alpha$  y se define por:

$$\alpha = \frac{I_C}{I_E}$$

Idealmente  $\alpha \rightarrow 1$ ; en un dispositivo real  $\alpha$  es ligeramente menor, pero muy próxima, a la unidad.

### Beta de corriente continua (Ganancia de corriente $\beta$ en Emisor Común)

El parámetro  $\beta$  se define por:

$$\beta = \frac{I_C}{I_B}$$

$\beta$ , denominado hFE en la hoja de datos de los transistores, es el factor de amplificación de la corriente de colector. La ganancia de corriente  $\beta$  se relaciona con la ganancia de corriente  $\alpha$ :

$$\beta = \frac{I_C}{I_B} = \frac{I_C}{I_E - I_C} = \frac{I_C}{\frac{I_C}{\alpha} - I_C} = \frac{\alpha}{1 - \alpha}$$

El valor de  $\beta$  puede ser bastante grande porque  $\alpha$  es muy cercano a la unidad.

### Corriente de saturación inversa $I_{CBo}$

Se define la corriente de saturación inversa de la juntura de colector-base ( $I_{CBo}$ ) como la corriente que fluye entre Colector y Base con el terminal de Emisor abierto ( $I_E = 0$ ), Figura 2.9.

$$I_C|_{I_E=0} = I_{CBo}$$

Para condiciones generales de polarización, la corriente de Colector queda determinada por:

$$I_C = \alpha I_E + I_{CBo}$$

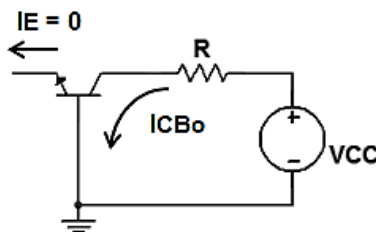


Figura 2.9: Corriente  $I_{CBo}$



## Corriente ICEo

Dado que  $I_E = I_B + I_C$  por la ley de Kirchoff aplicada a los terminales del dispositivo, resulta:

$$I_C = \alpha (I_B + I_C) + I_{CBo}$$

$$I_C (1 - \alpha) = \alpha I_B + I_{CBo}$$

$$I_C = \left( \frac{\alpha}{1 - \alpha} \right) I_B + \frac{I_{CBo}}{1 - \alpha}$$

$$I_C = \beta I_B + (1 + \beta) I_{CBo} = \beta I_B + I_{CEo}$$

Esta última ecuación manifiesta la relación entre las corrientes de colector y base para la región activa, en la configuración denominada de emisor común (EC).

Cuando la corriente de base es igual a cero ( $I_B = 0$ ), circulará entre colector y emisor una corriente denominada  $I_{CEo}$ , dada por:

$$I_C = (1 + \beta) I_{CBo} = I_{CEo}$$

El concepto físico de la corriente  $I_{CEo}$  se muestra en la Figura 2.10.

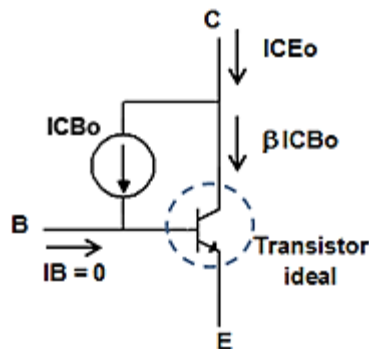


Figura 2.10: Corriente  $I_{CEo}$

## Modelos equivalentes para corriente continua

### Modelo equivalente en la región activa directa

La Figura 2.11 muestra un modelo de primer orden que permite representar el funcionamiento de un transistor bipolar NPN en el modo activo directo. La juntura entre B y E se representa por un diodo polarizado en forma directa por la tensión aplicada entre B y E ( $V_{BE}$ ).

La relación entre la corriente de Emisor y la tensión entre Base y Emisor, despreciando el efecto de la tensión entre Colector y Base debido a la polarización inversa de esta juntura, puede escribirse:

$$I_E = I_{SE} \left( e^{V_{BE}/V_T} - 1 \right) \cong I_{SE} e^{V_{BE}/V_T}$$

Una parte de la corriente de emisor  $I_E$ ,  $\alpha_F I_E$ , llega al Colector formando parte de la corriente de colector  $I_C$ . Si la juntura entre C y B está polarizada en forma inversa ( $V_{CB} > 0$  para un transistor NPN), la corriente de colector es aproximadamente independiente del valor de  $V_{CB}$  para una tensión de polarización del orden de  $4 V_T \cong 100$  mV. De esta forma, en el modo activo directo, la juntura entre C y B puede ser identificada con un modelo circuital equivalente correspondiente a una fuente controlada de corriente dependiente de la tensión aplicada entre B y E.

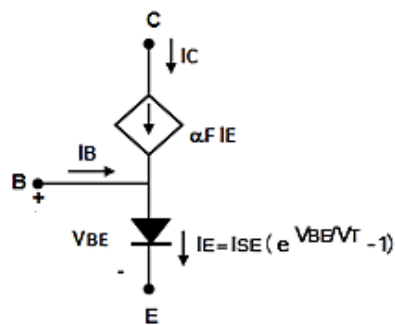


Figura 2.11: Circuito equivalente para región activa directa

### Modelo equivalente en la región activa inversa

Realizando un análisis similar al anterior, se puede representar al transistor bipolar NPN en el modo activo inverso, (juntura CB en directa y juntura EB en inversa) como en el circuito de la Figura 2.12. Dado que el transistor bipolar no es un dispositivo simétrico, físicamente resulta una menor ganancia de corriente  $\alpha$  denominada  $\alpha_R$  en este modo de funcionamiento.

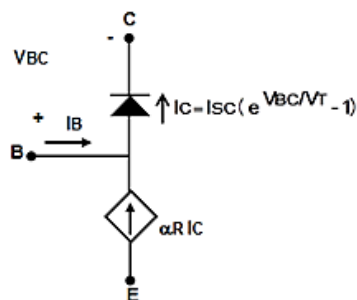


Figura 2.12: Circuito equivalente para región activa inversa

## Modelo de Ebers-Moll

El modelo de Ebers-Moll es un modelo que, basado en los circuitos anteriores, permite analizar al transistor en todas las regiones de funcionamiento, Figura 2.13.

El modelo consta de dos diodos en oposición, representando a las junturas E-B y C-B, atravesados por las corrientes IDE e IDC, en paralelo, con fuentes de corriente dependientes que tienen en cuenta el transporte de los portadores a través de la región de base, Figura 2.13.

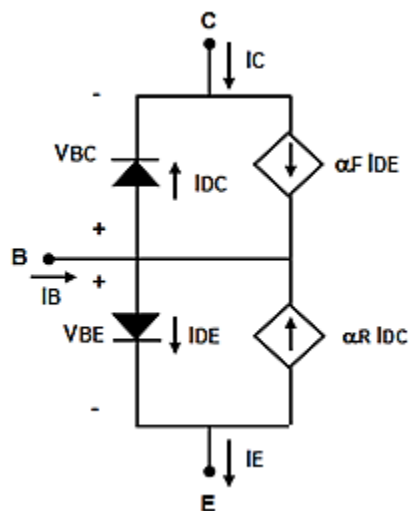


Figura 2.13: Circuito de Ebers-Moll

Las corrientes IDE e IDC quedan determinadas por las tensiones a través de las junturas:

$$I_{DE} = I_{SE} \left( e^{V_{BE}/V_T} - 1 \right)$$

$$I_{DC} = I_{SC} \left( e^{V_{BC}/V_T} - 1 \right)$$

Aplicando las leyes de Kirchoff en los nodos de Emisor y de Colector, resultan las siguientes relaciones:

$$I_E = I_{DE} - \alpha_R I_{DC}$$

$$I_C = \alpha_F I_{DE} - I_{DC}$$

Reemplazando y ordenando los términos se encuentran las ecuaciones que relacionan las corrientes de emisor y colector con las tensiones aplicadas a las junturas VBE y VBC:

$$I_E = I_{SE} \left( e^{V_{BE}/V_T} - 1 \right) - \alpha_R I_{SC} \left( e^{V_{BC}/V_T} - 1 \right)$$

$$I_C = \alpha_F I_{SE} \left( e^{V_{BE}/V_T} - 1 \right) - I_{SC} \left( e^{V_{BC}/V_T} - 1 \right)$$

El modelo desarrollado está caracterizado por cuatro parámetros:  $\alpha_F$ ,  $\alpha_R$ ,  $I_{SE}$  e  $I_{CS}$ . Sin embargo, sólo tres parámetros son independientes ya que por reciprocidad debe cumplirse:

$$\alpha_F I_{SE} = \alpha_R I_{CS}$$

A continuación analizaremos como el modelo de Ebers-Moll puede aplicarse a las distintas regiones de funcionamiento del transistor bipolar.

En la región activa directa la juntura E-B se polariza en directa, considerándose un valor típico para  $V_{BE} = 0.7$  V. La juntura C-B se polariza en inversa y para tensiones  $V_{CB} > 4 V_T \cong 100$  mV puede despreciarse el efecto del término exponencial. Aplicando esta consideración a las ecuaciones de Ebers-Moll:

$$I_E = I_{SE} \left( e^{V_{BE}/V_T} - 1 \right) + \alpha_R I_{CS}$$

$$I_C = \alpha_F I_{SE} \left( e^{V_{BE}/V_T} - 1 \right) + I_{CS}$$

Operando con las ecuaciones anteriores, se puede expresar la corriente de colector  $I_C$  en función de la corriente de emisor  $I_E$ :

$$I_C = \alpha_F I_E + I_{CBo}$$

Recordemos que se define  $I_{CBo}$  como la corriente que circula entre colector y base cuando no circula corriente de emisor ( $I_E = 0$ ):

$$I_{CBo} = I_{CS} (1 - \alpha_F \alpha_R)$$

La componente de corriente  $I_{CBo}$  es debido a la corriente de saturación inversa de la juntura C-B. Si bien tiene un valor muy pequeño es fuertemente dependiente de la temperatura (se duplica aproximadamente cada  $10^\circ\text{C}$  de aumento de la temperatura) y puede tener importancia en condiciones de circuito abierto de emisor o para corrientes de emisor muy pequeñas.

Si consideramos que la corriente inversa de saturación de la juntura de colector  $I_{CS}$  es despreciable, resulta el circuito equivalente mostrado en la Figura 2.14 para la región activa directa.

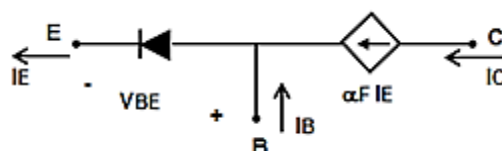


Figura 2.14: Circuito equivalente en región activa directa

Si relacionamos la corriente de colector  $I_C$  con la corriente de base  $I_B$ :

$$\beta_F = \left( \frac{\alpha_F}{1 - \alpha_F} \right)$$

$\beta_F$  es la ganancia de corriente continua en emisor común, dato típico que aparece en las hojas características del dispositivo. En general, despreciando el efecto de  $I_{CBo}$  se obtiene la siguiente relación, que representa el funcionamiento del transistor en la región activa:

$$\beta_F = h_{FE} = \frac{I_C}{I_B}$$

Esta ecuación establece que en la región activa, la relación entre las corrientes de colector y base es una constante. Sin embargo, el valor de  $h_{FE}$  depende del proceso de fabricación del dispositivo, produciéndose una gran dispersión en sus valores y, también, depende fuertemente de la temperatura. En general, los datos del fabricante establecen un valor típico (typ), un valor máximo (máx.) y un valor mínimo (min). Por ejemplo para el transistor NPN 2N3904 que es de uso típico, como amplificador se obtiene de la hoja de datos, Figura 2.15:

Electrical Characteristics <small>T<sub>v</sub> = 25°C unless otherwise noted</small>					
Symbol	Parameter	Test Conditions	Min	Max	Units
$h_{FE}$	DC Current Gain	$I_C = 0.1 \text{ mA}, V_{CE} = 1.0 \text{ V}$ $I_C = 1.0 \text{ mA}, V_{CE} = 1.0 \text{ V}$ $I_C = 10 \text{ mA}, V_{CE} = 1.0 \text{ V}$ $I_C = 50 \text{ mA}, V_{CE} = 1.0 \text{ V}$ $I_C = 100 \text{ mA}, V_{CE} = 1.0 \text{ V}$	40 70 100 60 30		300

Figura 2.15:  $h_{FE}$  en hoja de datos típica

Como  $h_{FE}$  varía con la corriente de colector  $I_C$ , la tensión de polarización  $V_{CE}$  y la temperatura, el fabricante da curvas características de  $h_{FE} = f(I_C, T)$ , como la mostrada en la Figura 2.16 para el transistor 2N3904.

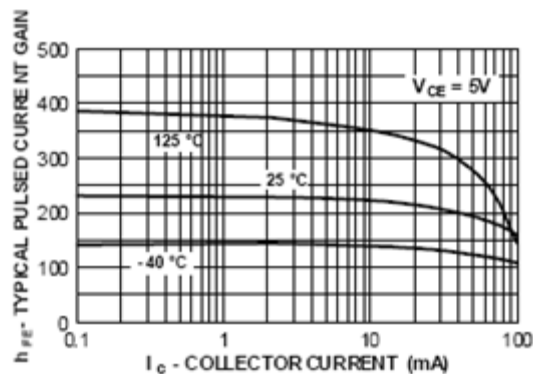


Figura 2.16:  $h_{FE} = f(I_C, T)$

Para el régimen de corte, ambas junturas se polarizan en inversa ( $V_{BE} < 0$  y  $V_{BC} < 0$  para un transistor NPN), de modo que las corrientes en los terminales quedan determinadas por las pequeñas corrientes de saturación de las dos junturas, Figura 2.17.

Aplicando el modelo de Ebers-Moll resulta:

$$I_E = -I_{SE} + \alpha_R I_{SC}$$

$$I_C = -\alpha_F I_{SE} + I_{SC}$$

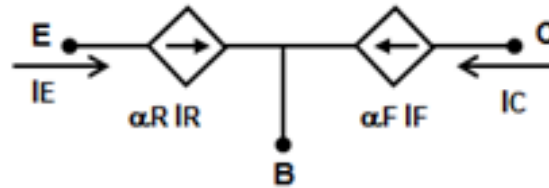


Figura 2.17: circuito equivalente en la región de corte

Estas corrientes son muy pequeñas y pueden despreciarse en un modelo de primera aproximación. Con estas consideraciones, el modelo equivalente en corte puede representarse como en la Figura 2.18 donde las junturas E-B y C-B se representan por llaves abiertas.

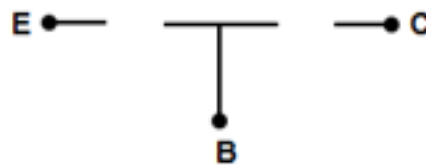


Figura 2.18: circuito equivalente ideal

En la región de saturación las junturas se polarizan en forma directa ( $V_{BE} > 0$  y  $V_{BC} > 0$  para un transistor NPN) y será necesario considerar el circuito completo para describir el funcionamiento del transistor.

Como en saturación la tensión resultante entre colector y emisor es:  $V_{CEsat} = V_{BEsat} - V_{BCsat}$ , la tensión resultante es muy pequeña, del orden de 0.2 V a 0.3 V, prácticamente un cortocircuito; la corriente de colector puede tomar un valor elevado y queda limitada por el circuito externo.

La característica de la tensión de saturación  $V_{CEsat}$ , como función de  $I_C$  aparece en las hojas de datos del fabricante. La Figura 2.19 muestra la tensión de saturación en función de la corriente de colector para el transistor 2N3904.

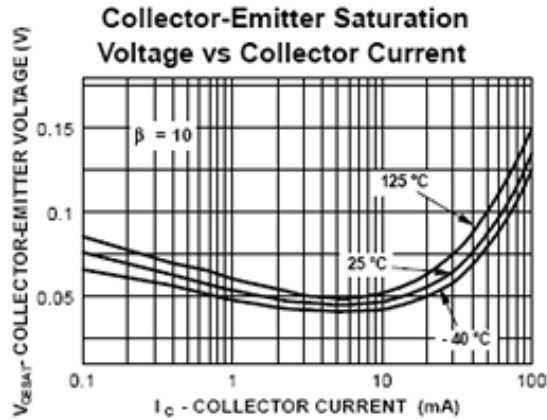


Figura 2.19: Tensión Colector-Emisor en saturación

En saturación se cumple  $I_B > I_C/\beta$ , donde  $\beta = \beta_F$  en la región activa. Se puede considerar que el transistor opera en saturación con  $\beta_{Fsat} = I_{Csat}/I_{Bsat} < \beta$ .

Para reconocer en un circuito si un transistor está saturado, se pueden calcular  $I_B$  e  $I_C$  por caminos diferentes, si  $I_B > I_C/\beta$ , el transistor trabajará en saturación.

### Modelos equivalentes simplificados en corriente continua

A partir del modelo de Ebers-Moll, y haciendo algunas sencillas consideraciones sobre la región de trabajo donde opera el transistor, se pueden construir modelos equivalentes de continua, que permiten calcular rápidamente el punto de reposo. Si bien se considerará la configuración de emisor común, los modelos se pueden aplicar a otras configuraciones.

Para un transistor NPN polarizado en la región activa directa, y despreciando las corrientes de saturación inversas, se puede construir el circuito equivalente mostrado en la Figura 2.20.

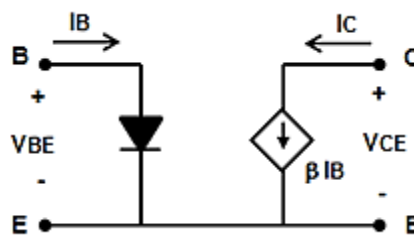


Figura 2.20: Circuito equivalente simplificado en región activa directa

La corriente de colector  $I_C$  queda determinada por una fuente de corriente dependiente de corriente de valor  $\beta F I_B$ .

La relación entre Base y Emisor, que corresponde al comportamiento del diodo Base-Emisor puede ser representado por una fuente de valor  $V_{BE} \cong 0.7 \text{ V}$  como se muestra en la Figura 2.21.

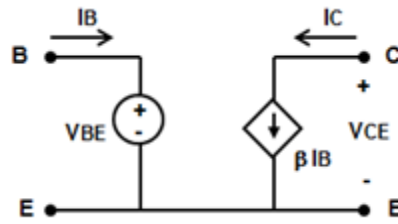


Figura 2.21: Circuito equivalente para región activa directa

Para la región de saturación puede dibujarse un circuito similar, donde se considera al diodo Base-Emisor representado por una batería  $V_{BEsat} \cong 0.8 \text{ V}$  y la relación entre colector y emisor por una fuente  $V_{CEsat} \cong 0.2 \text{ V}$ , Figura 2.22.

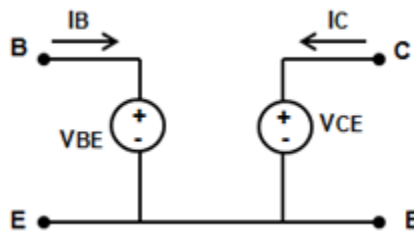


Figura 2.22: Circuito equivalente para región activa directa

## Características estáticas tensión- corriente (Transistor bipolar ideal)

En lugar de trabajar con las expresiones analíticas que representan las corrientes en función de las tensiones aplicadas a las junturas, es común trabajar con gráficos de las corrientes en función de las tensiones. En general se representan en una característica de entrada y una característica de salida, que dependen del tipo de configuración utilizada para trabajar con el dispositivo. Como el transistor bipolar es un dispositivo de tres terminales, podemos encontrar tres tipos de configuraciones, dependiendo de cuál sea el terminal que resulte común a la entrada y a la salida, Figura 2.23. Cada una de estas configuraciones tiene características particulares. Se analizarán las configuraciones de Base Común (BC) y Emisor Común (EC), tomando como ejemplo un transistor NPN.

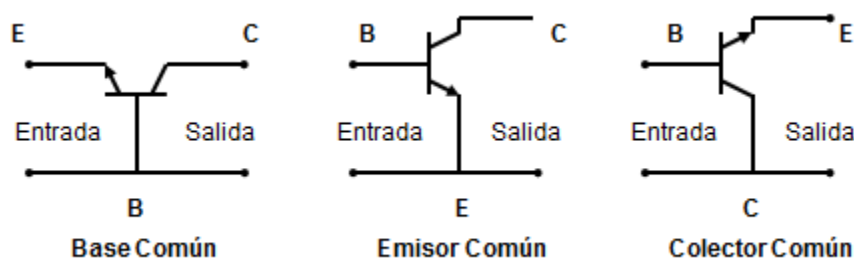


Figura 2.23: Configuraciones para transistor bipolar



## Configuración de Base Común

En la configuración de Base Común (BC) para un transistor NPN, la característica de entrada queda determinada por la relación  $I_E = f_1(V_{BE}, V_{BC})$  o por la relación  $V_{BE} = f_2(V_{BC}, I_E)$ . La característica de salida se determina por la relación  $I_C = f_3(V_{BC}, I_E)$ .

La característica de entrada, Figura 2.24, representa las características del diodo base-emisor para distintas tensiones base-colector. Es decir,  $I_E$  en función de  $V_{BE}$  para distintos valores de  $V_{BC}$ . Para  $V_{BC} = 0$  la característica de entrada es similar a la de un diodo polarizado en directa y se observa la existencia de una tensión de corte o umbral  $V_\gamma$ , por debajo de la cual la corriente  $I_E$  es muy pequeña. Como en la región activa la juntura JEB está polarizada en directa y la juntura JCB en inversa, la corriente de salida  $I_C$  es prácticamente independiente del valor de  $V_{CB}$ , aproximadamente a partir de unas decenas de mV, aproximadamente  $4 |V_T|$ , la corriente  $I_E$  puede aproximarse por:

$$I_E = I_{ES} e^{V_{BE}/V_T}$$

Con esta suposición la característica de entrada se puede considerar como la de un diodo polarizado en directa.

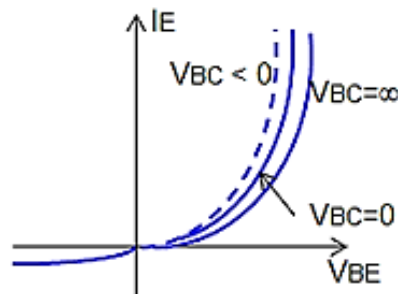


Figura 2.24: Característica de entrada en Base Común

La característica de salida se muestra en la Figura 2.25. Sobre la misma se observan las regiones de funcionamiento: activa, corte y saturación, para un transistor NPN ideal.

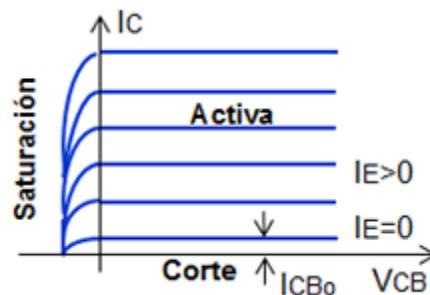


Figura 2.25: Característica de salida en Base Común

Cuando  $I_E = 0$  la corriente de colector  $I_C$  es muy pequeña e igual a la corriente de saturación inversa de la juntura colector-base:  $I_{CBo}$ . En la región activa, dado que  $I_C \cong \alpha I_E$ , con  $\alpha$  muy cercano a la unidad, la corriente de colector es sólo ligeramente menor que la de emisor.

La región a la izquierda del eje de ordenadas,  $V_{CB} = 0$  y por encima de la curva  $I_E = 0$ , en la que las uniones de colector y de emisor se polarizan directamente, se denomina región de saturación. La corriente cae bruscamente y su intersección con el eje de abscisas está muy próxima al punto  $V_{CB} \cong 0$ . La región por debajo de  $I_E = 0$ , en que las uniones de emisor y colector se polarizan, inversamente se denomina región de corte.

### Configuración de Emisor común

En la mayor parte de los circuitos con transistores, la configuración de Emisor Común es la más utilizada porque permite obtener gran ganancia de tensión y corriente.

En esta configuración, la característica de entrada, para un transistor NPN, se representa por la relación:  $I_B = f_4(V_{BE}, V_{CE})$  y la característica de salida por:  $I_C = f_5(V_{CE}, I_B)$ .

La característica de entrada, Figura 2.26, es similar a la de un diodo polarizado en forma directa. Cuando la unión de colector se polariza en inversa y se cumple que  $V_{CE}$  es mayor que unos pocos  $V_T$ , la característica se independiza prácticamente de  $V_{CE}$ , porque los cambios en la tensión  $V_{BE}$  quedan determinados por la corriente de base  $I_B$ :

$$I_B = I_{BS} e^{V_{BE}/V_T}$$

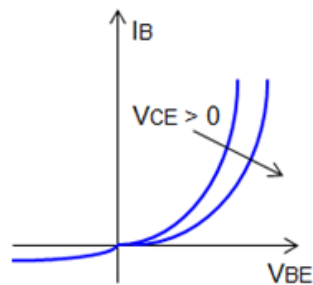


Figura 2.26: Característica de entrada en Emisor Común

La característica de salida, Figura 2.27, puede dividirse en tres regiones: activa, corte y saturación.

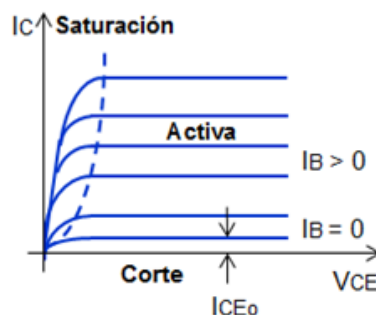


Figura 2.27: Característica de salida en Emisor Común

La región activa queda delimitada desde unas pocas décimas de la tensión VCE y por encima de IB = 0. Si se desea utilizar al dispositivo como amplificador sin una distorsión apreciable, se lo debe utilizar en esta región.

Esta región se caracteriza por una elevada ganancia de corriente denominada  $\beta$  (hFE en las hojas de datos del fabricante), definida como la relación:  $\beta = I_C/I_B$ .

La Figura 2.28 muestra la característica de salida de un transistor real. Se observa que la corriente en la zona activa tiene cierta dependencia de la tensión entre colector y emisor, evidenciada por la pendiente de las rectas que representan la corriente IC. Este efecto se denomina Efecto Early y es más notable en la configuración de Emisor Común.

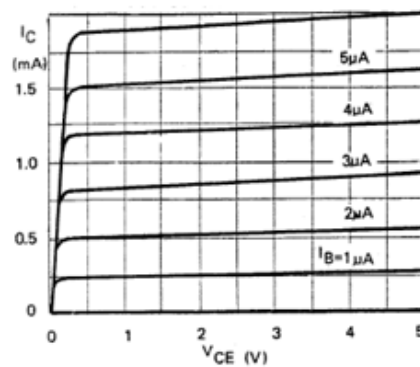


Figura 2.28: Característica de salida en EC de un transistor real

La región de corte, ambas junturas se polarizan en forma inversa, está por debajo de IB = 0. Una característica de esta región es que aún con la base en circuito abierto (IB = 0) puede circular una corriente apreciable debido a la "acción del efecto transistor".

En párrafos anteriores se había encontrado que la corriente de colector IC y la de emisor IE podían relacionarse a través del parámetro  $\alpha$  por la expresión:

$$I_C = \alpha I_E + I_{CBo} = I_B + (1 + \beta) I_{CBo}$$

Para IB = 0 entre emisor y colector se encuentra la corriente ICEo dada por:  $I_{CEo} = (1 + \beta) I_{CBo}$ . Esta corriente puede ser importante cuando aumenta la temperatura ya que depende de la ganancia de corriente  $\beta$  y de ICBo que se duplica aproximadamente cada 10 °C de incremento de temperatura. La Figura 2.29 muestra una curva de ICBo en función de la temperatura para un transistor típico.

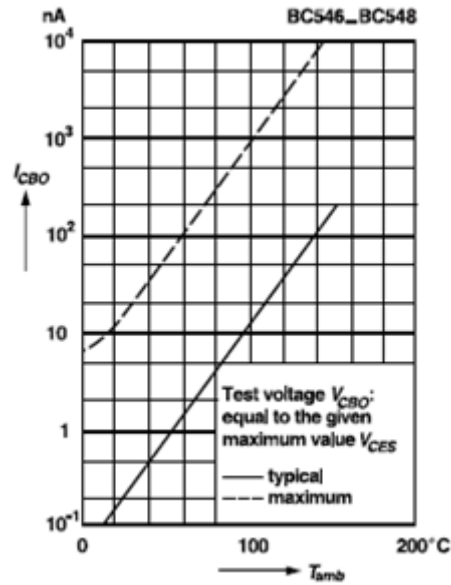


Figura 2.29: Corriente ICBo como función de la temperatura

La región de saturación se define por la polarización directa de ambas junturas. La tensión colector-emisor VCE en esta zona es de unos pocos mV, de modo que está muy próxima al origen, donde se unen todas las curvas y caen en forma abrupta. Cuando aumenta la polarización colector-base aumenta también la cantidad de portadores (electrones para un transistor NPN) que se inyectan desde el colector hacia la base, ayudados por el potencial VCB. Este flujo de electrones es opuesto al flujo que llega desde el emisor, provocando una disminución de la corriente de colector y un aumento de la corriente de base. Debido a este comportamiento físico, en esta zona de funcionamiento ya no se verifica que  $\beta = I_C/I_B$  sino que  $I_{Bsat} > I_C/\beta$  y la corriente de colector queda limitada por el circuito externo al dispositivo.

### Determinación de la región de funcionamiento

Para el transistor bipolar del circuito de la Figura 2.30, determinar la región de funcionamiento y los valores de las corrientes para  $R_B = 300\text{ K}\Omega$  y  $R_B = 150\text{ K}\Omega$ . Comparar resultados. Suponer que las corrientes de saturación inversas se pueden despreciar y que  $\beta_F = 100$ ,  $V_{CEsat} = 0.2\text{ V}$ ,  $V_{BEsat} = 0.8\text{ V}$ ,  $V_{BE} = 0.7\text{ V}$ .

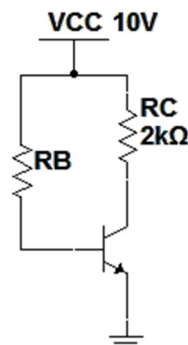


Figura 2.30

Para determinar la región de funcionamiento, observamos en el circuito que la Base se encuentra conectada a una tensión positiva y el Emisor está conectado a tierra, así que resulta la tensión Base-Emisor mayor que cero ( $V_{BE} > 0$ ). Por lo tanto, con seguridad, la unión Emisor-Base está polarizada en directa. Resulta así que puede descartarse la región de corte; el transistor estará polarizado en zona activa o en saturación. Suponemos, por hipótesis, que el transistor está en zona activa (si no lo está, obtendremos resultados no concordantes o absurdos).

En la Figura 2.31 se dibuja el circuito equivalente para zona activa para  $R_B = 300 \text{ k}\Omega$ .

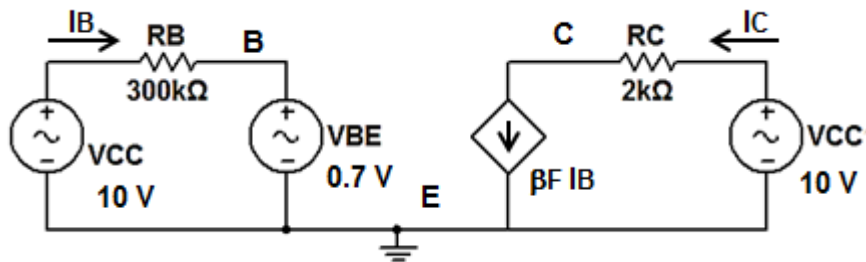


Figura 2.31: circuito equivalente

Para comprobar que el transistor está en zona activa, calculamos la tensión colector-emisor ( $V_{CE}$ ) y verificamos que sea mayor que  $V_{CEsat} = 0.2 \text{ V}$ . Si no lo es, el transistor estará en zona de saturación, la hipótesis fue incorrecta y deberán recalcularse las corrientes.

- $R_B = 300 \text{ K}\Omega$   
Aplicando ley de Kirchoff al circuito de entrada (Base-Emisor) en la Figura 2.31:

$$V_{CC} - I_B R_B - V_{BE} = 0$$

Despejando  $I_B$  y reemplazando valores se obtiene:

$$I_B = \frac{V_{CC} - V_{BE}}{R_B} = \frac{10 \text{ V} - 0.7 \text{ V}}{300 \text{ k}\Omega} = 0.031 \text{ mA}$$

$$I_C = \beta_F I_B = 100 \times 0.031 \text{ mA} = 3.1 \text{ mA}$$

$$V_{CE} = V_{CC} - I_C R_C = 10 \text{ V} - 3.1 \text{ mA} \cdot 2 \text{ k}\Omega = 3.8 \text{ V}$$

Como  $V_{CE} > V_{CEsat}$ , la suposición fue correcta, el transistor trabaja en la región activa.

- $R_B = 150 \text{ K}\Omega$

$$I_B = \frac{V_{CC} - V_{BE}}{R_B} = \frac{10 \text{ V} - 0.7 \text{ V}}{150 \text{ k}\Omega} = 0.062 \text{ mA}$$

$$I_C = \beta_F I_B = 100 \times 0.062 \text{ mA} = 6.2 \text{ mA}$$

$$V_{CE} = V_{CC} - I_C R_C = 10 \text{ V} - 6.2 \text{ mA} \cdot 2 \text{ k}\Omega = -2.4 \text{ V}$$

En este caso  $V_{CE} < V_{CEsat}$ . Además, no puede ser negativo para la suposición del transistor en la región activa. Entonces, el transistor no se encuentra trabajando en esta zona. Por lo tanto, se encuentra en saturación. Reemplazando:  $V_{CEsat} = 0.2 \text{ V}$  y  $V_{BEsat} = 0.8 \text{ V}$ :

$$I_B = \frac{V_{CC} - V_{BEsat}}{R_B} = \frac{10 \text{ V} - 0.8 \text{ V}}{150 \text{ k}\Omega} = 0.0613 \text{ mA}$$

$$I_C = \frac{V_{CC} - V_{CEsat}}{R_C} = \frac{10 \text{ V} - 0.2 \text{ V}}{2 \text{ k}\Omega} = 4.90 \text{ mA}$$

Se verifica que el transistor está polarizado en la región de saturación en emisor común porque se cumple que:

$$I_B > \frac{I_C}{\beta_F}$$

$$0.0613 \text{ mA} > 0.049 \text{ mA}$$

## Polarización del Transistor Bipolar

El término polarización se refiere a la aplicación de tensiones continuas que permiten establecer un nivel determinado de tensión y corriente sobre el dispositivo. Se determina así un punto de operación fijo sobre las características corriente-tensión denominado punto de reposo estático  $Q$  (*Quiescent point*). El punto de reposo estático define una región que podrá utilizarse para la amplificación de una señal, por lo cual su ubicación sobre las características no podrá ser cualquiera. El funcionamiento del dispositivo deberá encontrarse dentro de la región activa y no deberá superar los regímenes máximos:  $I_{Cm\acute{a}x}$  (máxima corriente de colector),  $V_{CEm\acute{a}x}$  (máxima tensión colector-emisor) y  $P_{Cm\acute{a}x}$  (máxima potencia), como se muestra en la Figura 2.32.

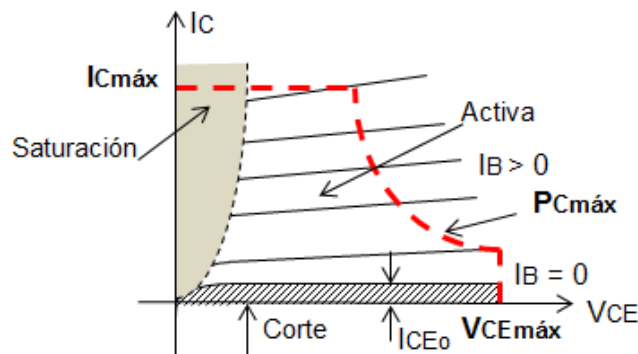


Figura 2.32: Elección del punto de reposo estático

## Elección del punto de operación Q

Cuando el punto de trabajo queda determinado sobre la región activa, la elección de la ubicación del punto Q sobre la característica corriente-tensión no puede ser cualquiera. En la Figura 2.33 se vuelve a dibujar la característica de salida en EC, donde se han marcado varios posibles puntos de trabajo.

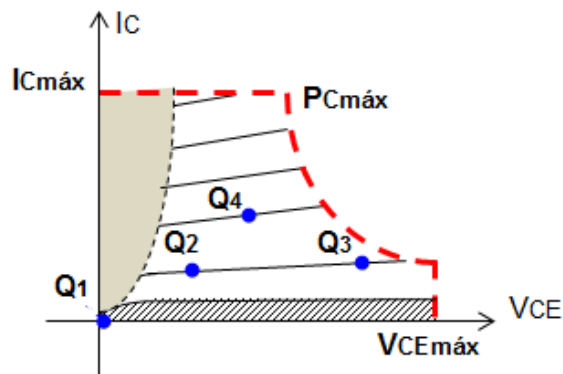


Figura 2.33: Comparación de distintos puntos de reposo

**Q1:** La polarización en este punto daría por resultado corriente y tensión continua nula.

**Q2:** En este punto, al aplicar una señal alterna para ser amplificada, el valor de pico de la señal de salida estará limitado por la proximidad de la zona de saturación, donde las características del dispositivo se vuelven muy alineales, afectando la fiel reproducción de la señal a amplificar.

**Q3:** Este punto se encuentra muy próximo a los límites máximos del dispositivo y no permite una excursión adecuada de la señal.

**Q4:** La polarización en este punto permitiría una suficiente excursión de la señal de salida limitada por las zonas de corte y saturación. En general, para el caso de un amplificador, conviene operar en una región donde la ganancia del dispositivo sea constante o lineal para asegurar una excursión completa sin distorsión de la señal. Por lo tanto, un punto como Q4 pareciera el más adecuado para cumplir con los requerimientos de ganancia lineal y máxima excursión de tensión y corriente, que es una condición deseada para amplificadores de pequeña señal.

## Puntos de operación de corte y de saturación

La zona de corte corresponde a la polarización inversa de las dos junturas (JEB y JCB) del dispositivo.

En la configuración de Emisor Común, el corte puede asegurarse polarizando la juntura Base-Emisor de modo que  $I_E = 0$ , resultando  $I_C = I_{CBo}$ . Debido a que la corriente inversa  $I_{CBo}$  es fuertemente dependiente de la temperatura (aproximadamente, se duplica cada  $10^\circ\text{C}$  de aumento de la temperatura) deben elegirse adecuadamente los parámetros del circuito para asegurar el corte en un amplio rango. Por ejemplo, en el circuito de la Figura 2.34, la corriente  $I_{CBo}$  tiene un sentido tal que la tensión sobre  $R_B$  tiende a sacar del corte al transistor. Por ello, debe calcularse el valor de  $R_B$  necesario para que a mayor temperatura de trabajo, el dispositivo aún permanezca cortado. Suponiendo que para silicio el corte se asegura con  $V_{BE} \leq 0\text{ V}$ , resulta:

$$V_{BE} = -V_{BB} + I_{CBo} R_B \leq 0$$

$$R_B \leq \frac{V_{BB}}{I_{CBo}}$$

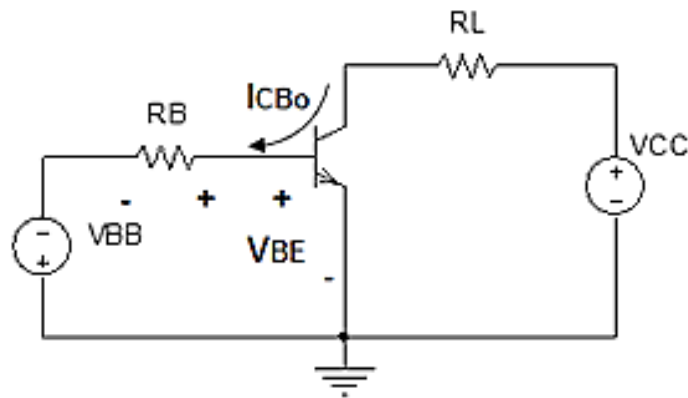


Figura 2.34: Transistor en corte

En la zona de saturación, las junturas Emisor-Base y Colector-Base se polarizan ambas en directa. Para el punto de operación de saturación, la tensión Colector-Emisor es muy pequeña y la corriente de colector es elevada; su valor queda determinado por el circuito externo y no depende de la corriente de base.

En la configuración de Emisor Común, el punto de operación en saturación puede reconocerse por las siguientes condiciones:

$$V_{CE} \leq V_{CEsat}$$

$$I_B > I_C/\beta$$

Para determinar si un transistor está polarizado en la zona de saturación, se supone que lo está, ( $V_{CE} = V_{CEsat} \cong 0.2\text{ V}$  para silicio) y se calculan en forma independiente las corrientes de colector y de base. Si se cumple la condición  $I_B > I_C/\beta$ , el transistor estará saturado.



## Cómo reconocer el punto de operación

No existe un método único para determinar en qué zona, de corte, activa o de saturación, está polarizado un transistor en un circuito. Un método usado es la reducción al absurdo. Este método consiste en suponer que el dispositivo funciona en una determinada zona, por ejemplo activa, y calcular los valores de tensiones o corrientes. Si la suposición no es la correcta, se llega a un resultado contradictorio.

Supongamos querer determinar la zona de trabajo del circuito de la Figura 2.35 y el valor de la tensión VCE.

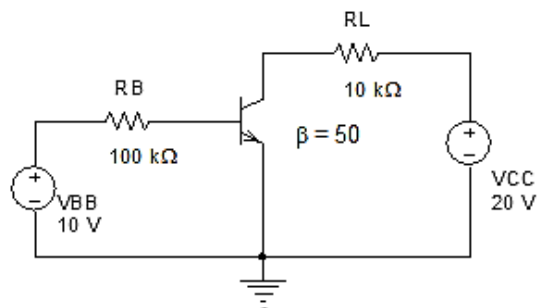


Figura 2.35: Circuito de ejemplo

Para el transistor en zona activa se considera  $V_{BE} = 0.7 \text{ V}$ .

$$I_B = \frac{V_{BB} - V_{BE}}{R_B} = \frac{10 \text{ V} - 0.7 \text{ V}}{100 \text{ k}\Omega} \cong \frac{10 \text{ V}}{100 \text{ k}\Omega} = 0.1 \text{ mA}$$

$$I_C = \beta I_B = 50 (0.1 \text{ mA}) = 5 \text{ mA}$$

$$V_{CE} = V_{CC} - I_C R_L = 20 \text{ V} - 5 \text{ mA} \cdot 10 \text{ k}\Omega = -30 \text{ V}$$

Este valor de tensión no es válido porque superaría el valor de la fuente de alimentación y, además, para un transistor NPN, la tensión colector-emisor no puede ser negativa. Por lo tanto, la suposición inicial no fue correcta y el transistor no está funcionando en zona activa. Como tampoco está funcionando en corte porque la juntura Base-Emisor está polarizada en directa, el transistor estará saturado. Para comprobarlo supongamos  $V_{CEsat} \cong 0$  y calculemos las corrientes de Base y de Colector en forma independiente. Si se cumple  $I_B > I_C/\beta$ , el transistor estará saturado y  $V_{CE} = V_{CEsat}$ .

$$I_{Csat} = \frac{V_{CC} - V_{CEsat}}{R_L} \cong \frac{V_{CC}}{R_L} = \frac{20 \text{ V}}{10 \text{ k}\Omega} = 2 \text{ mA}$$

$$I_B \cong \frac{10 \text{ V}}{100 \text{ k}\Omega} = 0.1 \text{ mA}$$

$$0.1 \text{ mA} > \frac{2 \text{ mA}}{50} = 0.04 \text{ mA}$$

Por lo tanto, se verifica que el transistor está saturado.

## Circuitos de polarización

### Circuito de polarización fija en base

El circuito de polarización más simple denominado de polarización fija se muestra en la Figura 2.36.

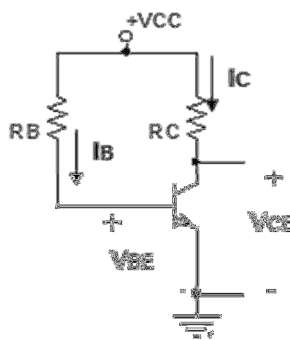


Figura 2.36: Circuito de polarización fija

El punto de operación Q queda definido a partir de la corriente de base  $I_B$ , que a su vez queda determinada por el valor de  $R_B$ . A partir de la malla de entrada:

$$V_{CC} = I_B R_B + V_{BE}$$

$$I_B = \frac{V_{CC} - V_{BE}}{R_B}$$

La tensión  $V_{BE}$  para un transistor de silicio está en el orden de 0.6 V- 0.7 V, por lo cual si  $V_{CC}$  es mucho mayor que  $V_{BE}$  (como criterio  $V_{CC} \geq 10 V_{BE}$ ), resulta:

$$I_B \cong \frac{V_{CC}}{R_B}$$

Por lo tanto, la corriente  $I_B$  es aproximadamente constante dando la denominación al circuito como de polarización fija. La corriente de colector  $I_C$  queda determinada por la relación del transistor:

$$I_C = \beta I_B$$

Aplicando ley de Kirchhoff a la malla de salida se obtiene el valor de VCE:

$$VCE = VCC - IC RC$$

### Análisis de la recta de carga estática. Variaciones del punto de polarización Q

Los parámetros del circuito definen un rango de posibles puntos de reposo Q. Estos puntos pueden analizarse desde un punto de vista gráfico. Por un lado, se tienen las características de salida corriente-tensión para el dispositivo y por el otro, una ecuación que relaciona las dos variables IC y VCE:

$$VCE = VCC - IC RC$$

La solución de este sistema se produce donde se satisfacen ambos en forma simultánea. La ecuación anterior define sobre la característica IC-VCE una recta, denominada recta de carga estática dada por:

$$IC = \frac{VCC}{RC} - \frac{VCE}{RC}$$

Si se traza la recta sobre la característica del dispositivo resulta la Figura 2.37.

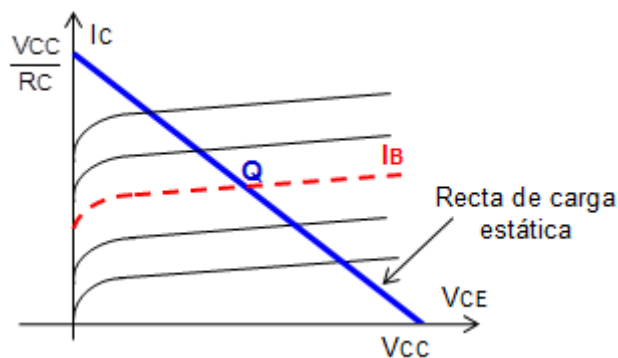


Figura 2.37: Determinación del punto Q

Para trazar la recta de carga estática se necesitan dos puntos particulares. Para IC = 0 resulta:

$$VCE = VCC$$

Para VCE = 0 resulta:

$$IC = \frac{VCC}{RC}$$

La pendiente de la recta de carga queda definida por el valor de  $R_C$ . Al elegir una corriente de Base  $I_B$  adecuada queda determinado el punto de reposo  $Q$ , tal como indica la Figura 2.37. Si cambia el valor de  $I_B$  (por ejemplo cambiando el valor de  $R_B$ ) el punto  $Q$  se desplaza sobre la recta de carga hacia arriba o hacia abajo dependiendo del valor de  $I_B$  (puntos  $Q_A$  y  $Q_B$  en la Figura 2.38). Si  $I_B$  y  $V_{CC}$  se mantienen fijos y se cambia el valor de la carga  $R_C$ , el punto  $Q$  se mueve sobre la característica de  $I_B$  constante (puntos  $Q_{C1}$  y  $Q_{C2}$  en la Figura 2.38).

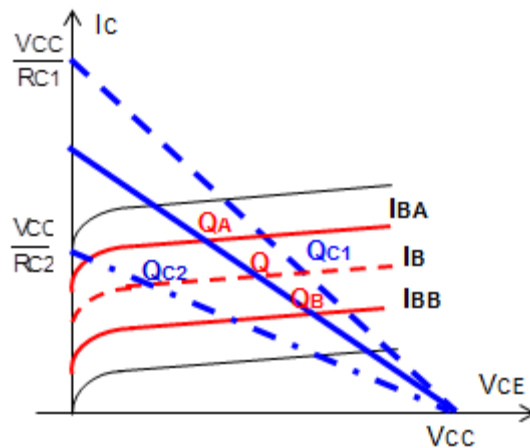


Figura 2.38: Variación del punto Q

### Análisis de la configuración de polarización fija

Como ventaja, la polarización por corriente de base fija es simple, sin embargo presenta como desventaja una fuerte influencia de la temperatura con la correspondiente variación de la ganancia de corriente  $\beta$  ( $h_{FE}$ ) del transistor bipolar, que puede cambiar la zona de funcionamiento del dispositivo. Para realizar un análisis supongamos la siguiente etapa junto con los datos del transistor dados en la Figura 2.39.

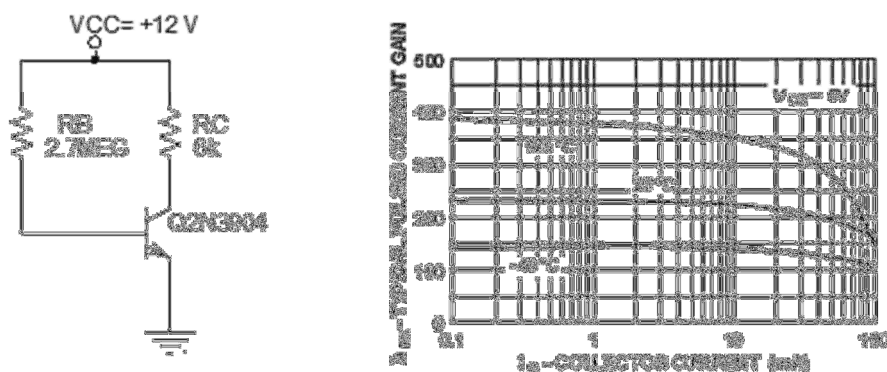


Figura 2.39: Ejemplo de variación del punto

A partir de los datos del transistor, resolviendo el circuito para las temperaturas  $T = 25\text{ }^{\circ}\text{C}$  y  $T = 125\text{ }^{\circ}\text{C}$  resulta la Tabla 2.2. Del análisis de los resultados puede observarse que el efecto de

las variaciones de  $hFE$  resulta en una fuerte modificación del punto de operación, acercándose a la zona de saturación.

**Tabla 2.2**

	$hFE$	$I_B$	$I_C$	$V_{CE}$
$T = 25\text{ }^\circ\text{C}$	240	$4.185\text{ }\mu\text{A}$	1 mA	6 V
$T = 125\text{ }^\circ\text{C}$	370	$4.185\text{ }\mu\text{A}$	1.548 mA	2.97 V

### Circuito de polarización de emisor

El circuito de polarización de emisor se muestra en la Figura 2.40. La diferencia con el circuito de polarización fija radica en la colocación de un resistor  $R_E$  en serie con el emisor del transistor, de modo que quedan vinculadas las mallas de entrada y de salida. Este circuito presenta como ventaja una mayor estabilidad del punto de reposo  $Q$  frente a variaciones de parámetros, como la temperatura o la ganancia  $\beta$  del dispositivo.

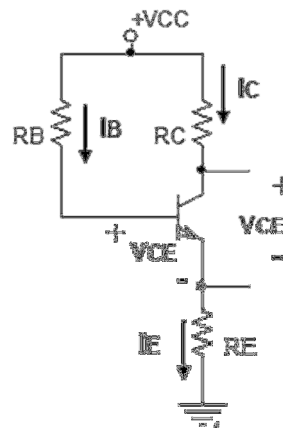


Figura 2.40: Circuito de polarización de emisor

Aplicando ley de Kirchhoff a la malla de entrada se tiene:

$$V_{CC} = I_B R_B + V_{BE} + I_E R_E$$

$$I_E = (\beta + 1) I_B$$

$$I_B = \frac{V_{CC} - V_{BE}}{R_B + (\beta + 1)R_E}$$

Una vez calculada  $I_B$  queda determinada  $I_C = \beta I_B$ . Resolviendo la malla de salida:

$$V_{CE} = V_{CC} - I_C (R_C + R_E)$$

De este modo, queda determinado el punto de polarización Q. La recta de carga queda determinada por el circuito de salida.

### Polarización por divisor de tensión en base

El circuito de polarización por divisor de tensión en base se muestra en la Figura 2.41. Es el circuito más usado porque presenta mayor estabilidad frente a las variaciones de la ganancia  $\beta$  del transistor y de la temperatura.

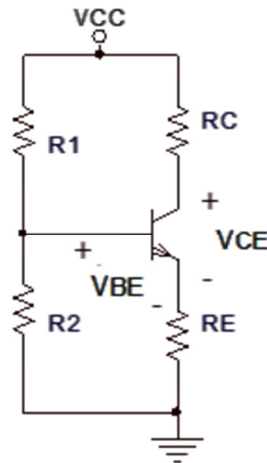


Figura 2.41: Circuito divisor de tensión en Base

Para realizar el análisis del circuito conviene encontrar el circuito equivalente de Thevenin para la red formada por VCC, R1 y R2, Figura 2.42. La Figura 2.43 muestra el circuito equivalente.

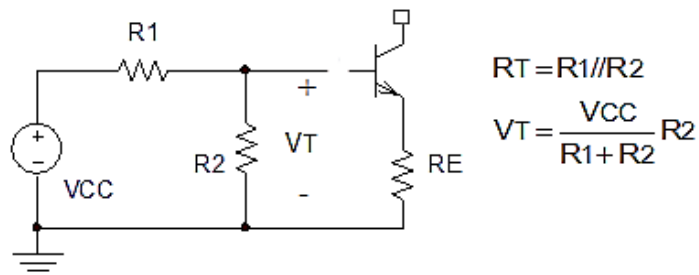


Figura 2.42: Determinación del circuito equivalente en Base

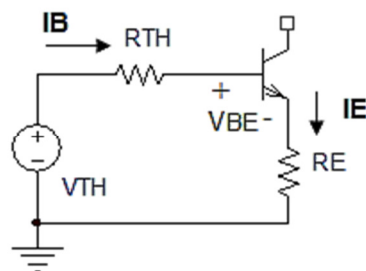


Figura 2.43: Circuito equivalente de Thevenin en Base

La corriente de base estará dada por:

$$I_B = \frac{V_T - V_{BE}}{R_T + (\beta + 1) R_E}$$

De la malla de salida se obtiene la tensión colector-emisor:

$$V_{CE} = V_{CC} - I_C (R_C + R_E)$$

El circuito anterior puede resolverse por un método aproximado, sin calcular el equivalente de Thevenin, muy útil para realizar cálculos rápidos del punto de reposo. Para ello nos valemos del circuito del divisor en base que por comodidad repetimos en la Figura 2.44.

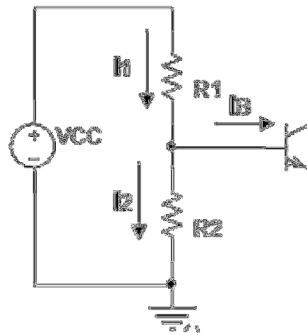


Figura 2.44: Circuito para método aproximado

Si suponemos que la corriente de base  $I_B$  es mucho menor que la corriente  $I_1$ , resultará  $I_1 \cong I_2$ . En ese caso la tensión de la base respecto de tierra puede calcularse a partir del divisor de tensión:

$$V_B = \frac{V_{CC}}{R_1 + R_2} R_2$$

$$V_E = V_B - V_{BE} = I_E R_E$$

$$I_E = \frac{V_E}{R_E}$$

Si la ganancia de corriente  $\beta$  es muy grande, se puede hacer la siguiente aproximación:

$$I_C \cong I_E$$

Por último, debe comprobarse que la suposición inicial es válida:  $I_B \ll I_1$ . En general, suele adoptarse como criterio que:

$$I_B = \frac{I_C}{\beta} \leq \frac{I_1}{10}$$

$$V_B = \frac{V_{CC} R_2}{R_1 + R_2} = \frac{18V \cdot 8.2 \text{ k}\Omega}{39 \text{ k}\Omega + 8.2 \text{ k}\Omega} = 3.13 \text{ V}$$

Como ejemplo, se resolverá el circuito de la Figura 2.45 por el método exacto y el método aproximado, y se compararán resultados. El transistor tiene  $\beta = 120$  y  $V_{BE} = 0.7 \text{ V}$ .

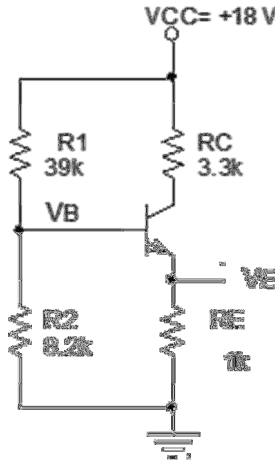


Figura 2.45

Por el método exacto:

$$R_T = \frac{39 \text{ k}\Omega \cdot 8.2 \text{ k}\Omega}{39 \text{ k}\Omega + 8.2 \text{ k}\Omega} \cong 6.8 \text{ k}\Omega$$

$$V_T = \frac{18 \text{ V}}{39 \text{ k}\Omega + 8.2 \text{ k}\Omega} \cdot 8.2 \text{ k}\Omega = 3.13 \text{ V}$$

$$I_B = \frac{V_T - V_{BE}}{R_T + (\beta + 1) R_E} = \frac{3.13 \text{ V} - 0.7 \text{ V}}{6.8 \text{ k}\Omega + (121)1 \text{ k}\Omega} = 18.8 \mu\text{A}$$

$$I_C = \beta I_B = 120 (18.8 \mu\text{A}) = 2.25 \text{ mA}$$

$$I_E = (1 + \beta) I_B = 121 (18.8 \mu\text{A}) = 2.27 \text{ mA}$$

$$V_B = V_T - I_B R_T \cong 3 \text{ V}$$

$$V_E = I_E R_E = 2.27 \text{ mA} \cdot 1 \text{ k}\Omega = 2.27 \text{ V}$$

$$V_{CE} = V_{CC} - I_C R_C - I_E R_E = 8.28 \text{ V}$$



Por el método aproximado:

$$V_B = \frac{18 \text{ V}}{39 \text{ k}\Omega + 8.2 \text{ k}\Omega} \cdot 8.2 \text{ k}\Omega = 3.13 \text{ V}$$

$$V_E = V_B - V_{BE} = 3.13 \text{ V} - 0.7 \text{ V} = 2.43 \text{ V}$$

$$I_E = \frac{V_E}{R_E} = \frac{2.43 \text{ V}}{1 \text{ k}\Omega} = 2.43 \text{ mA}$$

$$I_C \cong I_E = 2.43 \text{ mA}$$

$$I_B = \frac{I_C}{\beta} = 20.25 \mu\text{A}$$

Se verifica la validez del método aproximado:

$$I_B \ll \frac{V_{CC}}{R_1 + R_2} = 381.3 \mu\text{A}$$

$$V_{CE} = V_{CC} - I_C (R_C + R_E) = 7.55 \text{ V}$$

La Tabla 2.3 compara los resultados obtenidos:

**Tabla 2.3**

	$I_C$ [mA]	$I_B$ [ $\mu$ A]	$V_{CE}$ [V]	$V_E$ [V]	$V_B$ [V]
Análisis exacto	2.25	18.8	8.28	2.27	3
Análisis aproximado	2.43	20.25	7.55	2.43	3.13

Se verifica que el error cometido utilizando el método aproximado se encuentra dentro del 10%, por lo que puede considerarse aceptable.

## El transistor bipolar de unión como amplificador

### Conceptos básicos sobre circuitos amplificadores

Un amplificador produce una señal de salida con la misma forma que la señal de entrada pero con mayor amplitud. En la Figura 2.46 se muestra un esquema básico de la configuración de un amplificador de tensión. Se define la ganancia de tensión como:

$$A_v = \frac{v_o(t)}{v_i(t)}$$



Figura 2.46: Esquema básico de un amplificador

La ganancia de tensión  $A_v$  es un número que puede ser positivo o negativo. Si  $A$  es un número negativo, la tensión de salida será una versión ampliada e invertida de la entrada. En ese caso el amplificador se denomina inversor.

El bloque que representa al amplificador puede ser representado por un modelo circuital equivalente como el mostrado en la Figura 2.47, donde se ha considerado la fuente de señal con una cierta resistencia serie  $R_s$ .

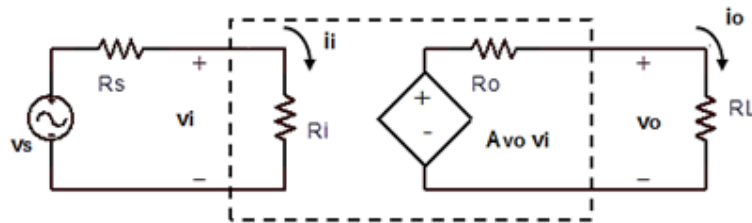


Figura 2.47: Modelo equivalente de un amplificador

**$R_i$ :** La resistencia de entrada (puede ser también una impedancia  $Z_i$ ) es la resistencia equivalente, vista desde los terminales de entrada al circuito amplificador:

$$R_i = \frac{v_i(t)}{i_i(t)}$$

**$R_o$ :** La resistencia de salida es la resistencia equivalente de Thevenin vista desde los terminales de salida del amplificador. En un amplificador de tensión ideal  $R_o = 0$  y la tensión de salida  $v_o(t)$  no depende de la carga  $R_L$ . En un amplificador real, la tensión de salida disminuye cuanto mayor es  $R_o$ , por lo cual, en general, conviene que  $R_o$  sea lo más pequeña posible.

**$A_{vo}$ :** La ganancia de tensión en circuito abierto es la relación entre la amplitud de la tensión de salida y la amplitud de la tensión de entrada, con los terminales de salida en circuito abierto.

$$A_{vo} = \left. \frac{v_o(t)}{v_i(t)} \right|_{R_L = \infty}$$

**Av:** La ganancia de tensión es la relación entre la amplitud de la tensión de salida y la amplitud de la tensión de entrada, para una carga RL:

$$A_{vo} = \frac{v_o(t)}{v_i(t)}$$

**Ai:** La ganancia de corriente es la relación entre la amplitud de la corriente de salida a la corriente de entrada:

$$A_i = \frac{i_o(t)}{i_i(t)}$$

Realizando las siguientes consideraciones puede expresarse como:

$$A_i = \frac{i_o(t)}{i_i(t)} = \frac{v_o(t)/R_L}{v_i(t)/R_i} = A_v \frac{R_i}{R_L}$$

De acuerdo a las anteriores definiciones y analizando el modelo equivalente de un amplificador de tensión, se pueden establecer las siguientes relaciones:

$$v_o(t) = i_o(t) R_L = A_{vo} v_i(t) \frac{R_L}{R_o + R_L}$$

$$v_i(t) = v_s(t) \frac{R_i}{R_s + R_i}$$

$$A_v = \frac{v_o(t)}{v_s(t)} = \frac{v_o(t)}{v_i(t)} \frac{v_i(t)}{v_s(t)} = \frac{A_{vo} R_i R_L}{(R_i + R_s)(R_L + R_o)} = \frac{A_{vo}}{\left(1 + \frac{R_s}{R_i}\right) \left(1 + \frac{R_o}{R_L}\right)}$$

Del análisis de la expresión anterior se deduce que la presencia de  $R_s$  y  $R_o$  reduce la ganancia del amplificador. Por lo tanto, un amplificador de tensión debería ser diseñado de modo tal que  $R_s \ll R_i$  y  $R_o \ll R_L$ . El amplificador de tensión ideal presenta  $R_s = 0$  y  $R_o = \infty$ , por lo cual se cumpliría que  $A_v = A_{vo}$ . Visto de otro modo, se trata que en un amplificador real  $R_i$  sea lo más grande posible y  $R_o$  lo más pequeña posible.

### **Características generales del transistor bipolar como amplificador**

La Figura 2.48 muestra una etapa elemental de amplificador en emisor común genérico.

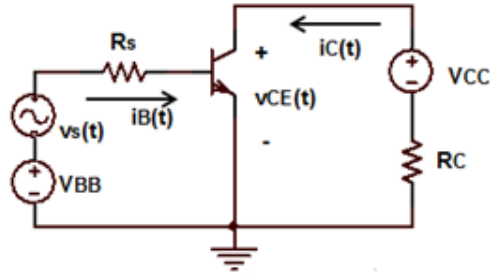


Figura 2.48: Amplificador genérico en Emisor Común

En la Figura 2.49, sobre las características de salida en EC se representó la recta de carga estática que define un punto de polarización Q ( $v_s = 0$ ), dada por:

$$I_C = \frac{V_{CC}}{R_C} - \frac{V_{CE}}{R_C}$$

Si ahora  $v_s \neq 0$ , sobre la tensión de alimentación de base  $V_{BB}$  se superpone una señal alterna  $v_s(t)$  de la forma:  $v_s(t) = V_{sm} \sin \omega t$ . En respuesta a la excitación producida por la fuente de señal  $v_s(t)$ , aparecerá una componente de señal de la corriente de base, Figura 2.49:  $i_b(t) = I_{bm} \sin \omega t$ . La corriente de base instantánea total  $i_B(t)$  será la superposición del nivel correspondiente a la continua  $I_{BQ}$  (punto de polarización Q) más la componente de corriente de señal  $i_b(t)$ :

$$i_B(t) = I_{BQ} + i_b(t) = I_{BQ} + I_{bm} \sin \omega t$$

Como se aprecia en la Figura 2.49 esta señal produce una variación de forma senoidal, tanto de  $i_C(t)$  como de  $v_{CE}(t)$  alrededor de sus niveles de reposo, por lo que pueden expresarse como:

$$i_C(t) = I_{CQ} + i_c(t) = I_{CQ} + I_{cm} \sin \omega t$$

$$v_{CE}(t) = V_{CEQ} + v_{ce}(t) = V_{CEQ} + V_{cem} \sin \omega t$$

Dado que una pequeña variación en la corriente de base debida a la señal producirá una variación significativa en la corriente de colector derivada de la ganancia de corriente del dispositivo, los niveles en la señal de salida son un índice de la amplificación producida por el circuito.

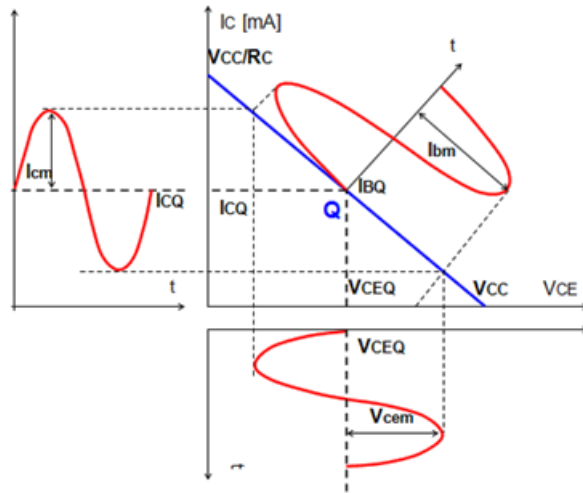


Figura 2.49: Visualización de formas de onda

La ganancia de corriente puede determinarse como el cambio en la corriente de colector para un cambio de la corriente de base:

$$A_i = \frac{\Delta i_c}{\Delta i_b}$$

La elección del punto de polarización Q es de suma importancia porque limita la máxima excursión permitida para la señal amplificada.

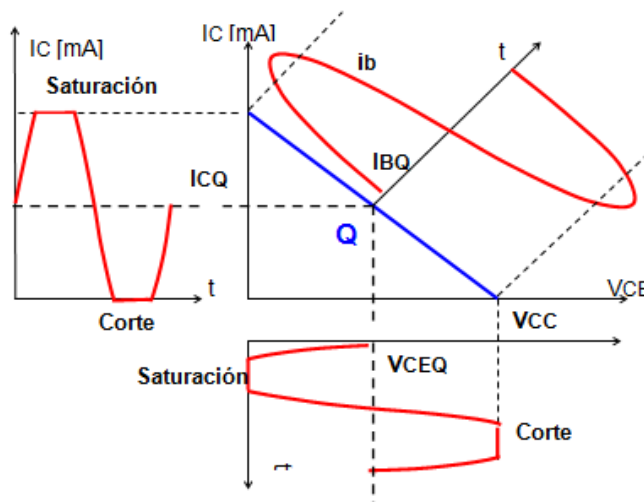


Figura 2.50: Recorte por corte y saturación

La Figura 2.50 muestra que la señal de salida puede sufrir recortes si el punto Q se elige cercano a la región de saturación o cercano a la región de corte o si la señal de entrada tiene una amplitud excesiva.

## Etapa amplificadora en Emisor Común

El circuito de la Figura 2.51 es una etapa típica de un amplificador emisor común (EC). En el esquema circuital del amplificador EC de la Figura 2.51 el capacitor C1, llamado de acople, permite aislar la corriente continua de polarización de la fuente de señal  $v_s = V_{sm} \sin \omega t$  y de su resistencia interna  $R_s$ . Cuando no hay señal alterna aplicada (frecuencia cero) la reactancia de C1 es infinita. A la frecuencia de la señal que se pretende amplificar la reactancia de C1 es lo suficientemente pequeña, comparada con  $R_s$ , de modo que el efecto de C1 sobre la señal de entrada puede despreciarse.

El capacitor C2 permite el acoplamiento de la etapa con la siguiente y su efecto es prevenir interacciones de corriente continua entre etapas adyacentes. Para el circuito mostrado en la Figura 2.51,  $R_L$  es la resistencia de entrada equivalente de la siguiente etapa.

El capacitor CE, llamado capacitor de desacople o de "by-pass" evita que la resistencia de emisor RE (necesaria para la polarización del dispositivo) influya en el funcionamiento de alterna, y por lo tanto disminuya la ganancia del amplificador (ya que una parte de la señal a amplificar se derivaría por RE). Las Figuras 2.52 y 2.53 muestran el resultado de la simulación SPICE.

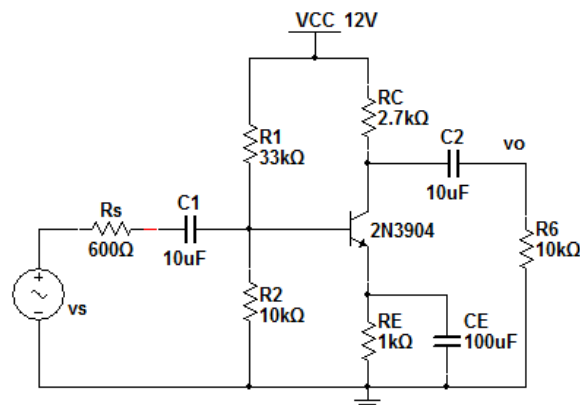


Figura 2.51: Circuito Amplificador Emisor Común

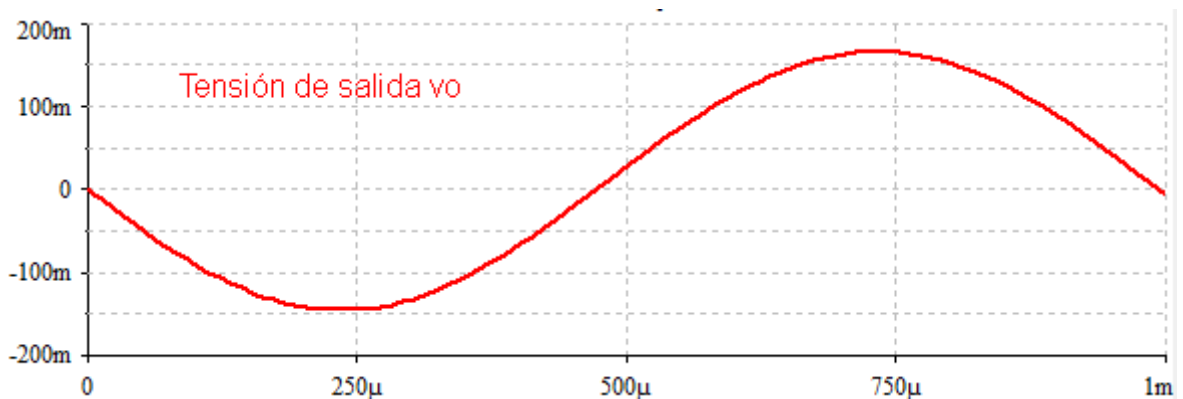


Figura 2.52: Tensión de salida vo

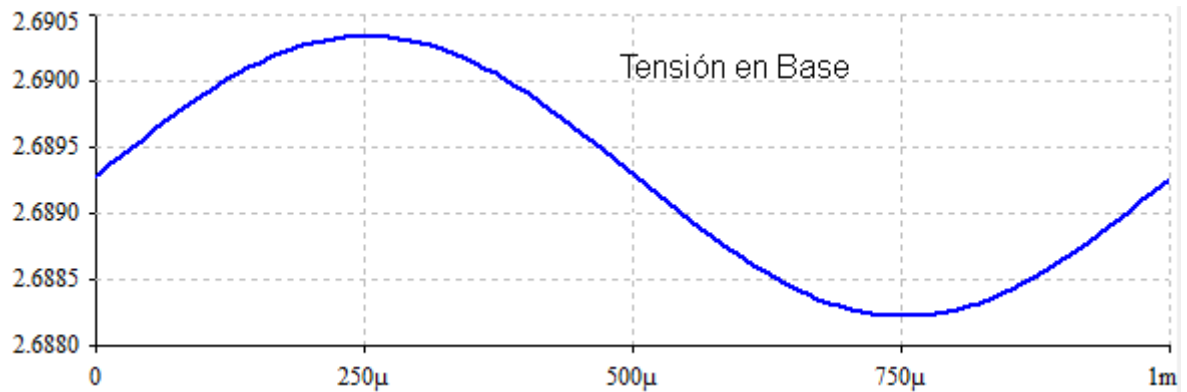


Figura 2.53: Tensión en la Base

Del resultado de la simulación se encuentra que  $\Delta v_o = 311.6 \text{ mV}$  y  $\Delta v_b = 2.1 \text{ mV}$  con una diferencia de fase de  $180^\circ$  resultado una ganancia de tensión respecto a la Base:

$$A_{vb} = - \frac{311.6 \text{ mV}}{2.1 \text{ V}} = -148.4$$

Si se saca el capacitor CE hay una caída de tensión de señal sobre el resistor RE y la ganancia disminuye aunque se mantiene la diferencia de fase en  $180^\circ$ . La Figura 2.54 muestra el resultado de la simulación en estas condiciones.

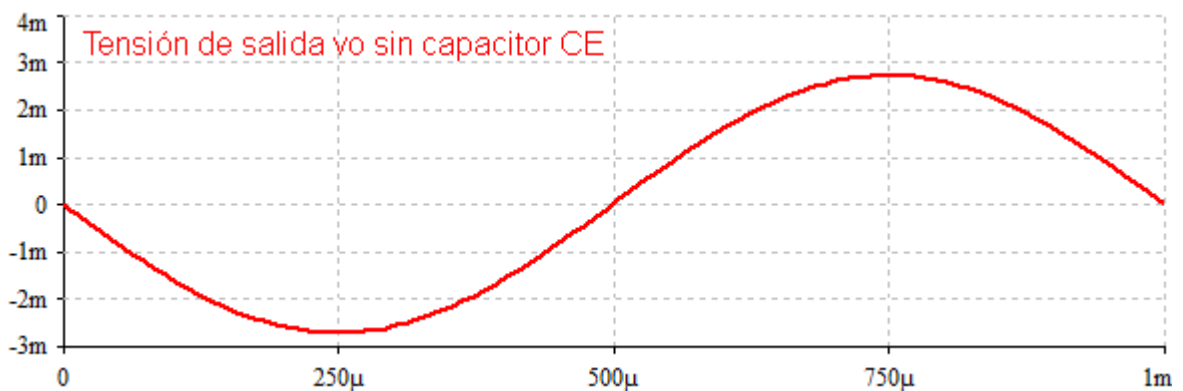


Figura 2.54: Tensión de salida vo sin capacitor CE

Del resultado de la simulación se encuentra que  $\Delta v_o = 311.6 \text{ mV}$  y  $\Delta v_b = 2.1 \text{ mV}$  con una diferencia de fase de  $180^\circ$  resultado una ganancia de tensión respecto de la Base:

$$A_{vb} = - \frac{5.4 \text{ mV}}{2.1 \text{ V}} = -2.6$$

La comparación de resultados muestra la conveniencia e incluir el capacitor CE.

## Modelo equivalente para análisis con pequeña señal

Cuando un transistor bipolar se encuentra funcionando en condición dinámica con señales de pequeña amplitud, pequeñas variaciones alrededor del punto estático o de reposo, las ecuaciones que definen sus parámetros relacionan las magnitudes eléctricas en forma aproximadamente lineal. De esta forma, las ecuaciones que representan el comportamiento del dispositivo pueden ser representadas por circuitos equivalentes que incluyen impedancias o admitancias y generadores controlados de tensión o de corriente. En estas condiciones, se consideran constantes los parámetros del dispositivo en todo el margen de variación de la señal aplicada.

Un transistor bipolar que funciona en condiciones dinámicas puede representarse, esquemáticamente, como en la Figura 2.55, pudiendo escribirse las relaciones:

$$f_1(i_1, i_2, v_1, v_2) = 0$$

$$f_2(i_1, i_2, v_1, v_2) = 0$$

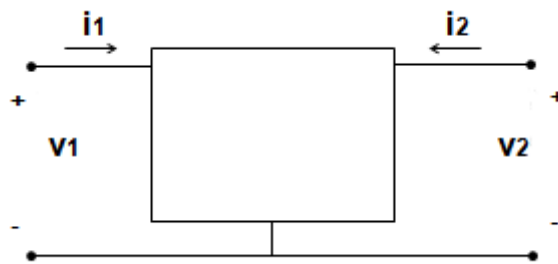


Figura 2.55

Es posible despejar dos variables en función de las otras dos, introduciendo cuatro coeficientes o parámetros independientes, que se determinan a partir de la física del dispositivo. Los tres grupos más comunes de relaciones entre las variables  $i_1$ ,  $i_2$ ,  $v_1$ ,  $v_2$  son:

- parámetros de impedancia
- parámetros de admitancia
- parámetros híbridos

Estos últimos, parámetros híbridos o parámetro  $h$ , son los más utilizados para representar el comportamiento del transistor bipolar en pequeña señal; son fáciles de medir y figuran en las hojas de datos proporcionadas por el fabricante.

### Modelo de parámetros híbridos

Las ecuaciones que representan este modelo son:

$$v_1 = h_{11} i_1 + h_{12} v_2$$



$$i_2 = h_{21} i_1 + h_{22} v_2$$

En este par de ecuaciones las variables independientes son la corriente de entrada  $i_1$  y la tensión de salida  $v_2$ . Los parámetros híbridos o parámetro  $h$  se pueden expresar:

$$h_{11} = \left. \frac{v_1}{i_1} \right|_{v_2=0}, \text{ impedancia de entrada en cortocircuito } [\Omega]$$

$$h_{12} = \left. \frac{v_1}{v_2} \right|_{i_1=0}, \text{ ganancia de tensión inversa en circuito abierto [adimensional]}$$

$$h_{21} = \left. \frac{i_2}{i_1} \right|_{v_2=0}, \text{ ganancia de corriente directa en cortocircuito [adimensional]}$$

$$h_{22} = \left. \frac{i_2}{v_2} \right|_{i_1=0}, \text{ ganancia de tensión inversa en circuito abierto [Siemens]}$$

Debido a que todos los parámetros del modelo tienen distintas unidades, deriva el nombre de parámetros híbridos. Del conjunto de ecuaciones anteriores resulta el circuito de la Figura 2.56.

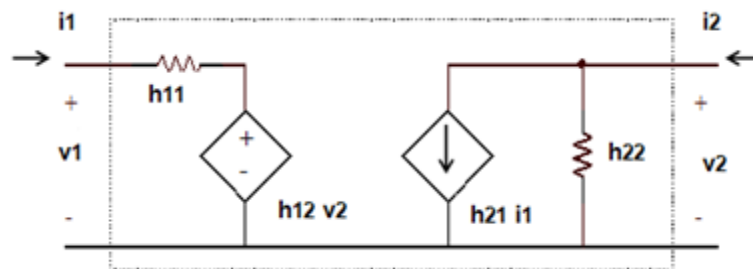


Figura 2.56: Modelo equivalente  $h$

El circuito equivalente de la Figura 2.56 tiene las siguientes características: aísla los circuitos de entrada y de salida; la interacción está determinada por las dos fuentes controladas; la forma general del circuito permite distinguir adecuadamente los circuitos de alimentación y de carga.

Generalmente, de acuerdo a normas de uso internacional, se expresa:

$$h_{11} = h_i \text{ [i se refiere a entrada (input)]}$$

$$h_{12} = h_r \text{ [r se refiere a transferencia inversa (reverse)]}$$

$$h_{21} = h_f \text{ [f se refiere a transferencia directa (forward)]}$$

$$h_{22} = h_o \text{ [o se refiere a salida (output)]}$$

En el caso de los transistores bipolares, se añade otro subíndice que tiene en cuenta el tipo de configuración.

Como un circuito amplificador requiere cuatro terminales, dos de entrada y dos de salida, cuando el transistor se usa como elemento amplificador, se toma uno de sus terminales como común a la entrada y a la salida, resultando tres configuraciones típicas: Emisor Común (EC), Base Común (BC) o Colector Común (CC). Estas tres configuraciones, junto a los modelos equivalentes de parámetros híbridos que se corresponden, se muestran en las Figuras 2.57, 2.58 y 2.59.

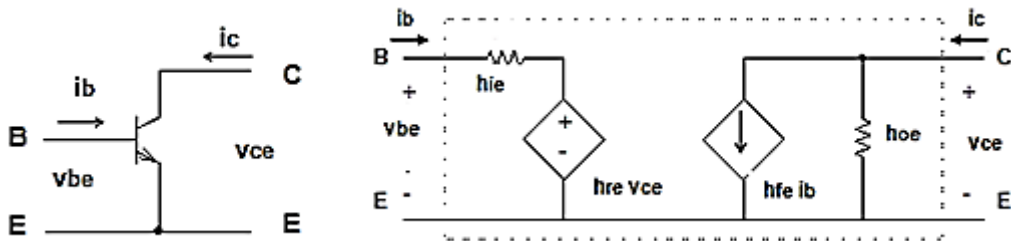


Figura 2.57: Modelo h en Emisor Común

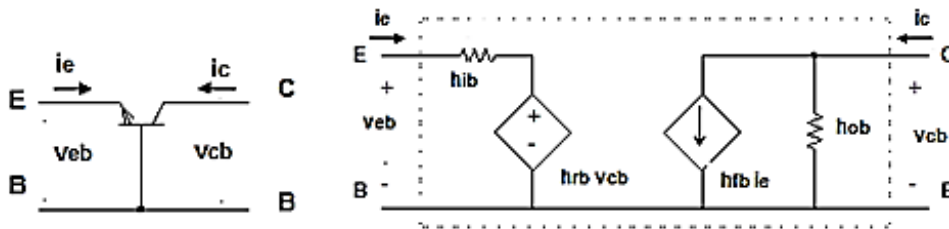


Figura 2.58: Modelo h en Base Común

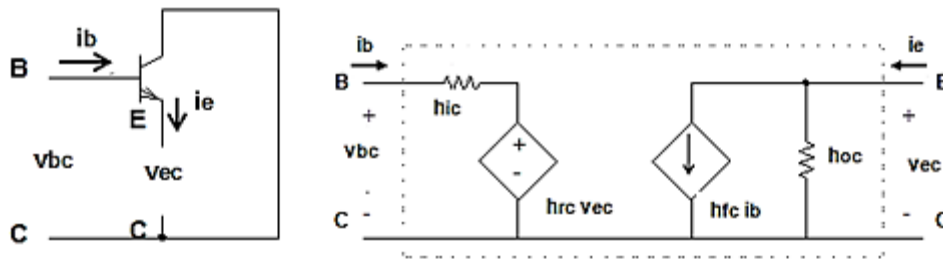


Figura 2.59: Modelo h en Colector Común

Haciendo un breve resumen cualitativo de las tres configuraciones, puede decirse que:

- En la configuración de EC, la entrada se aplica entre base y emisor, y la carga entre colector y emisor. La ganancia de corriente es elevada, lo mismo que la ganancia de tensión. Las resistencias de entrada y de salida son de orden medio.
- En la configuración de BC, la señal procede del generador de entrada que se coloca entre el emisor y la base (terminal común), y la resistencia de carga entre colector y base. La corriente de salida es prácticamente del mismo valor que la de entrada y, por lo tanto, la ganancia de corriente es casi unitaria. La resistencia de entrada es pequeña y la de salida grande.
- En la configuración de CC, la señal se aplica entre la base y el colector, y la carga, entre emisor y colector. La ganancia de corriente es elevada, la ganancia de tensión es prácticamente unitaria, la resistencia de entrada es muy grande, y la de salida muy

pequeña. Este montaje recibe el nombre de seguidor de emisor, debido a que el valor de la tensión en dicho terminal es aproximadamente el mismo que el de base y, por ello, la ganancia de tensión es próxima a la unidad.

### Parámetros h en Emisor Común

Los parámetros  $h_{oe}$  y  $h_{fe}$  se determinan de la característica de salida, en tanto  $h_{ie}$  y  $h_{re}$  se determinan de la característica de entrada.

### Admitancia de salida $h_{oe}$

Utilizando las definiciones de los parámetros h dadas anteriormente, se determina la admitancia de salida en EC por:

$$h_{oe} = \left. \frac{i_c}{v_{ce}} \right|_{i_b = 0} \cong \left. \frac{\Delta i_c}{\Delta v_{ce}} \right|_{\text{punto Q}}$$

La corriente  $i_c$  y la tensión  $v_{ce}$  son pequeñas variaciones alrededor del punto de funcionamiento estático Q. Por lo tanto,  $h_{oe}$  representa la pendiente de la característica de colector en el punto Q, Figura 2.60.

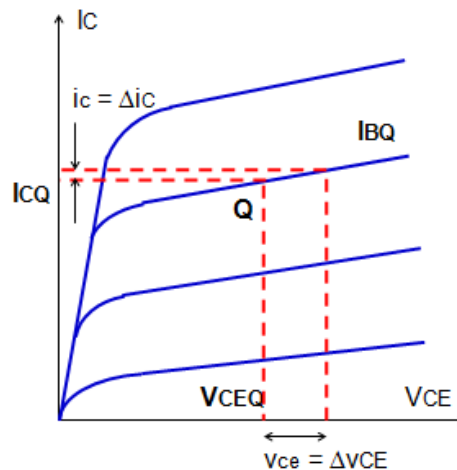


Figura 2.60: Admitancia  $h_{oe}$

### Ganancia de corriente en cortocircuito $h_{fe}$

La ganancia de corriente en cortocircuito  $h_{fe}$  en EC se obtiene cortocircuitando la salida en el modelo de pequeña señal. Es decir:

$$h_{fe} = \left. \frac{i_c}{i_b} \right|_{v_{ce} = 0} \cong \left. \frac{\Delta i_c}{\Delta i_b} \right|_{\text{punto Q}}$$

La Figura 2.61 muestra cómo obtener  $h_{fe}$  de la característica de salida, por medio de los incrementos  $\Delta i_C$  y  $\Delta i_B$  para  $V_{CE} = \text{constante}$ .

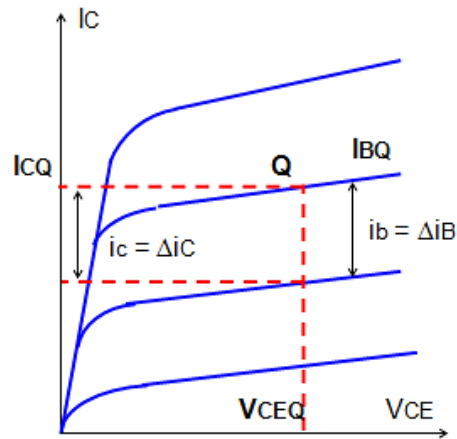


Figura 2.61: Ganancia de corriente en cortocircuito  $h_{fe}$

### Impedancia de entrada $h_{ie}$

La impedancia de entrada  $h_{ie}$  en EC se obtiene de la característica de entrada como:

$$h_{ie} = \left. \frac{v_{be}}{i_b} \right|_{v_{ce}=0} \cong \left. \frac{\Delta v_{BE}}{\Delta i_B} \right|_{\text{punto Q}}$$

La relación  $v_{be}/i_b$  representa la resistencia dinámica de la unión emisor-base, calculada en el punto de funcionamiento Q. La Figura 2.62 muestra cómo obtener  $h_{ie}$  gráficamente.

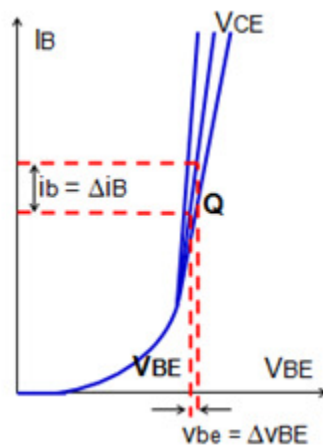


Figura 2.62: Impedancia de entrada  $h_{ie}$

### Ganancia de tensión inversa $h_{re}$

Se obtiene de la característica de entrada, Figura 2.63, por medio de la relación:

$$h_{re} = \left. \frac{v_{be}}{v_{ce}} \right|_{i_b = 0} \approx \left. \frac{\Delta v_{BE}}{\Delta v_{CE}} \right|_{\text{punto Q}}$$

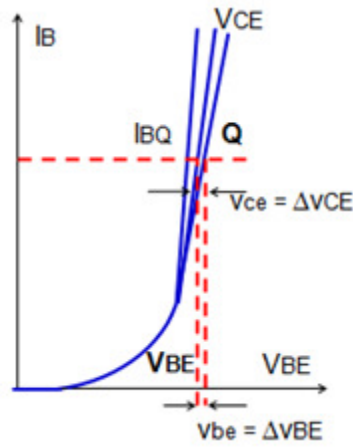


Figura 2.63: Ganancia de tensión inversa  $h_{re}$

En la Figura 2.64 se muestran curvas características de los parámetros  $h$  en función de la corriente de colector para una tensión colector-emisor, frecuencia de trabajo y temperatura ambiente determinados, para el transistor 2N3904 ([www.fairchild.com](http://www.fairchild.com)).

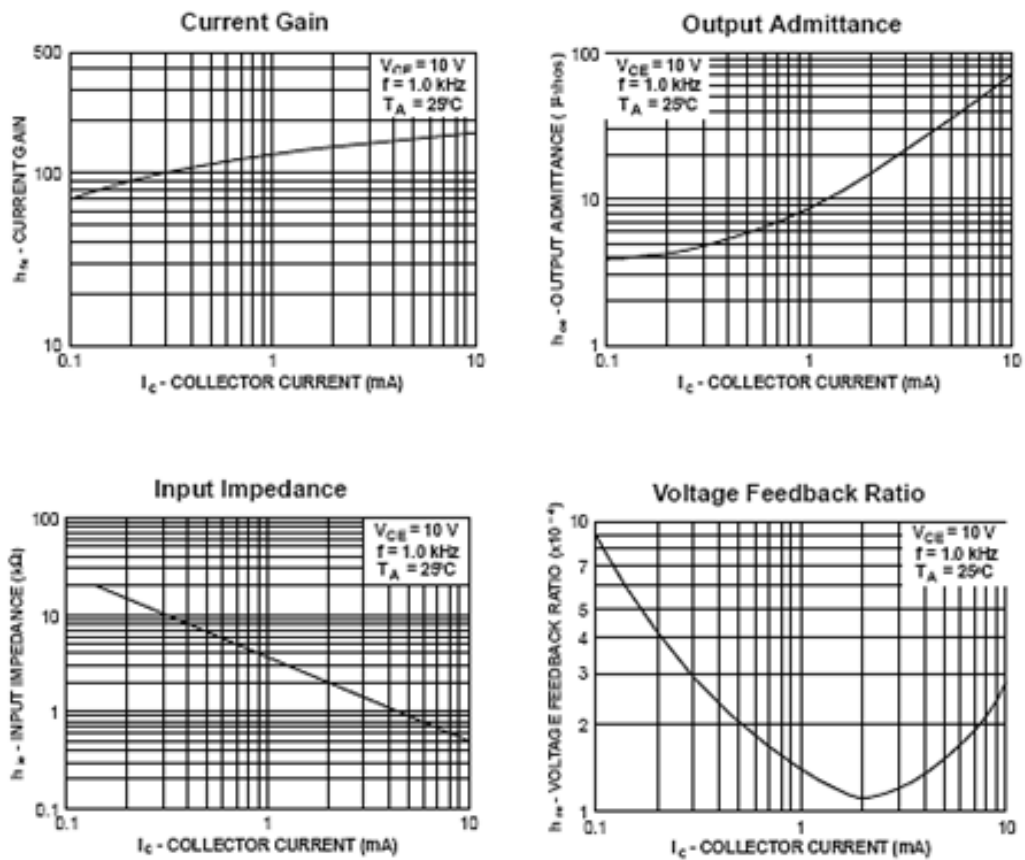


Figura 2.64: Parámetros  $h$  para el transistor 2N3904

## Cálculo de un amplificador con el modelo de parámetros híbridos en la configuración de Emisor Común

Se trata de calcular en forma exacta, primero, y haciendo aproximaciones después, los principales parámetros de un amplificador bipolar de una sola etapa en EC: amplificación o ganancia de tensión  $A_v$ , amplificación de corriente  $A_i$ , impedancia de entrada  $Z_i$  e impedancia de salida  $Z_o$ , sobre la base del modelo de parámetros híbridos. Para ello se analizará el circuito de la Figura 2.65, que es un caso general.

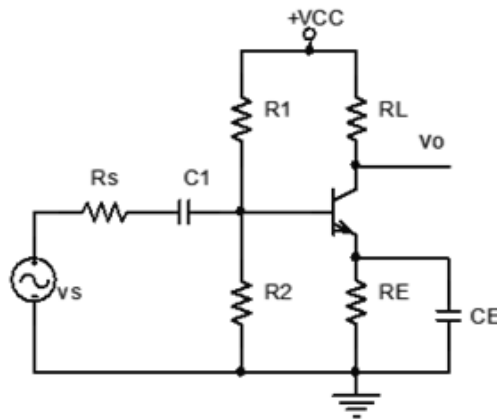


Figura 2.65: Circuito genérico de amplificador en EC

Para realizar el análisis de amplificadores se realizan dos cálculos independientes: corriente continua (que permite obtener el punto de reposo estático) y corriente alterna (que permite caracterizar el comportamiento con la señal a amplificar). Con el cálculo del punto de reposo  $Q$  se obtiene el valor de la corriente de colector, que permite encontrar los parámetros del modelo  $h$ .

En corriente continua consideramos  $v_s = 0$ . Los capacitores se comportan como circuitos abiertos, ya que su reactancia es infinita para corriente continua. El circuito resultante permite calcular el punto de reposo estático  $Q$ .

En corriente alterna se cortocircuitan las fuentes de alimentación de continua y se consideran (salvo indicación en contrario) las capacitancias como cortocircuitos a la frecuencia de interés. Se reemplaza el transistor por su modelo equivalente.

Para construir el circuito equivalente se pueden seguir las siguientes reglas:

- Dibujar en forma clara el diagrama de conexiones del circuito, señalando los terminales del transistor E, B y C, que serán los puntos de partida del circuito equivalente a construir.
- Reemplazar al transistor por su modelo equivalente híbrido.
- Transferir todos los elementos del circuito real al equivalente manteniendo intactas las posiciones relativas de los mismos. Las fuentes independientes de continua se reemplazan por su resistencia interna, en caso de poseerla. La fuente de tensión continua ideal se reemplaza por un cortocircuito, y la fuente de corriente ideal, por un circuito abierto.

- Se resuelve el circuito resultante.

La Figura 2.66 muestra el circuito equivalente completo para el caso más general,  $C_E = 0$ .

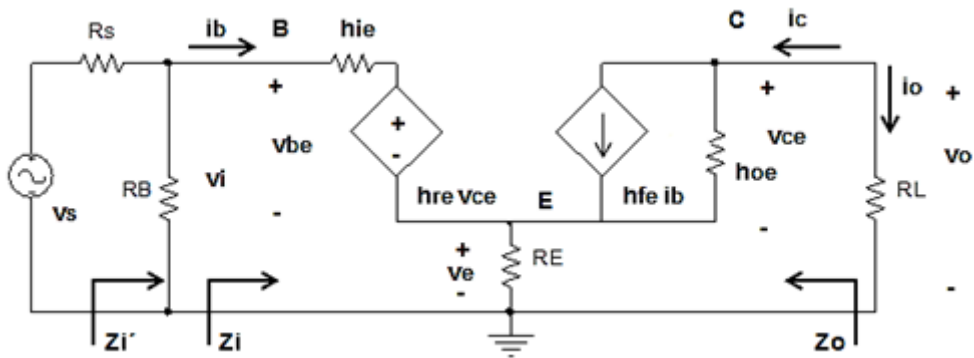


Figura 2.66: Circuito equivalente completo del amplificador

### Amplificación de corriente

Se define la amplificación de corriente respecto a la base del transistor como:

$$A_{ib} = \frac{i_o}{i_b} = -\frac{i_c}{i_b}$$

Para calcular esta expresión en función de los parámetros del circuito y del dispositivo, comenzamos aplicando las leyes de Kirchhoff en la malla de salida:

$$i_c = h_{fe} i_b + (v_o - v_e) h_{oe}$$

$$v_o = -i_o R_L$$

$$v_e = (i_c + i_b) R_E$$

Reemplazando y agrupando términos se obtiene:

$$i_c = h_{fe} i_b + (-i_c R_L) h_{oe} - (i_c + i_b) R_E h_{oe}$$

$$i_c [1 + h_{oe} (R_L + R_E)] = i_b (h_{fe} - h_{oe} R_E)$$

En esta última expresión, si  $h_{oe} R_E \ll 1$ :

$$i_c [1 + h_{oe} (R_L + R_E)] = i_b h_{fe}$$

La ganancia de corriente respecto a la base resulta:

$$A_{ib} = -\frac{i_c}{i_b} = -\frac{h_{fe}}{1 + h_{oe}(R_L + R_E)}$$

### Impedancia de entrada

Se define así a la impedancia que se ve entre la base y la referencia:

$$Z_i = \frac{v_i}{i_b}$$

Para calcular  $Z_i$  comenzamos planteando la ecuación de la malla de entrada:

$$v_i = h_{ie} i_b + h_{re} v_{ce} + v_e$$

$$v_{ce} = v_o - v_e$$

Reemplazando se obtiene:

$$v_i = h_{ie} i_b + h_{re} v_o + v_e (1 - h_{re})$$

Dado que  $h_{re}$  es mucho menor que la unidad ( $h_{re} \ll 1$ ), la ecuación anterior se puede aproximar por:

$$v_i \cong h_{ie} i_b + h_{re} v_o + v_e$$

Teniendo en cuenta las siguientes relaciones:

$$v_o = -i_c R_L$$

$$v_e = (i_c + i_b) R_E$$

Reemplazando y agrupando:

$$Z_i = \frac{v_i}{i_b} = h_{ie} + R_E (1 - A_i) + h_{re} R_L A_i$$

Puede definirse también la impedancia vista por el generador de señal. En ese caso:

$$Z_i' = R_B // Z_i$$

### Amplificación de tensión

Se define la amplificación de tensión respecto a la base del dispositivo como:



$$A_{vb} = \frac{v_o}{v_i}$$

Teniendo en cuenta que:

$$v_o = -i_c R_L$$

$$v_i = Z_i i_b$$

Se obtiene la ganancia respecto a la base:

$$A_{vb} = - \frac{h_{fe}}{1 + h_{oe}(R_L + R_E)} \frac{R_L}{Z_i}$$

Se puede calcular la amplificación de tensión total respecto a la señal de entrada  $v_s$ . Para ello, definimos  $A_{vs}$ :

$$A_{vs} = \frac{v_o}{v_s} = \frac{v_o}{v_i} \frac{v_i}{v_s} = A_{vb} \frac{v_i}{v_s}$$

Debe encontrarse la relación entre  $v_i$  y  $v_s$ . Hallando un circuito equivalente en la entrada, Figura 2.67:

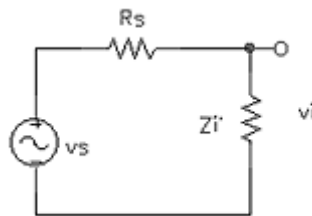


Figura 2.67

$$v_i = v_s \frac{Z_i'}{R_s + Z_i'}$$

$$A_{vs} = A_{vb} \frac{Z_i'}{R_s + Z_i'}$$

En la ecuación anterior se aprecia el efecto de la resistencia del generador  $R_s$  en la ganancia de tensión total; cuanto mayor valor tiene  $R_s$  afecta considerablemente la amplificación respecto del caso ideal.

### Impedancia de salida ( $Z_o$ )

La impedancia de salida se corresponde con la impedancia de Thevenin, considerando el

equivalente de Thevenin visto desde la carga  $R_L$ . Una forma de calcular la impedancia de salida es aplicando el denominado Corolario de los Teoremas de Thevenin y Norton, para el cual  $Z_o$  está dada por:

$$Z_o = \frac{v_{oca}}{i_{occ}}$$

La tensión  $v_{oca}$  es la tensión de circuito abierto entre los puntos donde se quiere calcular la impedancia  $Z_o$ .

La corriente  $i_{occ}$  es la corriente de cortocircuito que resulta de cortocircuitar los puntos donde se quiere calcular la impedancia  $Z_o$ .

Si se calculó previamente la ganancia de tensión  $A_{vs}$ , la tensión a circuito abierto para el circuito de la Figura 2.66 se puede calcular como:

$$v_{oca} = \lim_{R_L \rightarrow \infty} v_o = \lim_{R_L \rightarrow \infty} A_{vs} v_s$$

De forma similar, la corriente de cortocircuito queda expresada por:

$$i_{occ} = \lim_{R_L \rightarrow 0} \frac{v_o}{R_L} = \lim_{R_L \rightarrow 0} A_{vs} \frac{v_s}{R_L}$$

Aplicando el Corolario de los teoremas de Thevenin y Norton:

$$Z_o = \frac{v_{oca}}{i_{occ}} = \frac{\lim_{R_L \rightarrow \infty} A_{vs} v_s}{\lim_{R_L \rightarrow 0} A_{vs} \frac{v_s}{R_L}}$$

Reemplazando por la expresión de  $A_{vs}$  y evaluando los límites para las condiciones fijadas de  $R_L$  resulta  $Z_o$ .

## Modelo simplificado en emisor común

Como se vio anteriormente, los cálculos de los parámetros del amplificador ( $A_i$ ,  $A_v$ ,  $Z_i$ ,  $Z_o$ ) pueden resultar largos y tediosos. Además, muchas veces no es necesario el conocimiento exacto de los valores, sino que es suficiente obtener valores aproximados, dentro de un margen de error que resulte aceptable. Por esto, es común hacer aproximaciones en el modelo de parámetros  $h$  del amplificador. Existen dos parámetros que, según el caso, pueden considerarse despreciables dentro del modelo:  $h_{re}$  y  $h_{oe}$ .

### Condición de simplificación de hoe

Si analizamos las expresiones obtenidas de  $A_i$ ,  $A_v$  y  $Z_i$  vemos que, por ejemplo, en la expresión de  $A_i$ :

$$A_i = -\frac{i_c}{i_b} = -\frac{h_{fe}}{1 + h_{oe}(R_L + R_E)}$$

Si en la expresión anterior se cumple que  $h_{oe}(R_E + R_L) \ll 1$ , obtenemos el primer criterio de simplificación y se puede considerar  $h_{oe} \cong 0$  en el circuito equivalente. El error cometido estará en el orden de 10% y se puede considerar aceptable en cálculos de primera aproximación.

### Condición de simplificación de hre

Puede observarse que las expresiones en las que interviene  $h_{re}$  son las impedancias de entrada y de salida y la amplificación de tensión.

Si se cumple que  $h_{oe}(R_E + R_L) \ll 1$ , para que pueda despreciarse  $h_{re}$  en el circuito de entrada:

$$h_{re} |v_{ce}| \ll h_{ie} i_b$$

Dado que  $|v_{ce}| \cong h_{fe} i_b (R_L + R_E)$ , reemplazando en la anterior se tiene:

$$h_{re} h_{fe} (R_L + R_E) \ll h_{ie} i_b$$

Reordenando los términos de la ecuación resulta:

$$\frac{h_{re} h_{fe} (R_L + R_E)}{h_{ie}} \ll 1$$

De las simplificaciones anteriores surge el circuito equivalente de la Figura 2.68:

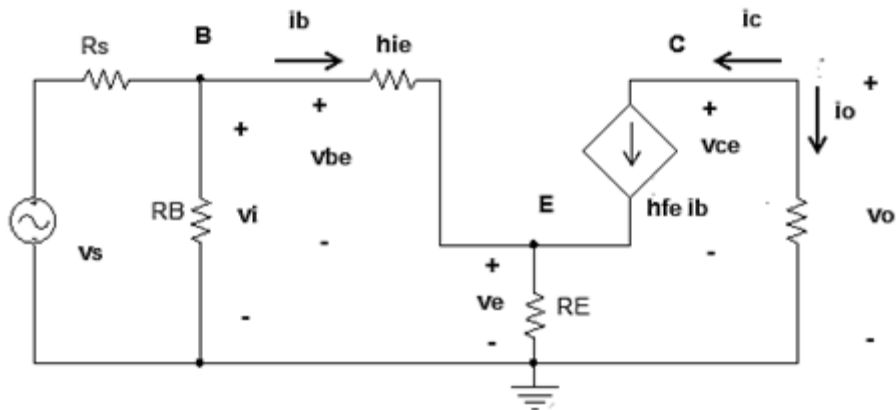


Figura 2.68: Modelo equivalente simplificado

Para este circuito, resulta mucho más sencillo calcular los parámetros del amplificador:

$$A_{ib} = -\frac{i_c}{i_b} = -\frac{h_{fe} i_b}{i_b} = -h_{fe}$$

$$Z_i = \frac{v_i}{i_b} = \frac{i_b h_{ie} + (1 + h_{fe}) R_E i_b}{i_b} = h_{ie} + (1 + h_{fe}) R_E$$

$$A_{vb} = \frac{A_{ib} R_L}{Z_i} = -\frac{h_{fe} R_L}{h_{ie} + (1 + h_{fe}) R_E}$$

Si  $(1 + h_{fe}) R_E \gg h_{ie}$  y  $h_{fe} \gg 1$  resulta:

$$A_{vb} = -\frac{h_{fe} R_L}{(1 + h_{fe}) R_E} \cong -\frac{R_L}{R_E}$$

En estas condiciones, la ganancia de tensión se independiza de los parámetros del transistor y sólo depende de la relación  $R_L/R_E$ . Sin embargo, esta aparente ventaja tiene como desventaja la obtención de una menor ganancia.

### Circuito con emisor a tierra (con capacitor de desacople CE)

En este caso se hace un análisis similar al anterior pero con  $R_E = 0$  en el circuito de la Figura 2.68 (recordar que se elige CE, de manera que su reactancia sea prácticamente un cortocircuito a la frecuencia de interés). Si se toma un error dentro del 10 %, para el circuito equivalente simplificado las aproximaciones a cumplir serán:

$$h_{oe} R_L \leq 0.1$$

$$h_{re} h_{fe} R_L / h_{ie} \leq 0.1$$

En estas condiciones resulta el circuito mostrado en la Figura 2.69.

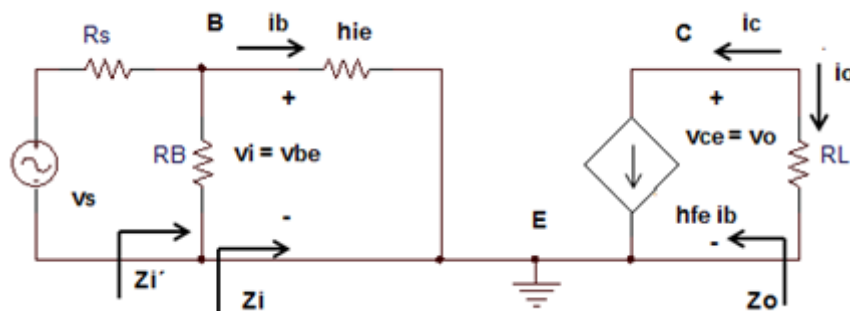


Figura 2.69: Modelo equivalente simplificado desacoplado en Emisor

Resolviendo el circuito simplificado se tiene:

$$A_{ib} = \frac{i_o}{i_b} = -h_{fe}$$

$$Z_i = \frac{v_i}{i_b} = h_{ie}$$

$$Z_i' = h_{ie} // R_B$$

$$A_{vb} = \frac{v_o}{v_i} = -\frac{h_{fe} R_L}{h_{ie}}$$

$$A_{vs} = \frac{v_o}{v_s} = -\frac{Z_i'}{R_s + Z_i'} \frac{h_{fe} R_L}{h_{ie}}$$

$$Z_o = \infty$$

## Amplificador Colector Común

La Figura 2.70 muestra un ejemplo básico de un amplificador en configuración colector común, también denominado seguidor por emisor.

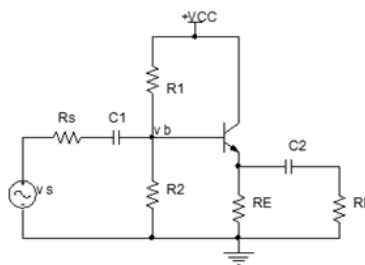


Figura 2.71: Circuito amplificador Colector Común

La configuración de Colector Común es de características muy particulares ya que no presenta ganancia de tensión, posee alta impedancia de entrada y muy baja de salida. Por esto, es generalmente utilizada como etapa separadora o adaptadora de impedancias (*buffer*).

Si bien se puede realizar el análisis utilizando un modelo de parámetros  $h$  en colector común ( $h_{ic}$ ,  $h_{rc}$ ,  $h_{fc}$ ,  $h_{oc}$ ), es común reconfigurar el circuito para que puedan ser utilizados los parámetros en emisor común, disponibles en las hojas de datos de los transistores.

La Figura 2.71 muestra el circuito equivalente  $h$  en emisor común completo y el circuito equivalente resultante en colector común, utilizando los parámetros de emisor común.

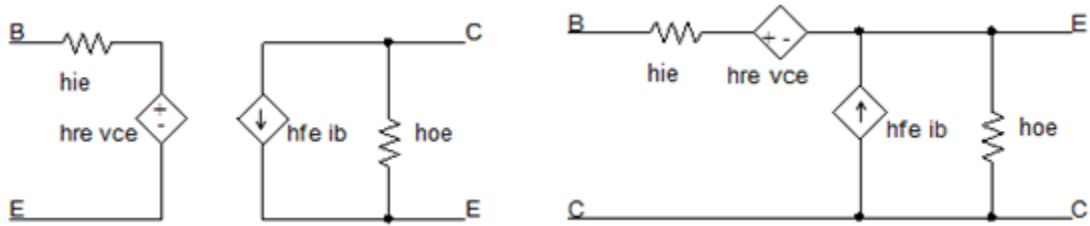


Figura 2.72: Circuito equivalente Colector Común con parámetro h de Emisor Común

La Figura 2.73 muestra el circuito equivalente de pequeña señal para el amplificador de la Figura 2.71.

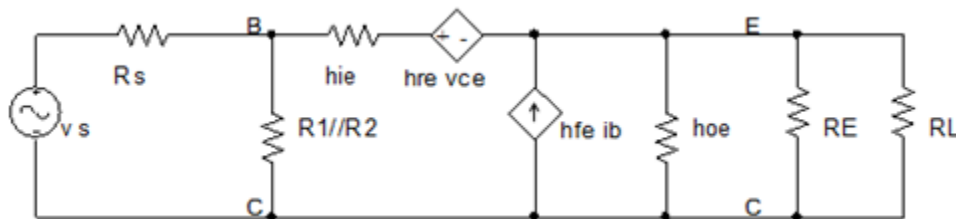


Figura 2.73: Circuito equivalente del amplificador Colector Común

También en este caso puede ser utilizado un criterio de simplificación para reducirlo a un circuito más simple. Si  $1/hoe \geq 10 (RE//RL)$  puede eliminarse hoe del circuito equivalente. La otra condición puede encontrarse considerando que la caída de tensión en hie debe ser por lo menos diez veces mayor que la tensión del generador dependiente hre vce. Con esas consideraciones se obtiene el circuito mostrado en la Figura 2.74.

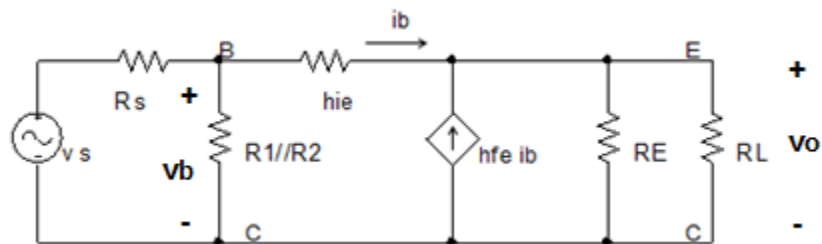


Figura 2.74: Circuito equivalente simplificado

Resolviendo el circuito, se obtiene:

$$A_{vb} = \frac{v_o}{v_b} = \frac{(1 + hfe) i_b (R_{Eq})}{h_{ie} i_b + (1 + hfe) i_b (R_{Eq})}, \text{ donde } R_{Eq} = \frac{R_E R_L}{R_E + R_L}$$

Si  $h_{ie} \ll (1 + hfe) R_{Eq}$  resulta  $A_{vb} = v_o/v_b \cong 1$

La impedancia de entrada respecto de la base del transistor resulta:

$$Z_i = \frac{v_b}{i_b} = h_{ie} + (1 + h_{fe}) R_{Eq}$$

Siguiendo el camino explicado anteriormente para el cálculo de la impedancia de salida se obtiene:

$$Z_o = \frac{h_{ie}}{1 + h_{fe}}$$

Del análisis de las expresiones anteriores se observa que la impedancia de entrada es alta y la impedancia de salida es baja.

## El transistor bipolar real

En un primer análisis, consideramos al transistor bipolar como un dispositivo ideal. En un transistor real aparecen varios efectos que inciden en el comportamiento del dispositivo. Estas desviaciones respecto al caso ideal tienen efectos importantes en el diseño de los circuitos así como en el límite de funcionamiento del dispositivo. Los efectos que consideraremos son:

- Efecto Early
- Perforación y ruptura
- Resistencias parásitas
- Acumulación de corriente
- Dependencia de la ganancia de corriente del punto de operación ( $h_{FE}$  real)

### Efecto Early

En una primera aproximación, se supuso que el ancho de la región de base era independiente de la polarización aplicada. Sin embargo, en un dispositivo real, el ancho efectivo de la región de base  $w_{ef}$ , es dependiente de la polarización aplicada a las junturas JEB y JCB. Los cambios en la zona de vaciamiento de la base resultan muy significativos debido a la estrechez de la misma. Esta modulación del ancho de la base y su efecto sobre el flujo de corriente se conoce como Efecto Early.

La Figura 2.75 muestra la consideración de una distribución de portadores lineales en la base y la diferencia entre el ancho de la base metalúrgica,  $w$ , y el ancho efectivo,  $w_{ef}$ , para un transistor polarizado en la zona activa.

En la región activa, la JEB se polariza en directa, de manera que el ancho de la región de vaciamiento es pequeño. Sin embargo, el ancho de la región de agotamiento es bastante grande para la JCB que se encuentra inversamente polarizada.

Como se recordará, del estudio de la juntura PN abrupta, y aplicado al caso de la juntura colector-base del transistor bipolar, el ancho de la región de vaciamiento será proporcional a

$V_{CB}^{1/2}$  de modo que el ancho efectivo de la región de base,  $w_{ef}$ , disminuirá a medida que la tensión inversa se incremente. Debido a que el aporte de la JEB es pequeño, por la polarización directa de la misma, puede considerarse que el movimiento del gradiente de portadores es como el que se indica en la Figura 2.76.

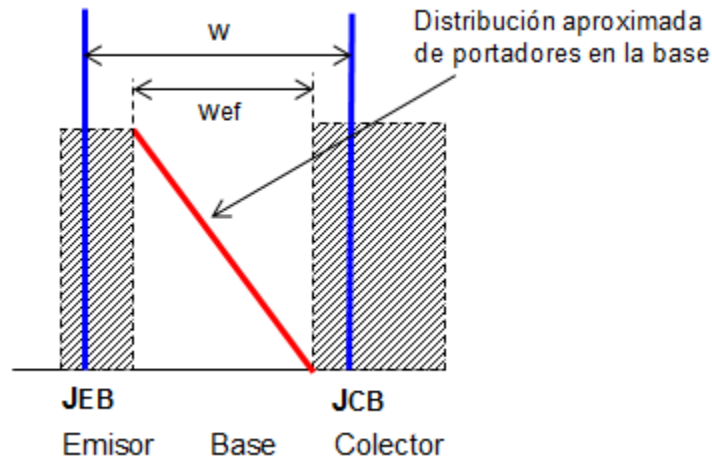


Figura 2.75: Efecto de la polarización sobre el ancho de la Base

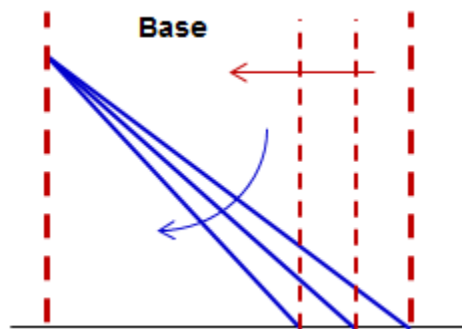


Figura 2.76: Gradiente de portadores en la Base

Cuando  $w_{ef}$  decrece, se producirá menor recombinación de portadores en esa zona, aumentando la ganancia de corriente del dispositivo. Como consecuencia, sobre las características de salida, la corriente no se satura sino que presenta cierta pendiente, como se aprecia en la Figura 2.77 donde se comparan la característica ideal con la real debida al Efecto Early.

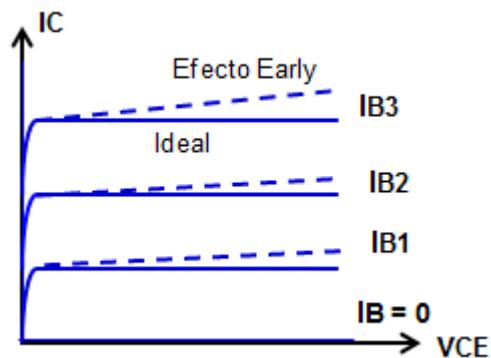


Figura 2.77: Característica ideal vs. Característica real



Si se prolongan las curvas IC-VCE, intersectan al eje de tensión para una tensión particular denominada **tensión de Early**, indicada como **VA** en la Figura 2.78.

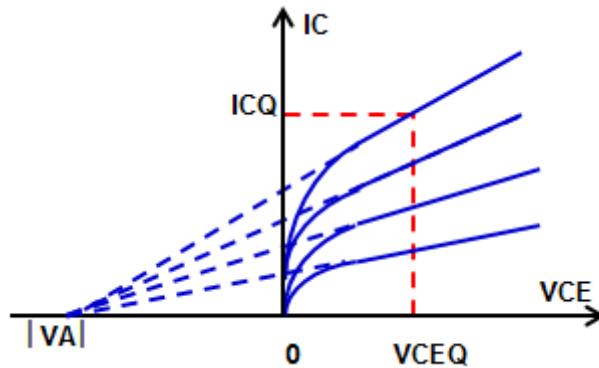


Figura 2.78: Tensión de Early

La tensión de Early se considera como un valor positivo y es un parámetro dado en las especificaciones del dispositivo. Valores típicos están en el rango de 100 V a 300 V. De la Figura 2.78 y en forma aproximada para una dada IC y VCEQ se puede escribir:

$$\frac{dI_C}{dV_{CE}} \equiv g_o = \frac{I_C}{V_{CE} + |V_A|}$$

|VA| y VCE son cantidades positivas y go es la llamada conductancia de salida.

Utilizando la ecuación anterior se puede escribir la ecuación de la corriente de colector:

$$I_C = g_o (V_{CE} + |V_A|)$$

Sobre la característica de salida, Figura 2.79, realizando un análisis aproximado:

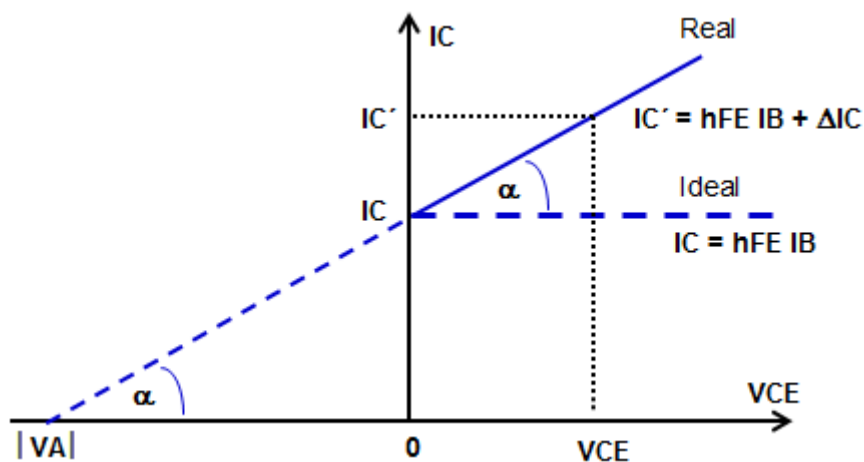


Figura 2.79: Análisis de la característica real

$$I_C' = I_C + \Delta I_C = h_{FE} I_B + \Delta I_C$$

$$\operatorname{tg} \alpha = \Delta I_C / V_{CE} = I_C / |V_A|$$

$$\Delta I_C = I_C V_{CE} / |V_A| = h_{FE} I_B V_{CE} / |V_A|$$

$$I_C' = h_{FE} I_B + h_{FE} I_B V_{CE} / |V_A|$$

$$I_C' = h_{FE} I_B (1 + V_{CE} / |V_A|)$$

El hecho que la corriente no se sature a medida que  $V_{CE}$  se incrementa es un efecto no deseado. Se preferiría que la corriente de Colector dependiera sólo de la tensión de entrada ( $V_{BE}$ ) y no de la tensión de salida ( $V_{CB}$ ). De este modo, convendría que la tensión  $V_A$  fuera lo mayor posible para tener un buen aislamiento entre la salida y la entrada. Sin embargo, existe un límite, ya que si se incrementa demasiado la polarización inversa, el ancho  $w$  puede tender a cero produciendo un efecto llamado **perforación** o **penetración**.

### Perforación y ruptura

La perforación se refiere a la situación física en la cual la tensión inversa aplicada a la juntura de Colector es tal que el ancho efectivo de la Base  $w$  se ha reducido a cero. Se dice que la Base se ha perforado porque las regiones de vaciamiento de Emisor y Colector se unen y quedan acopladas electrostáticamente.

El ancho de la región de vaciamiento en el lado de Base para penetración puede calcularse a partir de la consideración que este ancho sea igual al ancho de la Base  $w$ , utilizando la expresión encontrada para una juntura PN abrupta:

$$w = \left( \frac{2 \varepsilon (V_{BE} + V_{CBp}) N_C}{q N_B (N_B + N_C)} \right)^{1/2}$$

$V_{CBp}$  es la tensión de penetración.  $N_B$  y  $N_C$  son las concentraciones de dopantes en Base y Colector, respectivamente. Despreciando el aporte de la tensión Emisor-Base ( $V_{BE} \cong 0.7$  V para Silicio), obtenemos:

$$V_{CBp} = \frac{q w^2 N_B (N_B + N_C)}{2 \varepsilon N_C}$$

Se puede controlar la tensión de perforación a partir del dopaje, haciendo alto el dopaje de Base  $N_B$  y bajo el dopaje de Colector  $N_C$ . Sin embargo, hay una relación de compromiso, porque si aumenta el dopaje de Base, disminuye la ganancia de corriente del dispositivo.

Aumentando la polarización inversa aplicada a la juntura de Colector, puede alcanzarse un

valor de tensión para el cual los portadores adquieren suficiente energía como para ionizar átomos de silicio y provocar la generación de pares electrón-hueco adicionales, llegando a un punto en el cual se produce el fenómeno de avalancha de los portadores en la región de carga espacial del Colector.

Como se sabe, del análisis de la juntura PN, el efecto de ruptura por avalancha se hace evidente por el gran incremento de la corriente inversa, que ocurre cuando la polarización inversa aplicada se acerca a la tensión de ruptura BV. Esta tensión se corresponde cuando el campo máximo  $E_{\text{máx}}$  se acerca a  $E_{\text{crít}}$ . Recordar que el campo crítico,  $E_{\text{crít}}$ , es el valor para el cual los portadores que atraviesan la región de vaciamiento adquieren energía suficiente como para crear nuevos pares electrón-hueco en los choques con los átomos de Silicio. El valor de  $E_{\text{crít}}$  es aproximadamente  $3 \times 10^5$  V/cm para dopajes del orden de  $10^{15} - 10^{16}$  át/cm<sup>3</sup>, y crece lentamente cuando se incrementa la densidad de dopaje hasta  $10^6$  V/cm para densidades del orden de  $10^{18}$  át/cm<sup>3</sup>. Se ha determinado empíricamente que si la corriente en polarización inversa para una juntura PN sin efecto de avalancha es  $I_R$ , la corriente cercana a la tensión de ruptura ( $I_{RA}$ ) puede modelarse como:

$$I_{RA} = M I_R$$

M es el factor de multiplicación, dado por:

$$M = \frac{1}{1 - \left(\frac{V_R}{BV}\right)^n}$$

$V_R$  es la polarización inversa aplicada.  $BV$  es la tensión de ruptura y n oscila entre 3 y 6. Aplicando al caso de la juntura Colector-Base de un transistor en la configuración de Base Común (BC), alimentado con una corriente de Emisor constante, en la región de ruptura la corriente  $I_C$  es:

$$I_C = \alpha I_E M = \alpha I_E \frac{1}{1 - \left(\frac{V_{BC}}{BV_{CB0}}\right)^n}$$

Para la configuración de Base Común, la intensidad de la corriente de Colector aumenta rápidamente y sin límite aparente, a medida que la tensión Colector-Base se aproxima al valor de tensión de ruptura por avalancha denominada  $BV_{CB0}$ , suponiendo que esta tensión es menor que la tensión para la cual se produce el fenómeno de perforación.

La tensión de ruptura Colector-Base,  $BV_{CB0}$ , se define como la tensión de la JCB para la cual la corriente del Colector comienza a crecer con gran rapidez en la condición circuital de Emisor en circuito abierto  $I_E = 0$ . Recordemos que en estas condiciones, la corriente de colector es  $I_{CB0}$ . En realidad, la avalancha no se produce en un punto específico sino en una zona cercana a la tensión de ruptura, como se aprecia en la Figura 2.80.

Por ejemplo, para un transistor con una tensión de ruptura cercana a 100 V, en las cercanías de 60 V la intensidad del Colector comienza a ser mayor que la del Emisor, a causa de la multiplicación de portadores en la unión del Colector.

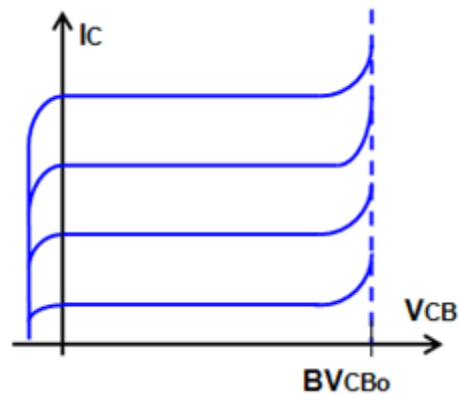


Figura 2.80: Región de ruptura en Base Común

Las consecuencias de la multiplicación por avalancha para la configuración del Emisor Común son un poco más complicadas, Figura 2.81. La multiplicación por avalancha en EC da origen en la unión del Colector a pares electrón-hueco. De estos portadores, los mayoritarios son barridos por el campo eléctrico en el Colector y contribuyen a aumentar la corriente. Los portadores minoritarios son barridos hacia la región de Base y su efecto es el de reducir la intensidad que debe suministrarse desde el exterior. Si el factor de multiplicación llega a ser muy grande, puede llegar a invertirse el sentido de circulación de la corriente de Base, debido a que el proceso de multiplicación provee más portadores mayoritarios de los que son necesarios para mantener la recombinación en la Base y en el Emisor.

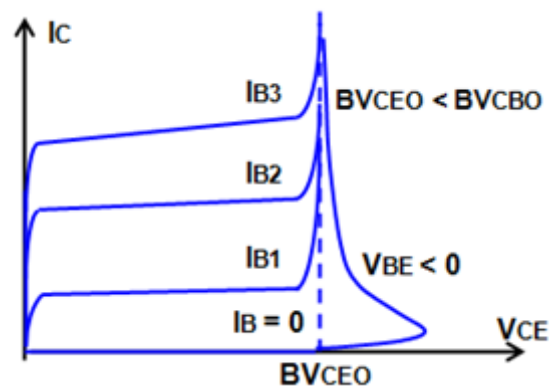


Figura 2.81: Región de ruptura en Emisor Común

En Emisor Común la tensión de ruptura Colector-Emisor se indica  $BV_{CE0}$  y se define para la Base en circuito abierto, es decir  $I_B = 0$ . La tensión de ruptura  $BV_{CE0}$  es bastante menor que  $BV_{CB0}$ , como se demostrará a continuación.

Para la corriente de Colector en EC se puede escribir:

$$I_B = I_E - I_C, \quad \text{donde } I_C = \alpha I_E M$$

$$I_B = \frac{I_C}{\alpha M} - I_C = I_C \left( \frac{1 - \alpha M}{\alpha M} \right)$$

$$I_C = I_B \frac{\alpha M}{1 - \alpha M}$$

$$M = \frac{1}{1 - \left( \frac{V_{CB}}{BV_{CB0}} \right)^n}$$

En la ecuación anterior, se observa que:  $I_C \rightarrow \infty$  cuando  $\alpha M \rightarrow 1$ . El valor  $BV_{CEO}$  se puede determinar resolviendo la ecuación  $\alpha M = 1$  considerando que vale la aproximación  $V_{CB} \cong V_{CE}$ . En estas condiciones:

$$\frac{\alpha}{1 - \left( \frac{BV_{CEO}}{BV_{CB0}} \right)^n} = 1$$

Resulta:

$$BV_{CEO} \cong \frac{BV_{CB0}}{\sqrt[n]{h_{FE}}}$$

La expresión anterior permite explicar la forma de las características de ruptura para la configuración de EC, si se considera que, como se verá luego,  $h_{FE}$  no es constante con la corriente  $I_C$  en un transistor bipolar real. Cuando  $V_{CE}$  aumenta desde cero con  $I_B = 0$ , la corriente de Colector inicial es muy pequeña y está dada por:  $I_C = I_{CE0} \cong h_{FE} I_{CB0}$ . Como se verá luego,  $h_{FE}$  es pequeño a corrientes pequeñas y, por lo tanto, la tensión de ruptura será elevada. Cuando el dispositivo inicia la ruptura por avalancha, el valor de  $I_C$  aumenta y, por lo tanto, también aumentará  $h_{FE}$ , causando una reducción de la tensión de ruptura, y la característica se pliega hacia atrás, mostrando una pendiente negativa. Para corrientes más altas de colector,  $h_{FE}$  se acerca a un valor constante y la curva de ruptura con  $I_B = 0$  se hace perpendicular al eje de  $V_{CE}$ . El valor de  $V_{CE}$  en este punto de la característica, queda definido por  $BV_{CEO}$ , siendo ésta la tensión máxima que el dispositivo puede soportar.

En la juntura Base-Emisor también puede ocurrir ruptura por avalancha. Sin embargo, debido a que la densidad de dopaje del Emisor es muy grande (para obtener un valor elevado de  $h_{FE}$ ), es la Base, de dopaje mucho menor, quien determina la característica de ruptura. La tensión de ruptura Base-Emisor es mucho menor que  $BV_{CB0}$  y, típicamente, está comprendida entre 6 V y 8 V, dado que la Base posee un dopaje de, al menos, un orden de magnitud menor que el Emisor. La tensión de ruptura Base-Emisor se identifica por  $BV_{BE0}$  en las hojas de datos del dispositivo. Por ejemplo, en la Figura 2.82 se muestran los datos de las tensiones de ruptura para el transistor 2N3904 de Fairchild Semiconductor.

$V_{(BR)CEO}$	Collector-Emitter Breakdown Voltage	$I_C = 1.0 \text{ mA}, I_B = 0$	40	V
$V_{(BR)CBO}$	Collector-Base Breakdown Voltage	$I_C = 10 \text{ } \mu\text{A}, I_E = 0$	60	V
$V_{(BR)EBO}$	Emitter-Base Breakdown Voltage	$I_E = 10 \text{ } \mu\text{A}, I_C = 0$	6.0	V

Figura 2.82: Tensiones de ruptura para el transistor 2N3904

### Resistencias parásitas

Para mejorar la caracterización del dispositivo se incluyen tres resistores:  $r_C$ ,  $r_E$  y  $r_B$ , que representan las resistencias óhmicas desde las regiones activas a los terminales de Colector, Emisor y Base respectivamente. De este modo, se puede considerar una nueva representación para el dispositivo como la mostrada en la Figura 2.83.

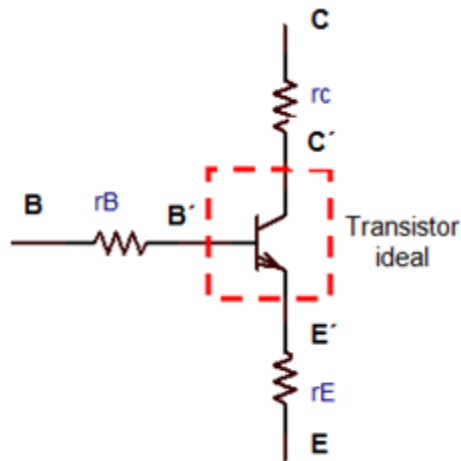


Figura 2.83: Resistencias parásitas

El efecto de la resistencia del colector  $r_C$  se muestra en la Figura 2.84, en la cual se comparan la característica del colector del modelo real (línea llena) con la característica ideal (línea punteada). La resistencia del colector  $r_C$  decrece la pendiente de las curvas en la región de saturación para bajas tensiones colector-emisor.

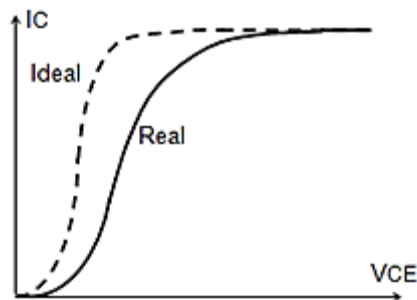


Figura 2.84: Efecto de la resistencia del colector

La Figura 2.85 muestra una simulación SPICE para diferentes valores de  $r_C$ . Del gráfico

puede verse que el efecto de  $r_C$  tiene mayor importancia para bajas tensiones Colector-Emisor, cercanas a la zona de saturación.

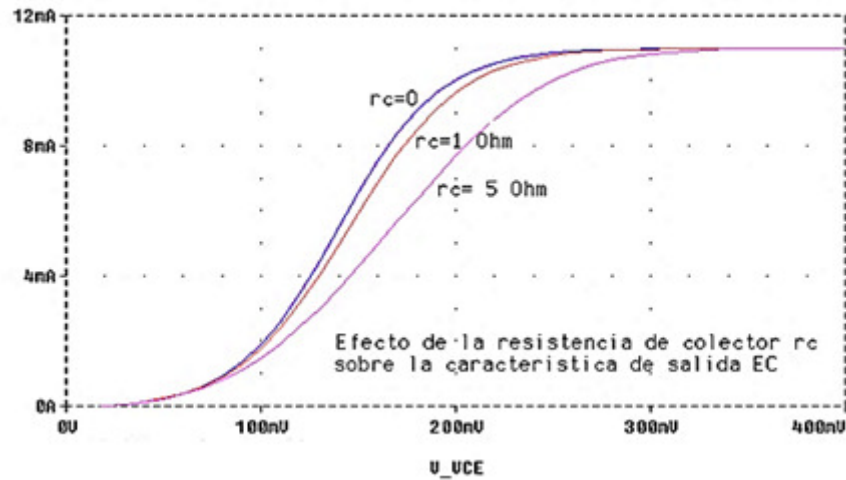


Figura 2.85: Simulación SPICE del efecto de la resistencia del colector

El Emisor es la región más fuertemente dopada de modo de producir mayor ganancia de corriente. La componente dominante de la resistencia de emisor  $r_E$  es la resistencia de contacto, del orden de  $1 \Omega$ . El principal efecto de  $r_E$  es reducir la tensión vista por la juntura Emisor-Base en un factor:  $I_E r_E$ .

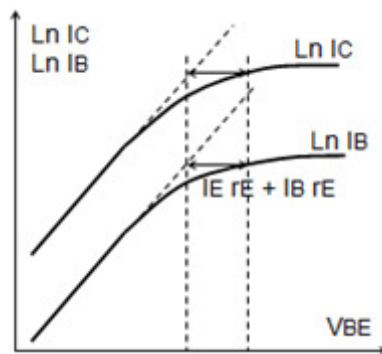


Figura 2.86: Efecto de la resistencia de emisor

Sobre  $V_{BE}$ ,  $r_E$  se refleja como una resistencia equivalente de base de valor:  $(1 + h_{FE}) r_E$ , debido a la relación de las corrientes del transistor  $I_E = I_B (1 + h_{FE})$ . En la Figura 2.86 se muestra el efecto de  $r_E$  sobre las corrientes de Colector y de Base.

La resistencia de base  $r_B$  es un parámetro importante del modelo. Su mayor impacto es el efecto sobre la respuesta temporal y en pequeña señal. Es bastante difícil de medir por su fuerte dependencia del punto de polarización y, particularmente, por el error introducido por la presencia de  $r_E$ . Los valores de  $r_B$  pueden oscilar entre  $10 \Omega$  (para dispositivos de uso en microondas) a algunos  $K\Omega$  (para dispositivos de uso en bajas frecuencias).

## Ganancia de corriente real

Aunque en un análisis de primer orden se considera que la ganancia de corriente  $hFE$  es constante, este parámetro depende del punto de operación del dispositivo. Al incrementar el valor de  $VCE$  aumenta  $I_C$  sin producir demasiadas modificaciones en  $I_B$  y, por lo tanto, aumenta la ganancia efectiva  $hFE$  del transistor. De otro modo, cuando la tensión aplicada se acerca a la tensión de ruptura  $BV_{CE0}$ , la corriente aumenta debido a la multiplicación por avalancha, y la ganancia de corriente efectiva se acercaría a infinito cuando  $VCE$  tiende a  $BV_{CE0}$ . También  $hFE$  depende de la temperatura, elevándose cuando ésta aumenta.

La variación de  $hFE$  con la corriente del Colector puede dividirse en tres regiones, como se aprecia en la Figura 2.87.

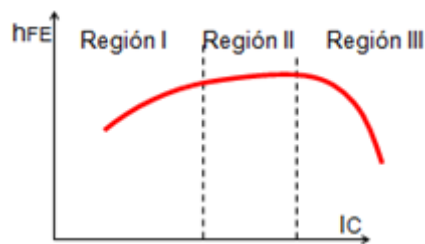


Figura 2.87: Variación de  $hFE$  con el punto de polarización

En la región I, de bajas corrientes,  $hFE$  decrece cuando  $I_C$  decrece. La región II corresponde a corrientes medias donde  $hFE$  se mantiene prácticamente constante. En la región III, de altas corrientes,  $hFE$  disminuye a medida que  $I_C$  aumenta.

Para comprender mejor este comportamiento, es conveniente graficar las corrientes de base  $I_B$  y de colector  $I_C$  en escala logarítmica en función de  $V_{BE}$ , Figura 2.88.

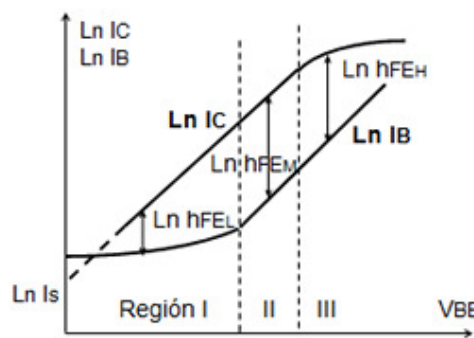


Figura 2.88: Variación de  $hFE$  con la tensión  $V_{BE}$

El valor de  $hFE$  se puede obtener directamente, como la distancia entre las dos curvas.

$$I_C = I_{CS} e^{V_{BE}/V_T}$$



$$I_B \cong \frac{I_C}{h_{FEM}} e^{V_{BE}/V_T}$$

En la expresión anterior,  $h_{FEM}$  es el valor máximo de  $h_{FE}$ . A niveles bajos de corriente,  $I_C$  conserva la relación ideal, pero hay una reducción de  $h_{FE}$  debida a una componente adicional en  $I_B$ , que es, principalmente, resultado de la recombinación de portadores en la región de agotamiento Base-Emisor y que está presente en cualquier nivel de corriente.

La corriente de Base resultante de la recombinación en la región de agotamiento puede expresarse como:

$$I_{Bx} \cong I_{Bsx} e^{V_{BE}/n V_T}$$

En esta ecuación se considera que  $n \cong 2$ . De este modo, para corrientes de Colector muy bajas, la ganancia de corriente podrá calcularse como:

$$h_{FEL} \cong \frac{I_C}{I_{Bsx}} = \frac{I_{CS}}{I_{Bsx}} e^{V_{BE}(1-1/n)/V_T} \cong \frac{I_{CS}}{I_{Bsx}} \left( \frac{I_C}{I_{CS}} \right)^{1-1/n}$$

Dado que  $n \cong 2$ , entonces,  $h_{FEL}$  resulta proporcional a  $I_C^{1/2}$  en esta zona de baja corriente del Colector y, por lo tanto, disminuye. A niveles un poco más altos de corriente, la corriente de Base tiende a seguir la relación:

$$I_B \cong \frac{I_{CS}}{h_{FEM}} e^{V_{BE}/V_T}$$

La reducción de  $h_{FE}$  en la región III es debida a una reducción en  $I_C$  debida al efecto de inyección de alto nivel. En esta zona puede describirse  $I_C$  por la ecuación:

$$I_C \cong I_{CH} e^{V_{BE}/2 V_T}$$

La ganancia de corriente en esta región quedará expresada por:

$$h_{FEH} \cong \frac{I_{CSH}}{I_{CS}} h_{FEM} e^{-V_{BE}/2 V_T} \cong \frac{I_{CSH}^2}{I_{CS}} h_{FEM} \frac{1}{I_C}$$

Por lo tanto,  $h_{FE}$  desciende rápidamente para corrientes de colector elevadas.

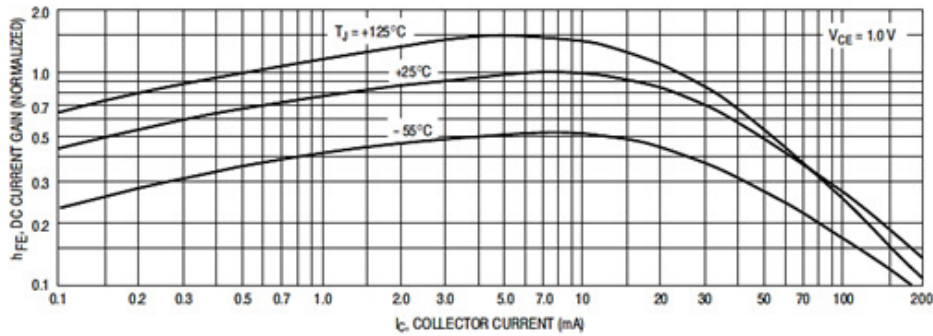


Figura 2.88: Variación de hFE con IC para el Transistor 2N3904

La Figura 2.89 muestra la dependencia de hFE con IC para el transistor típico 2N3904 (ON Semiconductor<sup>2</sup>) a varias temperaturas de trabajo.

### Especificaciones máximas

El transistor posee limitaciones en sus condiciones de trabajo que no deben sobrepasarse para asegurar un buen funcionamiento. Las especificaciones más importantes son:

#### Corriente máxima de colector (ICmáx)

Si la potencia se controla adecuadamente, la corriente de colector puede aumentar bastante y está fijado en las hojas de datos por el fabricante del dispositivo. A valores muy altos, el dispositivo puede fallar debido a la fusión de los hilos de conexión interna, aunque este valor suele ser mucho más elevado que el especificado por el fabricante. La razón que obliga a fijar un límite para la corriente de colector es que, como se analizó anteriormente, la ganancia de corriente hFE disminuye rápidamente a valores elevados de la corriente. Por ello, los fabricantes especifican un valor máximo de IC que corresponde a un límite mínimo de hFE.

#### Máxima tensión colector-emisor (BVCEo)

El valor máximo de la tensión Colector-Emisor con el cual el transistor puede trabajar, es la tensión más baja de las que dan origen al fenómeno de ruptura por avalancha en la unión de Colector. La intensidad de la corriente de Colector aumenta considerablemente a medida que VCE se aproxima al valor límite, pudiendo destruirse el transistor por exceso en la potencia interna. Las especificaciones del fabricante indican la máxima tensión entre Colector y Emisor con la Base en circuito abierto BVCEo.

<sup>2</sup> <http://onsemi.com>

## Máxima potencia en régimen estacionario (P<sub>máx</sub>)

El régimen máximo de potencia asegura que la temperatura en todas partes del dispositivo se encuentre por debajo del valor que produciría daños permanentes. El calor desarrollado sobre la oblea del dispositivo puede ocasionar lugares donde hay mayor concentración de la corriente, desarrollando la presencia de puntos calientes. El régimen de potencia se indica mediante una curva que indica una región de funcionamiento seguro denominada Área de Operación Segura (SOA).

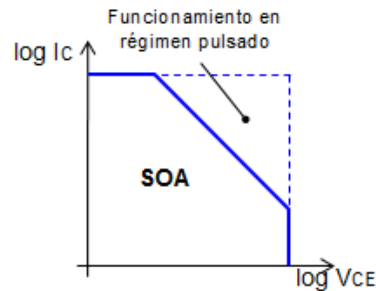


Figura 2.89: Área de operación segura

La Figura 2.90 muestra la curva SOA para el transistor 2N3055 dada por el fabricante<sup>3</sup>.

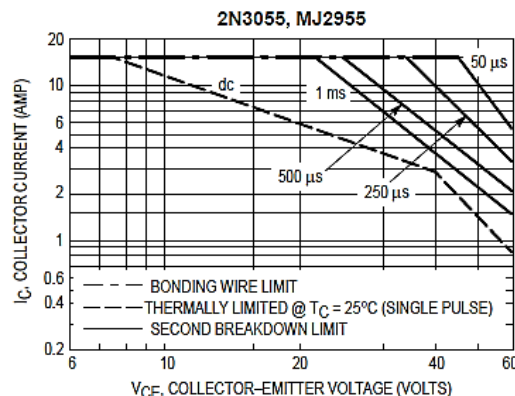


Figura 2.90: Área de operación segura para transistor 2N3055

## El transistor bipolar en alta frecuencia. Modelo pi-híbrido

Como se trató al analizar el comportamiento del transistor como amplificador, las tensiones de polarización aplicadas  $V_{BE}$  y  $V_{CC}$  producirán corrientes de reposo  $I_{CQ}$  e  $I_{BQ}$  en Colector y Base, respectivamente, como se aprecia en la Figura 2.91, considerando que el transistor trabaja en la región activa. Cuando se aplica una tensión de entrada de "pequeña señal" ( $v_s(t)$ ) en serie con  $V_{BE}$  se produce una pequeña variación en la corriente de base  $i_B$  y en la corriente de colector  $i_C$ . Los valores totales de las corrientes de base y de colector son:

<sup>3</sup> [http://www.datasheetcatalog.com/datasheets\\_pdf/2/N/3/0/2N3055.shtml](http://www.datasheetcatalog.com/datasheets_pdf/2/N/3/0/2N3055.shtml)

$$i_B = I_{BQ} + i_b(t)$$

$$i_C = I_{CQ} + i_c(t)$$

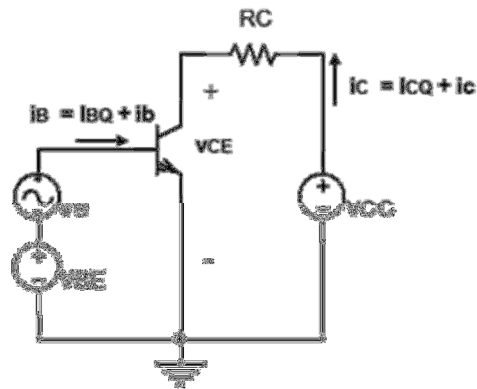


Figura 2.91: Circuito básico del transistor con señal

A partir del análisis del circuito, vamos a desarrollar un modelo de pequeña señal que permite estudiar el comportamiento del transistor en un amplio rango de frecuencias. Como sabemos, del análisis de las corrientes en el dispositivo, tanto la corriente de Colector como la corriente de Base son función de las tensiones aplicadas; polarización más señal en este caso. Esta situación puede ser expresada por:

$$i_C = I_{CQ} + i_c = f_1 (V_{BEQ} + v_{be}, V_{CEQ} + v_{ce})$$

$$i_B = I_{BQ} + i_b = f_2 (V_{BEQ} + v_{be}, V_{CEQ} + v_{ce})$$

En las ecuaciones anteriores, para régimen de pequeña señal  $v_{be} \ll V_{BEQ}$  y  $v_{ce} \ll V_{CEQ}$ . El modelo que se desarrollará tiene en cuenta el comportamiento físico del dispositivo.

### Modelo $\pi$ -híbrido básico. Transistor ideal

Desarrollando en Serie de Taylor las ecuaciones anteriores y despreciando términos de orden superior, resulta:

$$i_C = I_{CQ} + \left. \frac{\partial i_C}{\partial V_{BE}} \right|_{V_{CEQ}} v_{be} + \left. \frac{\partial i_C}{\partial V_{CE}} \right|_{V_{BEQ}} v_{ce}$$

$$i_B = I_{BQ} + \left. \frac{\partial i_B}{\partial V_{BE}} \right|_{V_{CEQ}} v_{be} + \left. \frac{\partial i_B}{\partial V_{CE}} \right|_{V_{BEQ}} v_{ce}$$

Considerando solamente la componente de señal y para el caso del transistor bipolar ideal, no hay influencia de la tensión colector-emisor sobre las corrientes de colector y base, resultando:

$$i_c \cong \left. \frac{\partial i_c}{\partial v_{BE}} \right|_{V_{CEQ}} v_{be}$$

$$i_b \cong \left. \frac{\partial i_b}{\partial v_{BE}} \right|_{V_{CEQ}} v_{be}$$

La primera ecuación relaciona una corriente de salida con una tensión de entrada; a partir de esta relación se define la transconductancia  $g_m$  como:

$$g_m \cong \left. \frac{\partial i_c}{\partial v_{BE}} \right|_{V_{CEQ}} = \frac{i_c}{v_{be}}$$

Si se considera que aproximadamente la corriente de colector  $i_c$  depende de  $v_{BE}$  como:

$$i_c \cong I_{Cs} e^{v_{BE}/V_T}$$

$$g_m \cong \left. \frac{\partial i_c}{\partial v_{BE}} \right|_{V_{CEQ}} = \frac{I_{Cs} e^{v_{BE}/V_T}}{V_T} = \frac{I_{CQ}}{V_T} = \frac{i_c}{v_{be}}$$

La transconductancia  $g_m$  depende del punto de polarización y de la temperatura.

Se puede interpretar  $g_m$  gráficamente. Como se ve en la Figura 2.92,  $g_m$  es igual a la pendiente de la característica  $i_c$ - $v_{BE}$  en el punto  $i_c = I_{CQ}$  (punto de reposo estático).

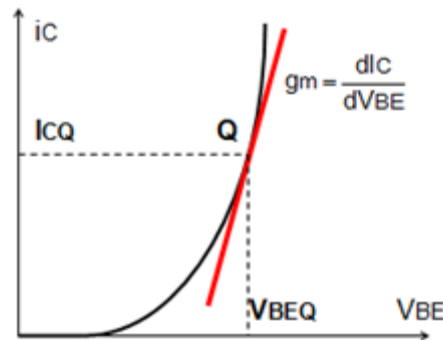


Figura 2.92: Transconductancia  $g_m$

La segunda ecuación relaciona una corriente de entrada con una tensión de entrada.

$$i_b \cong \left. \frac{\partial i_b}{\partial v_{BE}} \right|_{V_{CEQ}} v_{be}$$

Reacomodando la ecuación, puede definirse una resistencia de entrada en pequeña señal:

$$r_{\pi} = \frac{v_{be}}{i_b}$$

$$r_{\pi} = \frac{v_{be}}{i_b} \frac{i_c}{i_c} = \frac{v_{be}}{i_c} \frac{i_c}{i_b} = \frac{h_{fe}}{g_m}$$

La determinación de estos dos parámetros permite esquematizar un modelo equivalente muy simple para un transistor ideal, trabajando con señales de pequeña amplitud, como se muestra en la Figura 2.93.

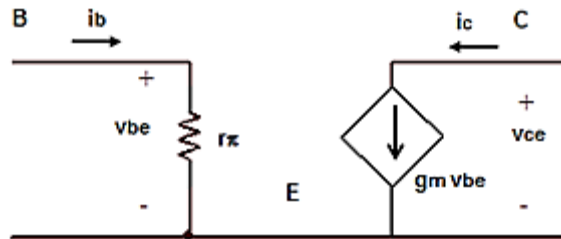


Figura 2.93: Modelo equivalente de señal

### Modelo $\pi$ -híbrido para el transistor real

Como se había visto al analizar el modelo del transistor real, la dependencia de la corriente de Colector con la tensión Colector-Emisor se visualiza por la pendiente no nula de la característica de salida, Figura 2.94. Esta pendiente puede considerarse como una conductancia o resistencia de salida de valor:

$$r_o = \frac{1}{g_o} = \frac{\Delta V_{CE}}{\Delta I_C} \cong \frac{V_A}{I_{CQ}}$$

La resistencia  $r_o$  es la resistencia de salida de pequeña señal;  $V_A$  es la tensión de Early,  $I_{CQ}$  es la corriente en el punto de reposo.

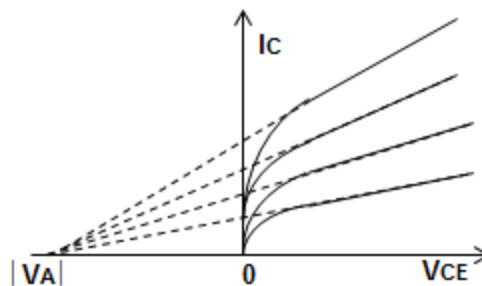


Figura 2.94: Característica IC-VCE real

Las variaciones producidas en la tensión Colector-Emisor influyen en la carga minoritaria de la región de base. Por ejemplo, un aumento de VCE provocará un incremento de la región de carga espacial del Colector con el consiguiente decrecimiento del ancho de la Base. Esto a su

vez causa una reducción en la carga total de portadores minoritarios almacenados en la Base, resultando en una corriente de Base menor. La influencia de la tensión Colector-Emisor sobre la corriente de Base, puede modelarse como un resistor  $r_{\mu}$  entre los terminales de Colector y Base, denominada resistencia de realimentación Colector-Base.

$$r_{\mu} = \frac{v_{ce}}{i_b}$$

$$r_{\mu} = \frac{v_{ce}}{i_b} \frac{i_c}{i_c} = \frac{v_{ce}}{i_c} \frac{i_c}{i_b} = r_o h_{fe}$$

Teniendo en cuenta estos efectos para el transistor real, el circuito equivalente de la Figura 2.93 se mejora como indica la Figura 2.95. Este circuito básico para el análisis en pequeña señal se denomina modelo  $\pi$ -híbrido.

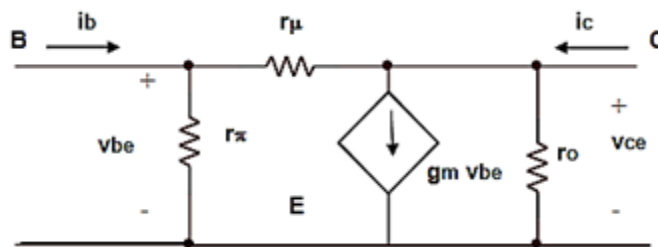


Figura 2.95: Modelo  $\pi$  híbrido

### Modelo $\pi$ -híbrido en alta frecuencia

El modelo básico de la Figura 2.95 es un modelo útil para el análisis en pequeña señal a frecuencias medias y bajas. Generalmente, el modelo se completa con las resistencias parásitas de Base, Colector y Emisor, denominadas  $r_b$ ,  $r_c$  y  $r_e$ , respectivamente. El efecto más significativo es el producido por la resistencia de Base que suele denominarse  $r_{BB'}$ . El nodo B' es un nodo interno, en tanto que el nodo B corresponde al terminal de Base externo, Figura 2.96.

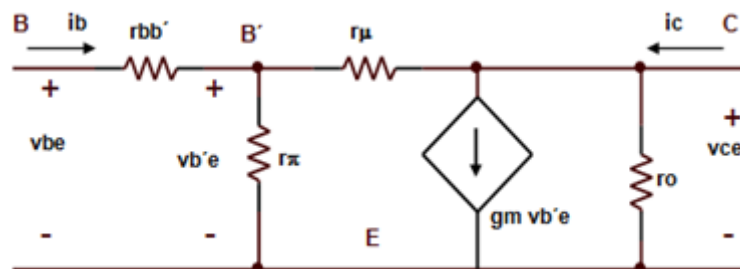


Figura 2.96: Modelo  $\pi$  híbrido con resistencia de base

Otros elementos que deben ser considerados cuando se analiza la respuesta a frecuencias elevadas, son las capacidades parásitas asociadas a las junturas del dispositivo. Se pueden modelizar tres capacidades parásitas que están conectadas entre los tres terminales del transistor.

La capacitancia Colector-Base es indicada en las hojas de datos como Cob y se mide con el Emisor en circuito abierto. Su valor depende del punto Q de operación, aumenta con IC y disminuye con el aumento de VCE.

Si el dispositivo se encuentra polarizado en la región activa, la juntura Colector-Base se encuentra polarizada en inversa. Es de esperarse entonces que la juntura JCB presente una capacidad de barrera que es función de la tensión inversa aplicada. Se puede representar la capacidad Colector-Base por:

$$C_{\mu} = \frac{C_{\mu 0}}{\left[1 - \frac{V_{CB}}{V_{biCB}}\right]^m}$$

En la expresión anterior  $C_{\mu 0}$ , es la capacitancia de barrera para polarización nula,  $V_{biCB}$  es el potencial de contacto de la unión C-B, m se considera 1/2 para juntura abrupta y de valor 1/3 para juntura gradual.

La juntura Emisor-Base JEB presentará mayormente una capacitancia de difusión debido a la polarización directa de la juntura cuyo valor puede estimarse por:

$$C_{\pi} \cong g_m \tau$$

En esta expresión  $\tau$  es el tiempo de tránsito en la Base (tiempo medio que requiere un portador minoritario para atravesar el ancho de la Base W en su camino hacia el Colector).

Con la inclusión de los elementos parásitos citados, el modelo  $\pi$ -híbrido completo para análisis en frecuencias altas es el mostrado en la Figura 2.97.

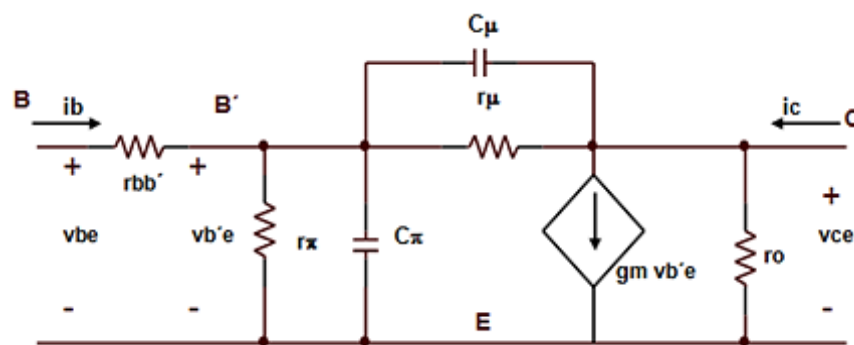


Figura 2.97: Modelo  $\pi$  híbrido completo

### Respuesta en frecuencia. Especificaciones: $f_{\beta}$ y $f_T$

La ganancia en alta frecuencia del transistor está determinada, básicamente, por los elementos capacitivos del circuito equivalente de la Figura 2.97. Generalmente, se utilizan dos especificaciones vinculadas con la respuesta en frecuencia del dispositivo: la frecuencia de corte  $f_{\beta}$  y la frecuencia de transición  $f_T$ , ambas medidas en condiciones de cortocircuito a la



salida ( $R_L = 0$ ) y para la configuración de Emisor Común. Para encontrar las expresiones de dichas frecuencias, utilizamos el modelo  $\pi$ -híbrido de la Figura 2.98, donde se ha aplicado el Teorema de Miller y se ha supuesto  $r_\mu \gg r_\pi$ .

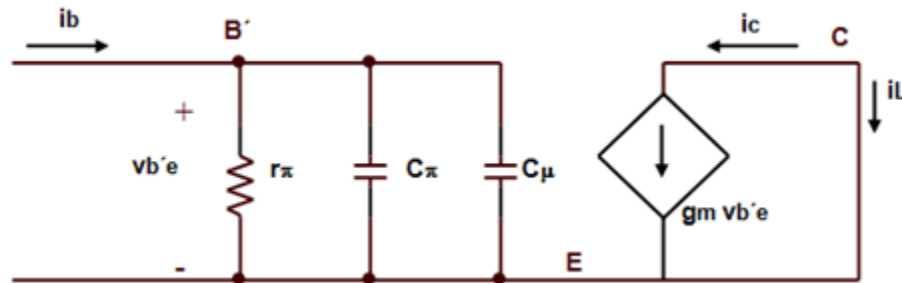


Figura 2.98: Modelo  $\pi$  híbrido para  $R_L=0$

En el circuito de la Figura 2.98 la corriente de base puede expresarse:

$$i_b = v_{b'e} \left[ \frac{1}{r_\pi} + j\omega (C_\mu + C_\pi) \right]$$

La corriente de salida en cortocircuito es:

$$i_L = -g_m v_{b'e}$$

Por lo tanto, la ganancia de corriente puede expresarse por:

$$A_i(j\omega) = \frac{i_L}{i_b} = \frac{-g_m}{\frac{1}{r_\pi} + j\omega (C_\pi + C_\mu)} = -\frac{h_{fe}}{1 + j\frac{\omega}{\omega_\beta}}$$

Se define la frecuencia de corte Beta ( $f_\beta$ ):

$$\omega_\beta = 2\pi f_\beta = \frac{1}{r_\pi (C_\pi + C_\mu)} = \frac{g_m}{h_{fe} (C_\pi + C_\mu)}$$

Cuando  $f = f_\beta$ , el módulo de la ganancia de corriente en EC en cortocircuito cae a  $1/\sqrt{2} \cong 0.707$  de su valor a frecuencias medias (3 dB).

$$|A_i(f_\beta)| = \frac{h_{fe}}{\sqrt{2}}$$

En la práctica, la aptitud de respuesta en frecuencia del transistor se define determinando la frecuencia, donde la magnitud de la ganancia de corriente en EC en cortocircuito vale uno. Esta

frecuencia se conoce como frecuencia de transición  $f_T$ , y es una medida de la frecuencia máxima útil del transistor, cuando es usado como amplificador.

$$|A_i(\omega_T)| = \left| \frac{i_L}{i_b} \right| = \left| \frac{-g_m}{\frac{1}{r_\pi} + j\omega_T (C_\pi + C_\mu)} \right| = \left| \frac{-h_{fe}}{1 + j\omega_T/\omega_\beta} \right| = 1$$

Debido a que se cumple  $h_{fe} \gg 1$ , operando sobre la expresión anterior resulta:

$$f_T = f_\beta \sqrt{h_{fe}^2 - 1} \cong f_\beta h_{fe}$$

$$f_T = \frac{g_m}{2\pi (C_\pi + C_\mu)}$$

Suele utilizarse el valor de la frecuencia de transición para determinar la capacitancia Base-Emissor, utilizando la relación:

$$C_\pi = \frac{g_m}{2\pi f_T} - C_{ob}$$

# CAPÍTULO 3

## Transistor de efecto de campo

### Generalidades

El fenómeno de modular la conductancia de un semiconductor por un campo eléctrico aplicado perpendicular a la superficie del semiconductor se denomina "efecto de campo". Los transistores basados en el efecto de campo (FET, *Field Effect Transistor*) son dispositivos en los cuales el control de la carga o de la corriente se efectúa mediante un campo eléctrico transversal que regula la conductancia entre los electrodos en una zona denominada canal.

El principio básico de funcionamiento de un dispositivo de efecto de campo es simple. El potencial aplicado al terminal denominado Puerta (G) controla la conductancia o resistencia de una región semiconductor denominada canal, a través de la cual circulan portadores libres (electrones o huecos), desde un terminal denominado Fuente (S) hacia un terminal denominado Drenador (D). El ancho del canal se modula mediante el potencial aplicado a Puerta, resultando en una variación de la corriente que circula por el mismo. Para que el dispositivo tenga un buen rendimiento (ganancia elevada), la Puerta debe estar muy bien aislada del canal. Según el tipo de aislamiento, resultan diferentes tipos de dispositivos. El JFET utiliza una juntura PN en polarización inversa para aislar la Puerta. El MESFET se utiliza una juntura Metal-Semiconductor, en tanto que el MISFET, un material aislante, separa la Puerta del canal. Cuando el aislante utilizado es dióxido de Silicio, ( $\text{SiO}_2$ ) el dispositivo se denomina MOSFET.

Los transistores de efecto de campo son unipolares porque el flujo de corriente está dominado por los portadores mayoritarios: electrones o huecos. Al ser un dispositivo unipolar, puede funcionar a velocidades elevadas porque la recombinación electrón-hueco no limita las características del dispositivo.

En este capítulo abordaremos el estudio de los transistores de efecto de campo MOSFET. Para interpretar su funcionamiento repasaremos los fundamentos físicos de la estructura MIS, unión Metal-Aislante-Semiconductor.

### Estructura MIS

El término MOS se utiliza para designar al sistema Metal-Óxido-Silicio, donde generalmente el óxido es dióxido de silicio ( $\text{SiO}_2$ ). El nombre más general corresponde a estructura MIS

(*Metal-Insulator-Semiconductor*) formada por la unión de un metal, un aislante y un semiconductor. Para entender el funcionamiento del transistor MOSFET debemos interpretar físicamente la estructura MIS, denominada también capacitor MOS, Figura 3.1.

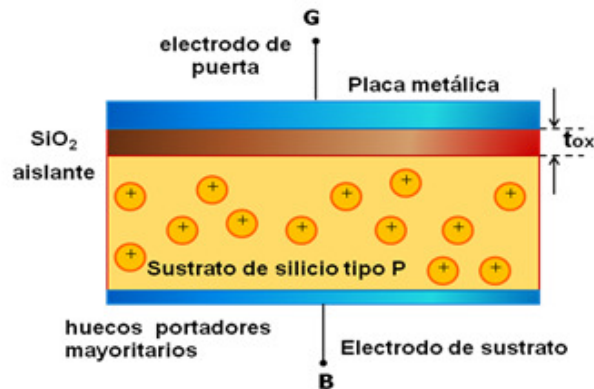


Figura 3.1: estructura MOS básica

En la Figura 3.1 se muestra la estructura básica de un capacitor MOS formado por una delgada capa de SiO<sub>2</sub> de espesor  $t_{ox}$ , intercalada entre un sustrato de silicio tipo P y una placa metálica. Esta última puede ser hecha de aluminio o de silicio policristalino fuertemente dopado (que tiene propiedades metálicas), y se denomina compuerta o puerta (G). Otra capa metálica se deposita sobre el sustrato formando un contacto eléctrico, que suele estar conectado al potencial de referencia, denominado contacto de sustrato (B). Se puede realizar una analogía del funcionamiento de la estructura MOS con el comportamiento de un capacitor de placas planas paralelas, Figura 3.2.

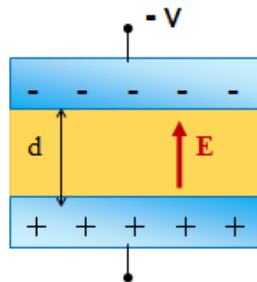


Figura 3.2: analogía a un capacitor de placas planas

Si se aplica un potencial  $V$  que hace a la placa superior negativa respecto a la placa inferior, existirá una carga sobre las placas. La placa superior se cargará en forma negativa y la placa inferior positiva, induciéndose un campo eléctrico  $E$  entre las placas. La capacidad por unidad de área es:

$$C = \frac{\epsilon}{d}$$

$\epsilon$  es la permitividad del aislante y  $d$  la distancia entre placas. La carga por unidad de área sobre cada placa se determina por:  $Q = C V$  y la magnitud del campo eléctrico:  $E = V/d$ . La

Figura 3.3 muestra la estructura de un capacitor MOS con sustrato de tipo P, para las mismas condiciones de polarización que el capacitor de la Figura 3.2.

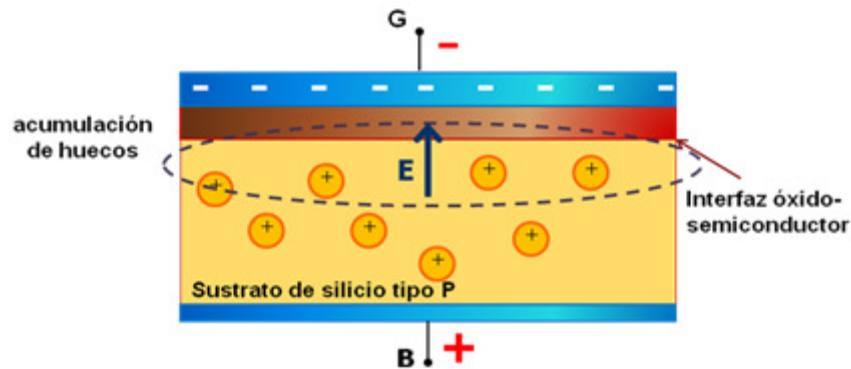


Figura 3.3: estructura MOS de sustrato P

La parte superior del metal de puerta será negativo respecto al sustrato y se inducirá un campo eléctrico E con el sentido mostrado en la Figura 3.2. Debido a la acción del campo E los huecos (portadores mayoritarios) experimentarán una fuerza hacia la interfaz óxido-semiconductor. Se producirá así una capa de acumulación de huecos en la juntura óxido-semiconductor similar a la carga positiva de la placa inferior del capacitor de placas planas paralelas de la Figura 3.2.

La Figura 3.4 muestra el comportamiento cuando se aplica la polaridad opuesta. Sobre la placa metálica de puerta existirá ahora una carga positiva induciéndose un campo eléctrico E de dirección opuesta al anterior.

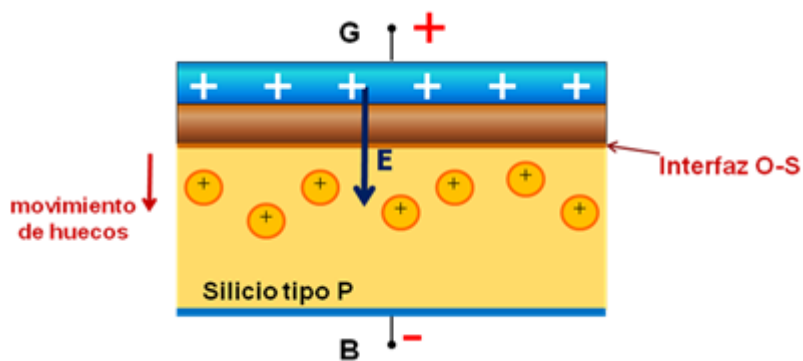


Figura 3.4

Si el campo eléctrico E penetra hacia el sustrato semiconductor, los huecos (portadores mayoritarios en el sustrato P) experimentarán una fuerza que los alejará de la interfaz óxido-semiconductor. Se crea así una región de carga espacial negativa debido a los átomos aceptores ionizados fijos. La carga negativa en la región de vaciamiento inducida es similar a la carga negativa sobre la placa inferior del capacitor de la Figura 3.2. La situación anterior para el capacitor MOS se representa en la Figura 3.5.

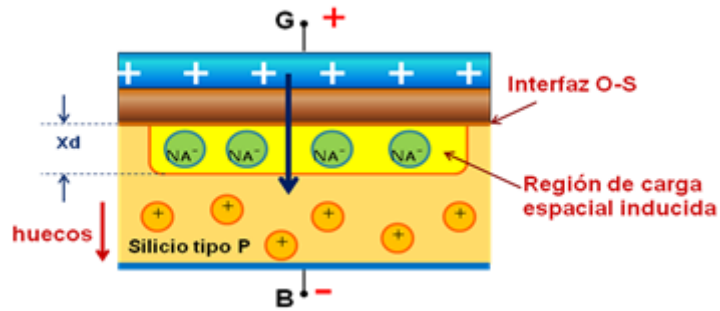


Figura 3.5: creación de una región de carga espacial

Al seguir aumentando la polarización de puerta, la región de carga espacial llega a un máximo. El campo eléctrico  $E$  tiene una intensidad suficiente como para atraer electrones desde el interior del sustrato semiconductor, donde son portadores minoritarios, hacia la interfaz óxido-semiconductor, Figura 3.6.

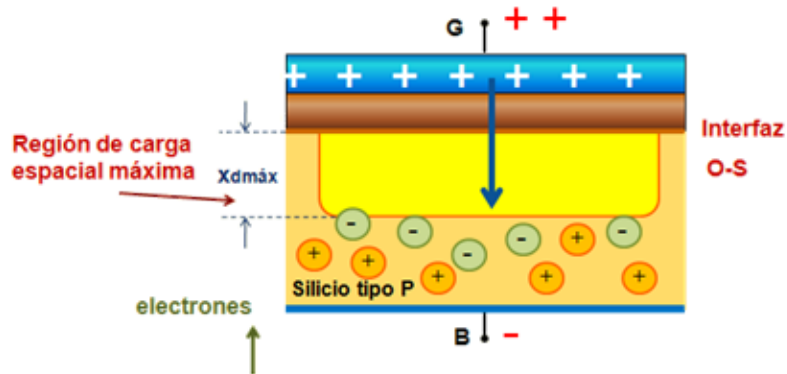


Figura 3.6: electrones se mueven hacia la interfaz O-S

Al aumentar la polarización de puerta aún más, llega un momento en que la cantidad de electrones acumulados bajo la región de óxido forma una capa superficial de carga negativa que cambia las propiedades del semiconductor en esa zona. Para una tensión de puerta  $V_{GB} = V_T$ , denominada potencial umbral, la región semiconductor bajo el óxido tiene propiedades de semiconductor tipo N, en tanto que el resto mantiene las propiedades del sustrato P, Figura 3.7.

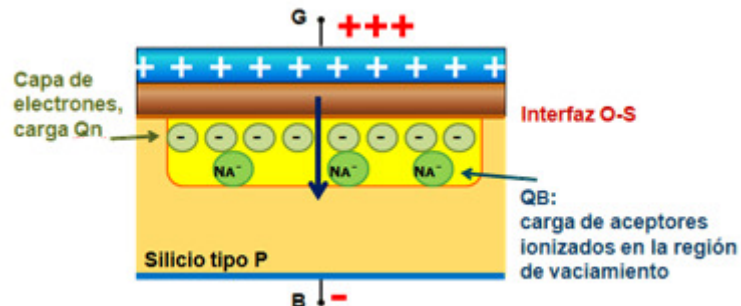


Figura 3.7: formación de una capa de electrones en la interfaz O-S

El comportamiento de esta estructura MIS será la base de funcionamiento del transistor MOSFET. Se destacan los siguientes aspectos:

- Formación de una capa superficial de electrones en la zona de interfaz óxido-semiconductor bajo el óxido.
- El potencial  $V_{GB}$  que produce este efecto se denomina potencial umbral  $V_T$ .
- El potencial umbral  $V_T$  es positivo para un sustrato de tipo P.
- $V_T$  se controla en el proceso de fabricación. Depende del tipo y dopaje del sustrato, y del material y espesor  $t_{ox}$  del óxido.

## Interpretación del efecto de la polarización de puerta. Diagrama de bandas de energía

En la Figura 3.8 se muestra el diagrama de bandas de energía para una estructura MOS ideal formada sobre un sustrato de silicio de tipo P que, como veremos después, se utilizará para formar transistores MOSFET de canal N.

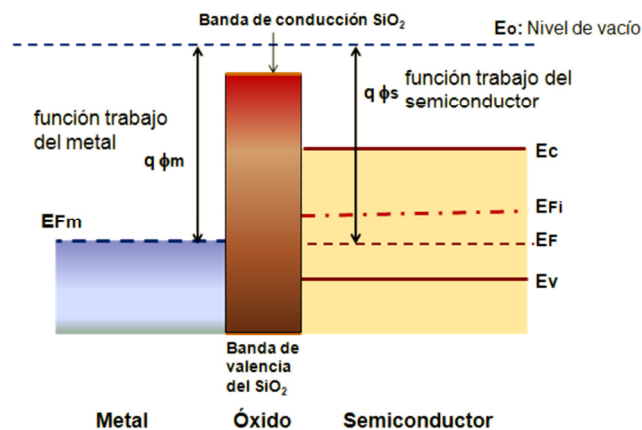


Figura 3.8: diagrama de bandas de energía para MOS ideal

En la Figura 3.8,  $q\phi_m$  es la función trabajo del metal: energía necesaria para liberar a un electrón del metal, diferencia entre las energías del nivel de vacío  $E_o$  y el nivel de Fermi en el metal  $E_{Fm}$ . El aislante se modela como un semiconductor con una banda prohibida muy grande. Para este caso particular, se considera que el potencial aplicado a la puerta es nulo ( $V_G = 0$ ), que las funciones trabajo del metal  $\phi_m$  y del semiconductor  $\phi_s$  son iguales, y que la región del óxido está desprovista de cargas (óxido ideal).

Cuando se aplica una tensión a la puerta ( $V_G \neq 0$ ), se produce una modificación en la estructura de bandas de energía del dispositivo MOS. Se considera que la tensión se aplica sobre el contacto de puerta (G) y que el contacto de sustrato (B) se mantiene a potencial de tierra. Si se supone que el semiconductor permanece en equilibrio, independientemente de la tensión aplicada a la puerta, la energía de Fermi del semiconductor permanece invariable como función de la posición y no se ve afectada por la polarización aplicada. Las energías de Fermi en los extremos de la estructura se separan en una cantidad igual a la tensión aplicada ( $qV_G$ ), de modo que se cumple:

$$E_{Fm} - E_F = -q V_G$$

Las posiciones relativas de los niveles de Fermi se mueven hacia arriba o hacia abajo de acuerdo a la polaridad de la tensión aplicada. Como el contacto del sustrato semiconductor está al potencial de tierra, permanece fijo. El lado del metal se moverá hacia arriba si  $V_G < 0$  o hacia abajo si  $V_G > 0$ . Como las alturas de las barreras no cambian con la tensión aplicada, el movimiento del nivel de Fermi del metal respecto al nivel de Fermi del semiconductor provoca una distorsión del diagrama de bandas. En el metal, como es una región equipotencial, no se produce distorsión. En el óxido y en el semiconductor las bandas de energía se curvan, presentando una pendiente hacia arriba cuando  $V_G > 0$  y una pendiente hacia abajo cuando  $V_G < 0$ .

Cuando se aplica a la puerta un potencial negativo  $V_G < 0$ , aparece una carga negativa depositada sobre el metal y una carga neta igual pero positiva se acumula sobre la superficie del semiconductor. Se produce una acumulación de huecos en la interface óxido-semiconductor. Este comportamiento se denomina modo de acumulación. El diagrama de bandas de energía del semiconductor se curva en las cercanías de la interfaz para adecuar la acumulación de huecos. En la región cercana a la interfaz óxido-semiconductor, el material se comporta como si fuera más de tipo P que en el interior. Se verifica este comportamiento observando la diferencia entre el nivel de Fermi intrínseco y el nivel de Fermi en la región de interfaz y en una región más lejana en el interior del semiconductor, Figura 3.9. Se aprecia esta condición analizando la concentración de portadores. En la zona de interfaz O-S el material es comporta como más de tipo P que en el interior.

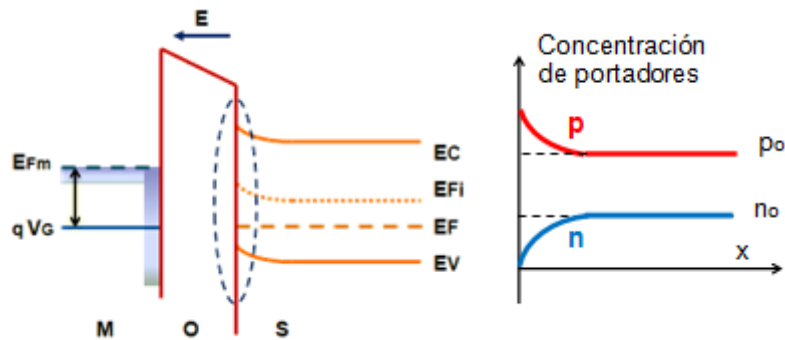


Figura 3.8: diagrama de bandas en modo de acumulación

Cuando se aplica a la puerta un potencial positivo  $V_G > 0$ , los huecos (portadores mayoritarios en el sustrato tipo P) son repelidos desde la superficie del semiconductor. Al alejarse de la superficie de la interfaz, dejan átomos aceptores ionizados que forman una región de vaciamiento. El nivel de Fermi del metal baja una cantidad  $q V_G$  respecto al nivel de Fermi del semiconductor y las bandas se curvan hacia abajo, Figura 3.9. En este caso, la concentración de huecos en la interfaz óxido-semiconductor es menor que la concentración de fondo ( $N_A$  para sustrato de tipo P) y se denomina modo de vaciamiento o agotamiento.



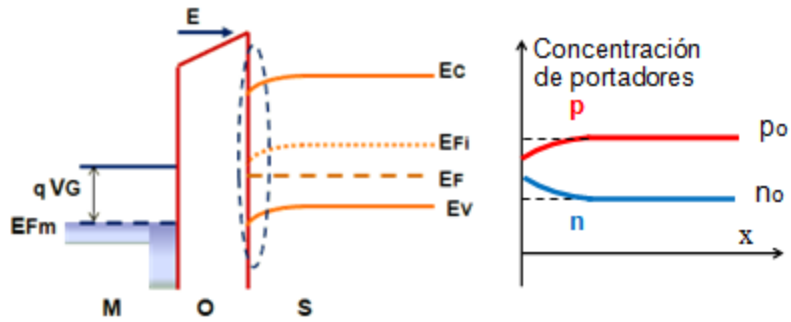


Figura 3.9: diagrama de bandas en modo de vaciamiento

Si se continúa incrementando la tensión positiva aplicada a la puerta ( $V_G \gg 0$ ) las bandas del semiconductor se curvan aún más. Eventualmente,  $E_F$  en la superficie se encontrará en la mitad entre las bandas de conducción y de valencia ( $E_F = E_{Fi}$ ). En ese punto, la concentración de electrones (portadores minoritarios en el sustrato tipo P) en la superficie iguala a la concentración de huecos. Se denomina punto de inversión, Figura 3.10.

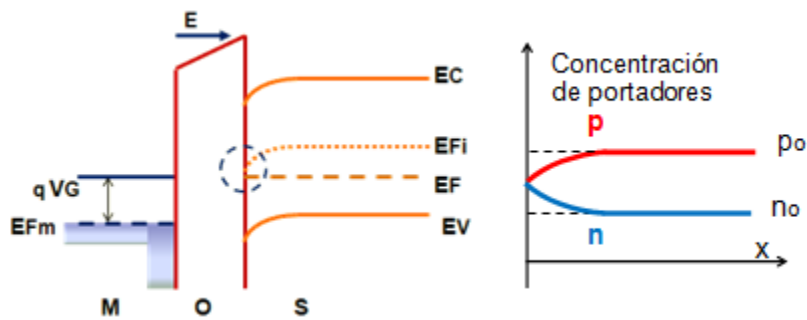


Figura 3.10: diagrama de bandas en punto de inversión

Para una tensión mayor  $E_{Fi}$  cae por debajo de  $E_F$  como se muestra en la Figura 3.11 y la densidad de electrones comienza a incrementarse por encima de la concentración de huecos. Este punto marca el comienzo del denominado modo de inversión en el cual la zona de semiconductor cercana a la interfaz tiene propiedades de semiconductor de tipo N.

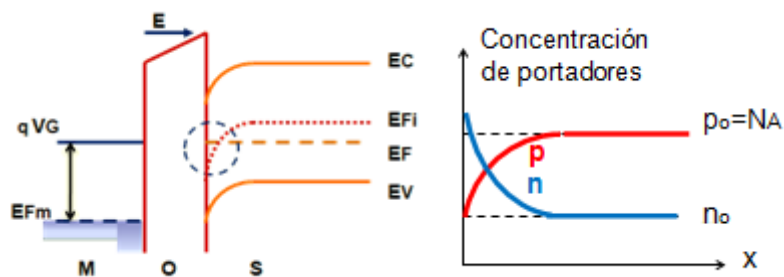


Figura 3.11: diagrama de bandas en modo de inversión

A partir del punto de inversión cambian las propiedades del semiconductor en la superficie comportándose como de tipo N. La carga total por unidad de área  $Q_s$  almacenada en el semiconductor se compone de: una carga  $Q_B$  asociada con los aceptores ionizados en la región de agotamiento y una carga  $Q_n$  asociada con los electrones en la superficie:  $Q_s = Q_B + Q_n$ . Al principio de la inversión, la concentración de electrones en la superficie es pequeña comparada con la concentración de aceptores ionizados. En ese caso se dice que el semiconductor trabaja en régimen de inversión débil.

Aumentando aún más la tensión  $V_G$  se llega al punto en el cual la concentración de electrones en la superficie iguala a la concentración de aceptores ionizados. Ese punto se conoce como inversión fuerte, y la región en la superficie con esa concentración de electrones se llama capa de inversión. El valor de  $V_G$  que crea la condición de fuerte inversión se denomina tensión umbral  $V_T$ , y es uno de los parámetros más importantes del capacitor MOS.

## Transistor MOSFET normalmente bloqueado

La Figura 3.12 muestra un esquema simplificado de un transistor de efecto de campo MOSFET de canal N, normalmente bloqueado o de acumulación y su símbolo circuital.

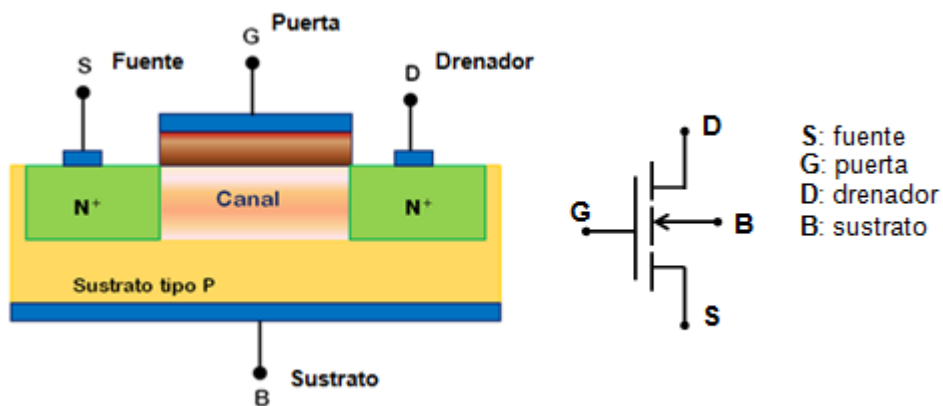


Figura 3.12: esquema de un MOSFET normalmente bloqueado de canal N

Consta de un sustrato de Silicio tipo P que contiene dos regiones de silicio tipo N fuertemente impurificadas ( $N^+$ ). Entre esas dos regiones N, crece una delgada capa de óxido (dióxido de silicio). Sobre la misma, se deposita una capa metálica que forma el terminal denominado Puerta (G). En las regiones  $N^+$  y el sustrato, también se realizan contactos denominados Fuente (S), Drenador (D) y Sustrato (B). En la mayoría de las aplicaciones el terminal de Sustrato está al mismo potencial que Fuente. La región que se encuentra bajo la capa de óxido entre las dos regiones  $N^+$ , se denomina canal.

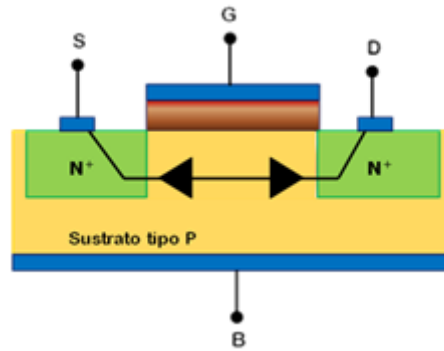


Figura 3.13: MOSFET normalmente bloqueado sin polarización

Sin tensión aplicada, las regiones de fuente S y drenador D forman uniones PN en oposición, de modo que entre ellas se presenta una resistencia muy elevada, del orden de  $10^{12} \Omega$ , Figura 3.13. Entre las regiones de puerta y sustrato, se forma una estructura de capacitor MOS, Figura 3.14. En particular analizaremos el funcionamiento del transistor MOSFET con el sustrato B al potencial de fuente S.

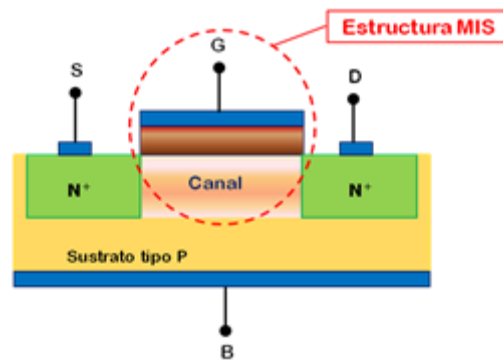


Figura 3.14: Estructura MIS en el transistor MOSFET

Aplicando los conceptos estudiados del funcionamiento del capacitor MOS, para  $V_{GS} > 0$ , se acumula una carga positiva sobre la puerta y una carga negativa sobre el sustrato, formándose una región de agotamiento de ancho  $x_d$  en la zona de interfaz O-S. Cuando el potencial  $V_{GS}$  tiene el valor necesario para llegar al punto de inversión (el nivel de Fermi intrínseco en la interfaz óxido-semiconductor coincide con el nivel de Fermi del semiconductor), la región de agotamiento llega a un valor máximo  $x_{d\text{máx}}$ . Mayores incrementos en la tensión de puerta  $V_{GS}$  no producen cambios en la región de agotamiento, pero se induce una delgada capa de electrones en la interfaz óxido-semiconductor, formando un canal conductor que conecta las regiones de fuente y drenador. Este canal puede modularse mediante la tensión de polarización de la puerta  $V_{GS}$ . La tensión de puerta  $V_{GS}$  requerida para producir la capa de inversión se denomina tensión umbral  $V_T$ . Si  $V_{GS} > V_T$  la altura del canal aumenta debido a que más electrones son atraídos hacia la zona de interfaz, Figura 3.15.

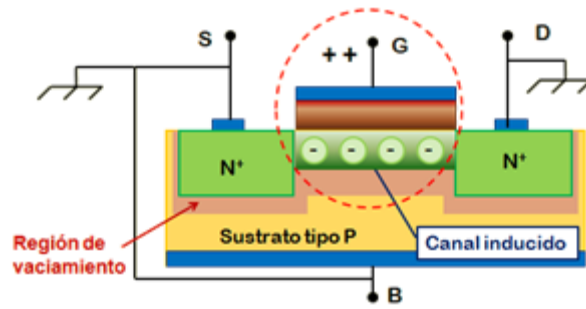


Figura 3.15: formación de un canal inducido

Supongamos que en las condiciones de polarización de inversión  $V_{GS} > V_T$ , la tensión de drenador  $V_{DS}$  se incrementa desde cero. Para  $V_{DS} = 0$  no se establece una corriente. Cuando  $V_{DS}$  toma pequeños valores positivos, el canal inducido se comporta como un resistor y fluye una corriente por drenador proporcional al potencial  $V_{DS}$  aplicado, Figura 3.16. Para esta condición de polarización, la relación entre la corriente de drenador  $I_{DS}$  y la tensión  $V_{DS}$  puede escribirse:

$$I_{DS} = G_d V_{DS}$$

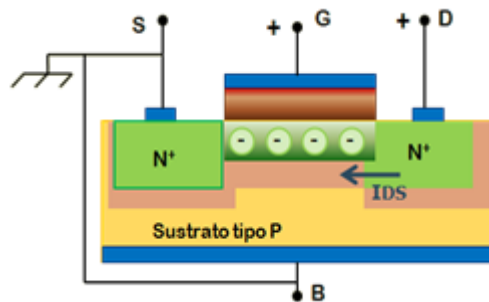


Figura 3.16: establecimiento de una corriente  $I_{DS}$

$G_d$  es la conductancia del canal para pequeños valores de  $V_{DS}$ , que puede calcularse:

$$G_d = \frac{w}{L} \mu_n |Q_n|$$

$\mu_n$  es la movilidad de los electrones en la capa de inversión,  $Q_n$  es la magnitud de la carga en la capa de inversión por unidad de área,  $L$  es la longitud del canal y  $w$  es el ancho del canal (perpendicular al plano del dibujo de la Figura 3.16). La carga en la capa de inversión es función del potencial de la puerta ( $V_{GS}$ ) y, por lo tanto, la acción del transistor MOSFET es la modulación de la conductancia del canal por medio de la tensión de puerta. La Figura 3.17 muestra la característica  $I_{DS}$ - $V_{DS}$  que corresponde a pequeños valores de  $V_{DS}$  para  $V_{GS} > V_T$ . Esta zona se denomina región lineal. En esta zona el dispositivo se comporta como un resistor controlado por tensión.

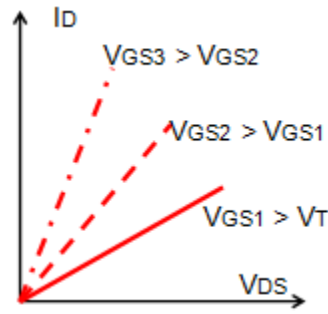


Figura 3.17: región de funcionamiento lineal

Al seguir aumentando la tensión  $V_{DS}$ , manteniendo una tensión  $V_{GS}$  constante por encima de  $V_T$ , la tensión entre la puerta y los puntos a lo largo de canal disminuye desde  $V_{GS}$  en el extremo de fuente a  $(V_{GS} - V_{DS})$  en el extremo de Drenador. Como la altura del canal depende de esta tensión, el canal no presentará una altura uniforme sino que será más alto en el extremo de Fuente, Figura 3.18.

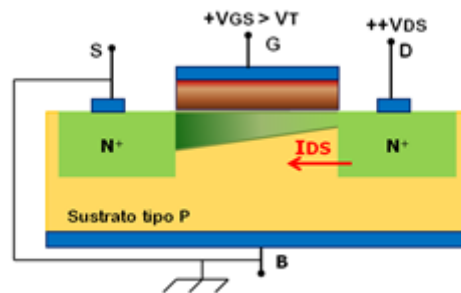


Figura 3.18: región de funcionamiento no lineal

En la Figura 3.19 se muestra la variación de la altura de canal en función del aumento de la tensión  $V_{DS}$ .

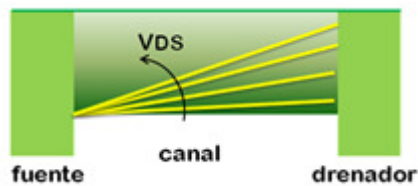


Figura 3.19: variación de la altura del canal en función de  $V_{DS}$

A medida que  $V_{DS}$  aumenta el canal se estrecha en el extremo de Drenador variando la resistencia vista entre los extremos de Drenador y Fuente. Como consecuencia, la característica  $I_{DS}-V_{DS}$  comienza a curvarse, Figura 3.20. Esta región de funcionamiento se denomina no lineal.

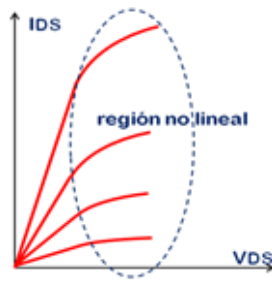


Figura 3.20: característica ID-VDS en la región no lineal

Si la tensión  $V_{DS}$  sigue en aumento, se llega a un valor de tensión para el cual la densidad de carga en el terminal de drenador se anula, provocando que la pendiente de la característica ID-S-VDS se anule. El valor de tensión correspondiente, se denomina tensión de saturación  $V_{DSsat}$ , Figura 3.21, y está dada por la relación:  $V_{DSsat} = V_{GS} - V_T$ .

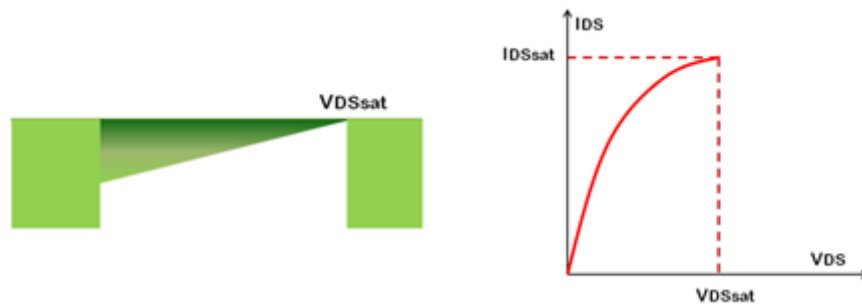


Figura 3.21: tensión de saturación  $V_{DSsat}$

Para tensiones  $V_{DS} > V_{DSsat}$  el punto donde se cierra el canal se mueve hacia el terminal de Fuente. Los portadores se mueven por el canal hasta ese punto y luego son inyectados, por el campo presente, hacia el Drenador. Para un dispositivo ideal, la corriente se mantiene constante a partir del punto  $V_{DSsat}$ , Figura 3.22. Esta zona de la característica ID-S-VDS se conoce como región de saturación.

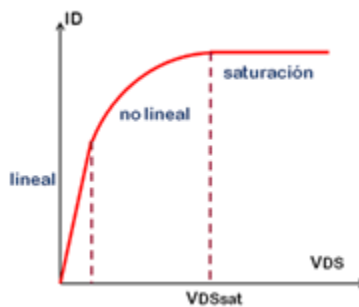


Figura 3.22: región de saturación

Podemos determinar el comportamiento del dispositivo para un conjunto de polarizaciones de puerta y drenador, determinando así la característica ID-S-VDS completa para un MOSFET de canal N (sustrato tipo P). Cuando  $V_{GS} \leq V_T$  la tensión de puerta no permite la creación del

canal superficial y la corriente de drenador  $I_{DS}$  es nula para cualquier polarización aplicada. Para  $V_{GS} > V_T$  la característica seguirá la forma de la Figura 3.22.

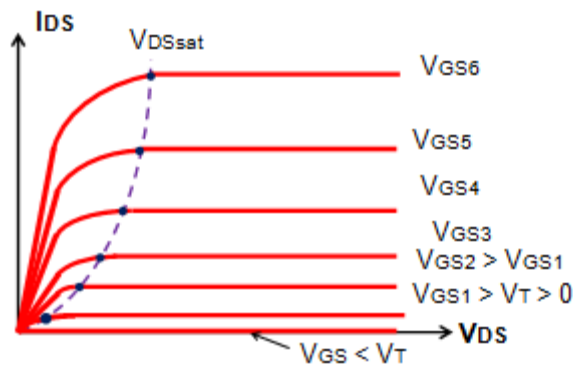


Figura 3.22: característica  $I_{DS}$ - $V_{DS}$  ideal

## Transistor MOSFET normalmente conductor

La Figura 3.23 muestra otro tipo de dispositivo denominado MOSFET de canal N en modo de vaciamiento o normalmente conductor. A diferencia del anterior, una región conductiva de canal N, ya formada desde el proceso de fabricación, se extiende bajo la región de óxido. En este dispositivo existe un canal ya formado y se establece una corriente aún cuando la tensión de Puerta sea nula.

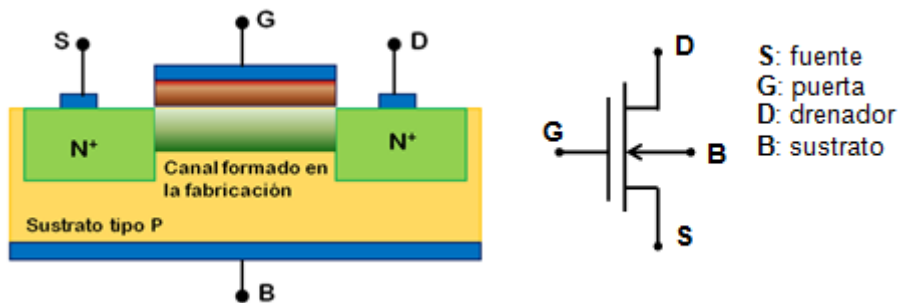


Figura 3.23: esquema de un MOSFET normalmente conductor de canal N

La denominación vaciamiento se refiere a que es necesario agotar o vaciar de portadores el canal para que se anule la corriente. Para lograr este efecto se debe aplicar una tensión negativa en la Puerta. En la Figura 3.23 también se muestra el símbolo esquemático.

Al aplicar una tensión entre Puerta y Fuente negativa, se reduce el canal agotándolo de electrones, por lo que habrá algún valor de tensión  $V_{GS}$  que anula la presencia del canal conductor y la corriente se reduce a cero. Si  $V_{GS} \geq 0$  el canal se hace más conductor incrementando, en consecuencia, la corriente por encima de la denominada  $I_{DSS}$ ,  $I_{DS}$  para  $V_{GS} = 0$  V.

La tensión  $V_{GS}$ , que anula la circulación de corriente entre Drenador y Fuente, se denomina  $V_{GS}$  de corte ( $V_{GS(Off)} = V_p$ ) en las hojas de datos del dispositivo. La Figura 3.24 muestra la característica  $I_{DS}$ - $V_{DS}$  para un MOSFET de canal N normalmente conductor.

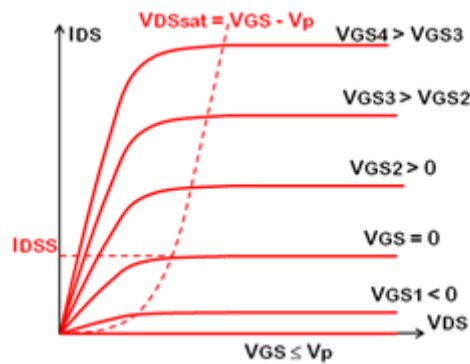


Figura 3.24: característica  $I_{DS}$ - $V_{DS}$  de un MOSFET normalmente conductor

Las Figuras 3.25 a) y 3.25 b) muestran las características de transferencia  $I_{DS}$ - $V_{GS}$  en la región de saturación para un MOSFET de enriquecimiento y uno de agotamiento.

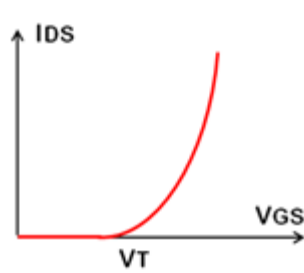


Figura 3.25 a)

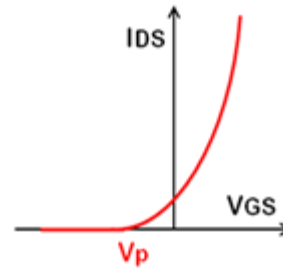


Figura 3.25 b)

## Transistor MOSFET: análisis cuantitativo

La Figura 3.26 muestra el esquema de un MOSFET normalmente bloqueado de canal N donde el sustrato se halla conectado a tierra ( $V_{BS}=0$ ) y el potencial de fuente se toma como referencia. La corriente  $I_G$  (corriente de puerta) se considera nula porque el óxido de silicio ( $\text{SiO}_2$ ) es un buen aislante eléctrico y, además, se lo considera ideal.

Cuando la tensión aplicada a la puerta es menor que la tensión umbral ( $V_{GS} < V_T$ ), no se crea el canal conductor. Para cualquier polaridad de la tensión de drenador  $V_{DS}$ , entre ambos terminales, aparece una juntura PN polarizada inversamente y no hay corriente. En este caso el transistor se encuentra cortado, resultando  $I_{DS} = 0$ .

Al aplicar una tensión de polarización en la puerta  $V_{GS}$  mayor a  $V_T$ , se induce un canal conductor, de modo que al aplicar una tensión en drenador ( $V_{DS}$ ), se origina una corriente  $I_{DS}$  entre drenador y fuente.



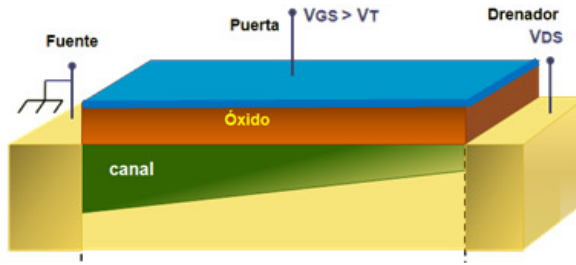


Figura 3.26: esquema físico de un MOSFET normalmente bloqueado de canal N

La Figura 3.27 muestra una descripción más detallada en la cual se ha asignado un eje  $x$  a lo largo del canal y se ha tomado el origen en el borde de la región de fuente.

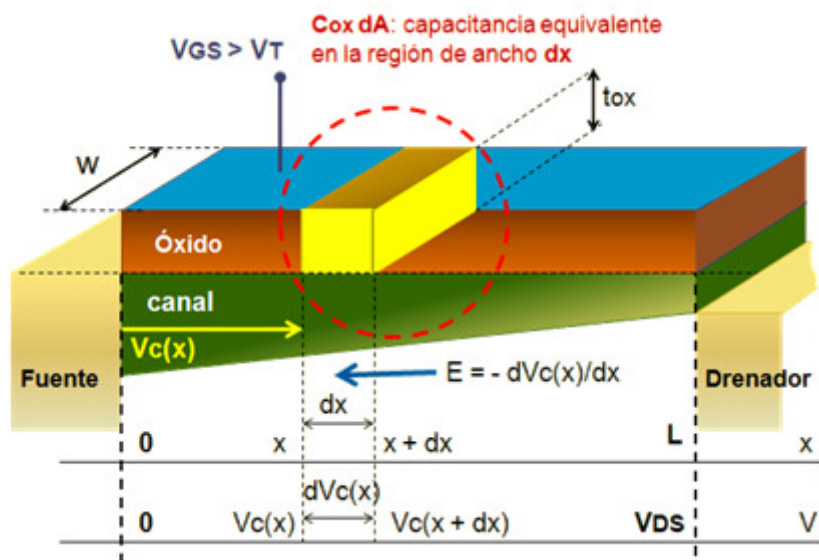


Figura 3.27

Como se vio anteriormente, la región de puerta y el canal, forman un capacitor de placas planas paralelas con el óxido como aislante, Figura 3.28.

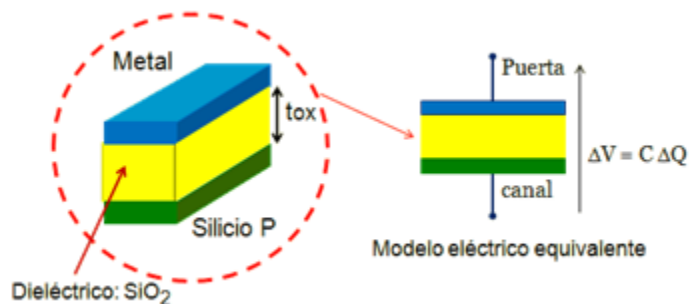


Figura 3.28: estructura de capacitor MOS

La capacitancia por unidad de área en la región de puerta está dada por:

$$C_{ox} = \frac{\epsilon_{ox}}{t_{ox}}$$

La capacitancia total en un intervalo  $dx$  será:

$$C_{ox} = \frac{\epsilon_{ox}}{t_{ox}} w dx$$

A una distancia  $x$  sobre el canal, la tensión del canal respecto a la fuente es  $V_c(x)$  y el potencial puerta-canal resulta:  $V_{GS} - V_c(x)$ , Figura 3.27.

Si la tensión  $V_{GS} - V_c(x)$  excede al potencial umbral  $V_T$ , se puede calcular la carga total inducida en el canal por unidad de superficie ( $Q_n$ ) como:

$$Q_n(x) = C_{ox} [V_{GS} - V_c(x) - V_T]$$

Para mayor claridad se dibuja en forma ampliada, una sección de canal de ancho  $dx$  como se muestra en la Figura 3.29.

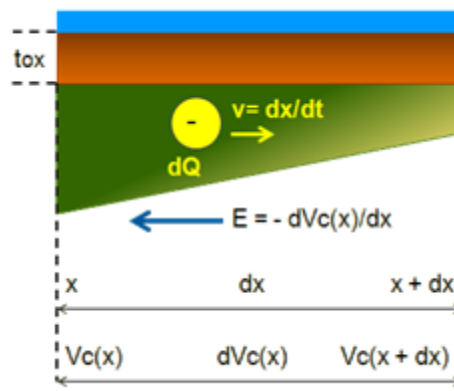


Figura 3.29: descripción física en  $dx$

La tensión aplicada entre drenador y fuente genera un campo eléctrico a lo largo de canal que en el punto  $x$  puede expresarse:

$$E(x) = - \frac{dV_c(x)}{dx}$$

El campo eléctrico  $E$  desplazará la carga  $dQ$  hacia el drenador con una velocidad  $v = dx/dt$ :

$$v = \frac{dx}{dt} = - \mu_n E(x) = \mu_n \frac{dV_c(x)}{dx}$$

$\mu_n$  es la movilidad de los electrones en el canal. La corriente de desplazamiento  $i$  puede expresarse:

$$i = \frac{dq}{dt} = \frac{dq}{dx} \frac{dx}{dt}$$

Reemplazando las relaciones anteriores:

$$i = -\mu_n C_{ox} w [V_{GS} - V_T - V_c(x)] \frac{dV_c(x)}{dx}$$

Dado que la corriente  $i$  debe ser constante en todos los puntos a lo largo del canal, será igual en valor a la corriente  $I_{DS}$ , pero de signo contrario, ya que  $I_{DS}$  convencionalmente corresponde al movimiento de cargas positivas. De esta forma:

$$I_{DS} = \mu_n C_{ox} w [V_{GS} - V_T - V_c(x)] \frac{dV_c(x)}{dx}$$

$$I_{DS} dx = \mu_n C_{ox} w [V_{GS} - V_T - V_c(x)] dV_c(x)$$

$$\int_0^L I_{DS} dx = \int_0^{V_{DS}} \mu_n C_{ox} w [V_{GS} - V_T - V_c(x)] dV_c(x)$$

Resolviendo se obtiene la ecuación que representa la característica  $I_{DS} = f(V_{DS}, V_{GS})$  para un transistor MOSFET de canal N normalmente bloqueado:

$$I_{DS} = \mu_n C_{ox} \frac{w}{L} \left[ (V_{GS} - V_T) V_{DS} - \frac{1}{2} V_{DS}^2 \right]$$

Esta ecuación es válida hasta el comienzo de la zona de saturación. En ese punto la corriente es máxima y permanece constante para un dispositivo ideal. Si derivamos la ecuación anterior para calcular el máximo, se puede encontrar el valor de  $V_{DSsat}$ , resultando:  $V_{DSsat} = V_{GS} - V_T$ .

$$I_{DSsat} = \frac{1}{2} \mu_n C_{ox} \frac{w}{L} (V_{GS} - V_T)^2$$

La ecuación anterior representa la característica  $I_{DS} = f(V_{DS}, V_{GS})$  en la región de saturación, Figura 3.30.

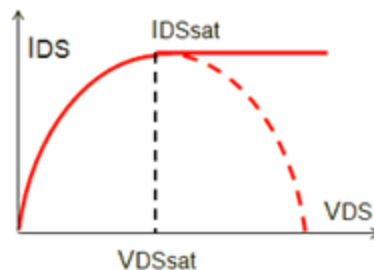


Figura 3.30: corriente de saturación  $I_{DSsat}$

Para la región donde  $V_{DS} < V_{DSsat}$  (región de no saturación):

$$I_{DS} = k [ 2 (V_{GS} - V_T) V_{DS} - V_{DS}^2 ]$$

Para la región donde  $V_{DS} \geq V_{DSsat}$  (región de saturación):

$$I_{DS} = k (V_{GS} - V_T)^2$$

El parámetro  $k$  es función de las características constructivas y para el dispositivo de canal N está dado por:

$$k = \frac{w \mu_n C_{ox}}{2 L}$$

$C_{ox}$  es la capacitancia del óxido por unidad de área,  $t_{ox}$  el espesor del óxido,  $\mu_n$  la movilidad de los electrones,  $w$  y  $L$  el ancho y longitud del canal, respectivamente.

La relación  $w/L$  se denomina relación de aspecto y es un parámetro de diseño para los transistores MOSFET.

La Figura 3.31 resume las características de salida y de transferencia para los distintos tipos de MOSFET.

	Estructura básica	Símbolo	Característica de salida	Característica de transferencia
MOSFET de canal N Normalmente bloqueado				
MOSFET de canal N Normalmente conductor				
MOSFET de canal P Normalmente bloqueado				
MOSFET de canal P Normalmente conductor				

Figura 3.31: características de distintos tipos de MOSFET

## Circuitos de polarización

Trataremos los circuitos de polarización suponiendo que el dispositivo trabaja en la región de saturación. La corriente  $I_{DS}$  puede expresarse:

$$I_{DSsat} = k (V_{GS} - V_T)^2$$

El circuito de polarización más simple corresponde al método de polarización fija, por el cual se obtiene la tensión  $V_{GS}$  a través de una fuente de alimentación externa  $V_{GG}$ .

El circuito de la Figura 3.32 es una configuración típica para polarizar un transistor MOSFET de canal N normalmente bloqueado.

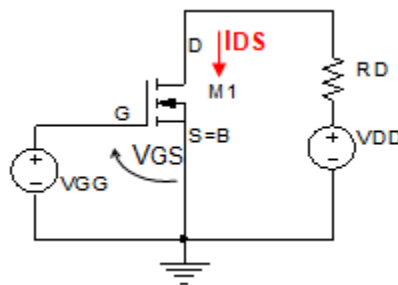


Figura 3.32: circuito de polarización fija

Como  $V_{GS} = V_{GG}$ , la corriente queda determinada por:  $I_{DSsat} = k (V_{GG} - V_T)^2$

Si bien este circuito es muy sencillo, presenta algunos inconvenientes que lo hacen poco práctico. En primer lugar la necesidad de otra fuente de alimentación aparte de  $V_{DD}$ . Por otra parte, siempre se pueden producir variaciones durante el proceso de fabricación que hacen que dos dispositivos no sean exactamente iguales. En la Figura 3.33 se muestra tal situación donde  $M1$  y  $M2$  representan dos dispositivos de la misma familia que presentan dispersión en sus parámetros. Al aplicar una polarización  $V_{GS} = V_{GG}$  se produce una gran dispersión en los valores de la corriente de polarización:  $\Delta I_{DS} = I_{DS1} - I_{DS2}$ .

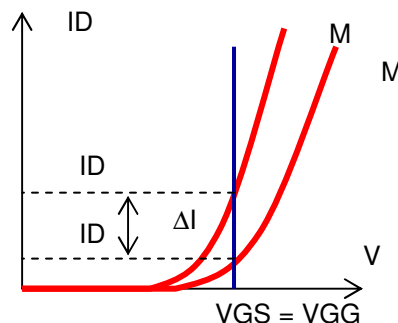


Figura 3.33: dispersión en los dispositivos para polarización fija

En la Figura 3.34 se muestra una versión mejorada del circuito anterior, agregando un resistor de valor  $R_s$  entre la fuente y tierra. La tensión de polarización  $V_{GS}$  queda determinada por  $V_{GG}$  y la caída de tensión en  $R_s$ :

$$V_{GG} = V_{GS} + I_{DS} R_s$$

$$V_{GS} = V_{GG} - I_{DS} R_s$$

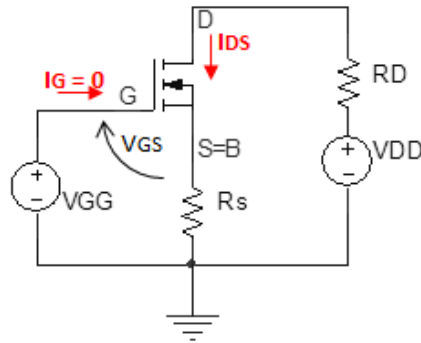


Figura 3.34: circuito de polarización con resistencia de fuente

Como  $V_{GG}$  es constante si la corriente  $I_{DS}$  aumenta, aumenta la caída de tensión  $I_{DS} R_s$  y  $V_{GS}$  disminuye, produciendo una compensación que estabiliza el punto Q. En la Figura 3.35 se aprecia una menor variación en la corriente  $I_{DS}$ , frente a dispersiones en los dispositivos.

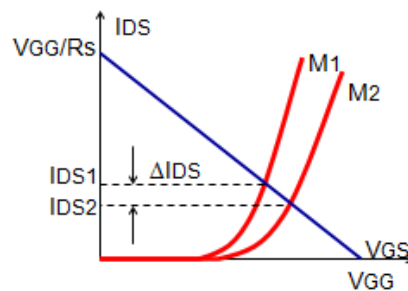


Figura 3.34: efecto en la dispersión en los dispositivos para polarización por  $R_s$

Se puede eliminar la necesidad de la fuente  $V_{GG}$  reemplazando por un divisor de tensión en la puerta G, Figura 3.35.

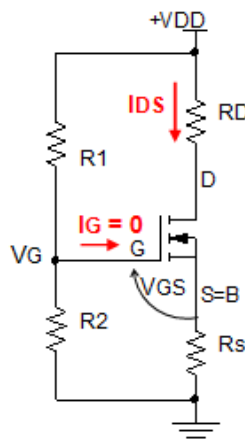


Figura 3.35: circuito de polarización con divisor de tensión en puerta

Esta configuración permite establecer un punto de reposo Q suficientemente independiente de los parámetros del dispositivo. La Figura 3.36 muestra la obtención del punto Q a partir de la característica de transferencia. Debido a que  $I_G = 0$ ,  $R_1$  y  $R_2$  pueden elegirse de valor muy alto [ $M\Omega$ ], permitiendo una elevada impedancia de entrada.

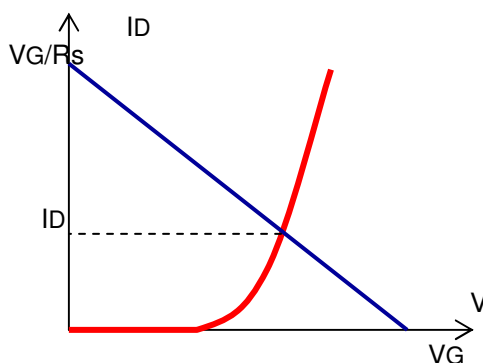
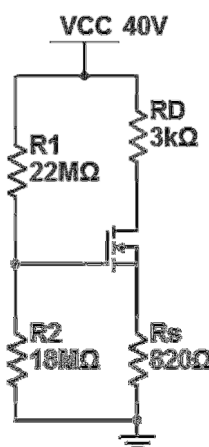


Figura 3.36: obtención del punto de polarización

Como ejemplo, calcularemos el punto de polarización Q en el circuito de la Figura 3.37, utilizando el transistor 2N4351, cuyos datos se encuentran en la Figura 3.38.



$$V_G = V_{DD} \frac{R_2}{R_1 + R_2} = 18 \text{ V}$$

$$R_G = \frac{R_1 R_2}{R_1 + R_2} = 9.9 \text{ M}\Omega$$

Figura 3.37

ELECTRICAL CHARACTERISTICS @ 25 °C (unless otherwise stated) ( $V_{SB} = 0V$  unless otherwise stated)

SYMBOL	CHARACTERISTIC	MIN	TYP	MAX	UNITS	CONDITIONS
$BV_{DSS}$	Drain to Source Breakdown Voltage	25			V	$I_D = 10\mu A, V_{GS} = 0V$
$V_{DS(on)}$	Drain to Source "On" Voltage			1		$I_D = 2mA, V_{GS} = 10V$
$V_{GS(th)}$	Gate to Source Threshold Voltage	1		5		$V_{DS} = 10V, I_D = 10\mu A$
$I_{GSS}$	Gate Leakage Current			10	pA	$V_{GS} = \pm 30V, V_{DS} = 0V$
$I_{DSS}$	Drain Leakage Current "Off"			10	nA	$V_{DS} = 10V, V_{GS} = 0V$
$I_{D(on)}$	Drain Current "On"	3			mA	$V_{GS} = 10V, V_{DS} = 10V$
$g_{fs}$	Forward Transconductance	1000			$\mu S$	$V_{DS} = 10V, I_D = 2mA, f = 1MHz$
$r_{DS(on)}$	Drain to Source "On" Resistance			300	$\Omega$	$V_{GS} = 10V, I_D = 0A, f = 1kHz$

Figura 3.38: datos del MOSFET 2N4351

De las hojas de datos se extraen los parámetros necesarios para caracterizar al dispositivo. El primero es la tensión umbral  $V_T$  denominada  $V_{GS(Th)}$ . Como puede apreciarse, existe dispersión de valores, por lo que se elige:  $V_T = V_{GS(Th)} = 5 \text{ V}$ . El otro parámetro necesario para caracterizar al dispositivo es  $k$ . Generalmente, este parámetro se da en forma indirecta a través del valor  $I_{D(on)}$ . Esta corriente establece un valor de  $3 \text{ mA}$  para  $V_{GS} = 10 \text{ V}$ , de donde:

$$k = \frac{I_{D(on)}}{(V_{GS} - V_T)^2} = 0.12 \frac{\text{mA}}{\text{V}^2}$$

$$I_{DS} = 0.12 \text{ mA/V}^2 (V_{GS} - V_T)^2 = 0.12 (V_{GS} - 5 \text{ V})^2$$

$$V_{GS} = V_G - I_{DS} R_s = 18 \text{ V} - I_{DS} 0.82 \text{ K}\Omega$$

Resolviendo el sistema en forma analítica se obtienen:  $I_{DS} = 6.7 \text{ mA}$  y  $V_{GS} = 12.5 \text{ V}$

Con estos datos, se puede calcular  $V_{DS}$ :

$$V_{DS} = V_{CC} - I_{DS} (R_D + R_s) = 40 \text{ V} - 6.7 \text{ mA} (3 \text{ K}\Omega + 0.82 \text{ K}\Omega) = 14.4 \text{ V}$$

Debe verificarse que  $V_{DS} \geq V_{DSsat} = V_{GS} - V_T$

$$14.4 \text{ V} \geq 12.5 \text{ V} - 5 \text{ V} = 7.5 \text{ V}$$

Verificando que el dispositivo se encuentra en la zona de saturación.

La Figura 3.39 muestra la resolución del sistema en forma gráfica, a partir de la característica de transferencia y la ecuación de la recta de carga estática para la malla de Puerta.

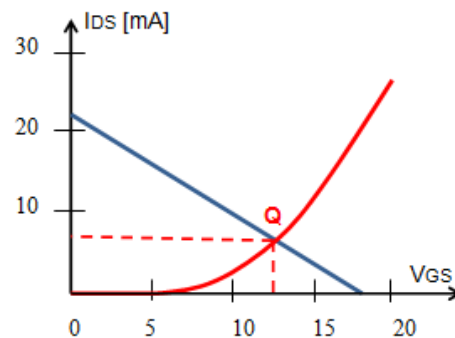


Figura 3.39: resolución gráfica

En la Figura 3.40 se muestra otro circuito de polarización, esta vez usando un MOSFET normalmente conductor.



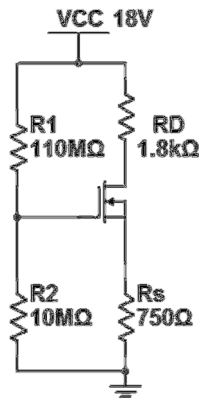


Figura 3.40

El transistor MOSFET es de canal N normalmente conductor con  $V_{GS(off)} = -3\text{ V}$  e  $I_{DSS} = 6\text{ mA}$ . Resolviendo el equivalente en la puerta se obtiene  $V_G = 1.5\text{ V}$ . Se considera  $I_G = 0$ . Analizando el circuito:

$$V_{GS} = V_G - I_{DS} R_s = 1.5\text{ V} - I_{DS} 0.75\text{ K}\Omega$$

$$I_{DS} = k (V_{GS} - V_T)^2$$

El valor de  $k$  se obtiene de la condición  $I_{DSS} = 6\text{ mA}$  para  $V_{GS} = 0\text{ V}$ , resultando  $k = 0.67\text{ mA/V}^2$ .

Resolviendo el sistema determinado por las dos ecuaciones anteriores, se obtienen los valores  $I_{DS} = 3.1\text{ mA}$ ,  $V_{GS} = -0.8\text{ V}$ . Planteando la ecuación de la malla de salida se obtiene:  $V_{DS} = 10.1\text{ V}$ . La Figura 3.41 muestra la resolución en forma gráfica.

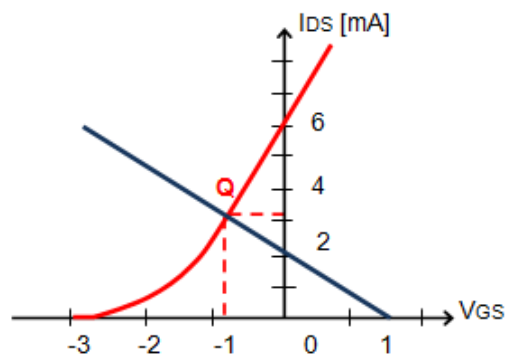


Figura 3.41

## MOSFET como amplificador:

### Circuito equivalente de pequeña señal

Para encontrar un modelo equivalente de pequeña señal, consideramos el siguiente circuito básico para un transistor MOSFET de canal N como amplificador, Figura 3.42.

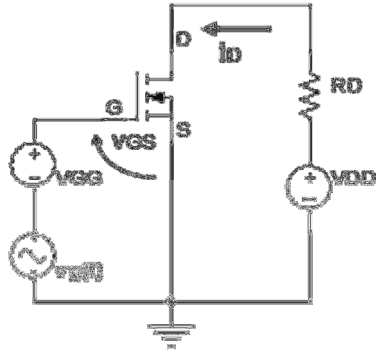


Figura 3.42: circuito amplificador básico

Para  $v_g(t) = 0$  al resolver el circuito, se puede encontrar el punto de polarización Q. Si  $v_g(t) \neq 0$ , la tensión total entre la puerta y la fuente estará dada por:  $v_{GS} = V_{GSQ} + v_{gs}(t)$ . En esas condiciones la corriente entre drenador y fuente queda expresada por:

$$i_D = k [V_{GSQ} + v_{gs} - V_T]^2$$

$$i_D = k [(V_{GSQ} - V_T)^2 + 2 (V_{GSQ} - V_T) v_{gs} + v_{gs}^2]$$

$$i_D = \underbrace{k (V_{GSQ} - V_T)^2}_{I_D} + \underbrace{k 2 (V_{GSQ} - V_T) v_{gs}}_{\text{Término}} + \underbrace{k v_{gs}^2}_{\text{Término no lineal}}$$

Para obtener un buen amplificador, el término no lineal debe ser lo menor posible frente al término lineal:  $v_{gs}^2 \ll (V_{GSQ} - V_T) v_{gs}$ . De aquí resulta como condición para linealizar:

$$v_{gs} \ll 2 (V_{GSQ} - V_T)$$

Si se satisface la condición anterior, la corriente total de drenador será:  $i_D \cong I_{DSQ} + i_d$

$$i_d = 2 k (V_{GSQ} - V_T) v_{gs}$$

$$\frac{i_d}{v_{gs}} \equiv g_m = 2 k (V_{GS} - V_T)$$

El parámetro **gm** se denomina **transconductancia** y puede definirse como:

$$g_m = \left. \frac{\partial i_D}{\partial V_{GS}} \right|_{\text{punto Q}}$$

Es la pendiente de la característica de transferencia en el punto de polarización Q, Figura 3.43.

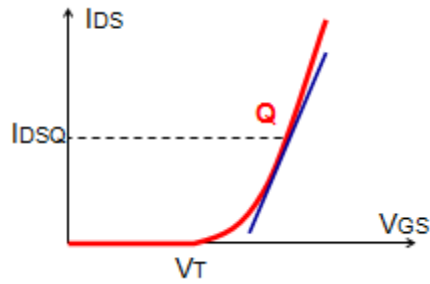


Figura 3.43: transconductancia  $g_m$

La corriente de señal puede representarse por  $i_d = g_m v_{gs}$ . Para la puerta la corriente  $i_g = 0$ . La ecuación anterior se puede representar por el modelo eléctrico equivalente de la Figura 3.44.

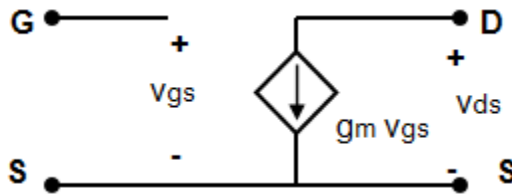


Figura 3.44: circuito equivalente de señal (ideal)

En un dispositivo ideal en la región de saturación, las curvas  $I_{DS}$ - $V_{DS}$  tienen pendiente nula. Un dispositivo real presenta una pequeña pendiente, Figura 3.45, que está representada por la conductancia de salida  $g_D$ , o su inversa la resistencia de salida  $r_D$ :

$$r_D = \left. \frac{\partial i_D}{\partial V_{DS}} \right|_{\text{punto Q}}$$

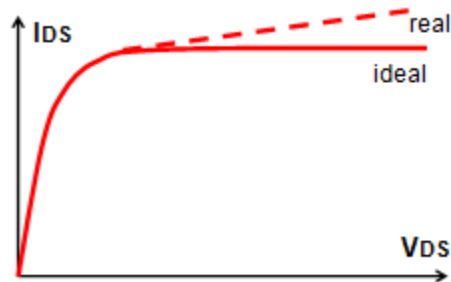


Figura 3.45: característica de salida real

La corriente de señal puede representarse ahora por:  $i_d = g_m v_{gs} + g_D v_{ds}$ . Se modifica el circuito equivalente quedando como el de la Figura 3.46.

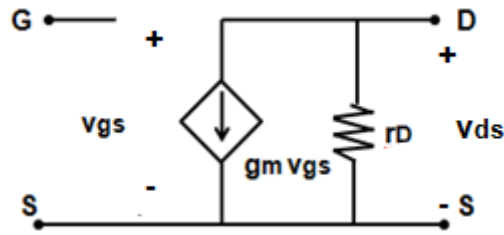


Figura 3.46: circuito equivalente de señal completo

## Amplificador con transistor MOSFET en Fuente Común

La Figura 3.47 muestra una etapa amplificadora, fuente común básica. Los resistores R1 y R2 forman la red de polarización que permite obtener un punto de reposo estático Q adecuado. Para analizar el circuito en pequeña señal, se considera que las capacitancias C1, C2 y Cs tienen un valor tal que su reactancia equivalente se modela como un cortocircuito.

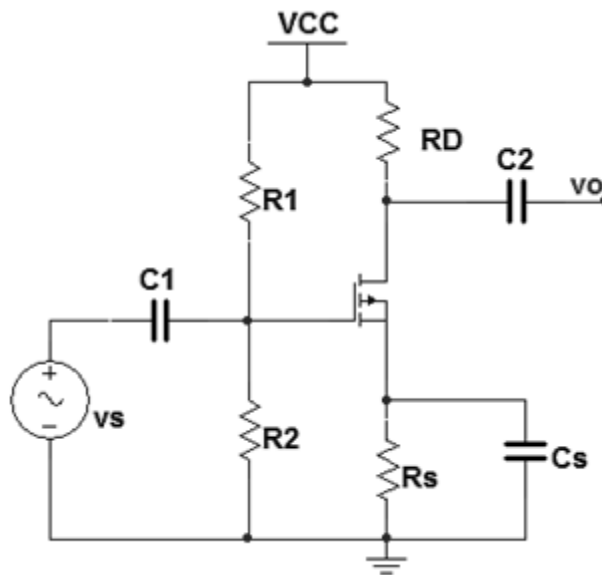


Figura 3.47: amplificador fuente común desacoplado

Resulta el circuito equivalente de señal mostrado en la Figura 3.48.

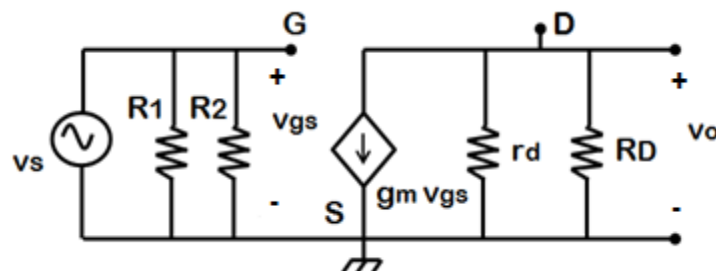


Figura 3.48: circuito equivalente del amplificador fuente común

La tensión de salida  $v_o$  puede calcularse como el producto de la corriente entregada por el generador de corriente y la resistencia equivalente  $R_L = r_d \parallel R_D$ .

$$v_o = -g_m v_{gs} R_L$$

$$v_{gs} = v_s$$

La ganancia de tensión estará dada por:

$$A_v = \frac{v_o}{v_s} = -g_m R_L$$

La impedancia de entrada corresponderá al paralelo de  $R_1$  y  $R_2$ .

$$Z_i = R_1 \parallel R_2$$

## Amplificador con transistor MOSFET en Drenador Común

La Figura 3.49 muestra una etapa Drenador Común conocida también como Seguidor de tensión.

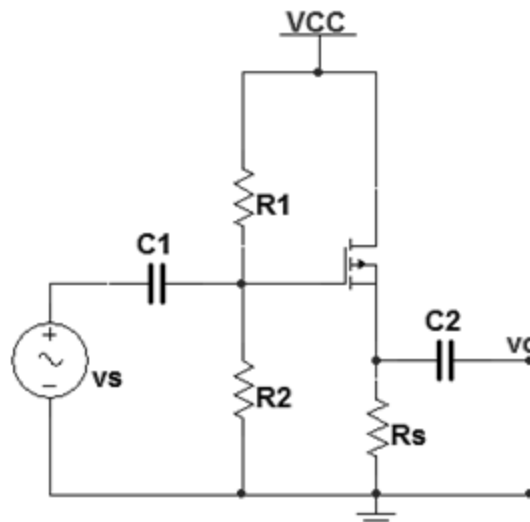


Figura 3.49: amplificador drenador común

Reemplazando por el circuito equivalente se obtiene la configuración circuital de la Figura 3.50:

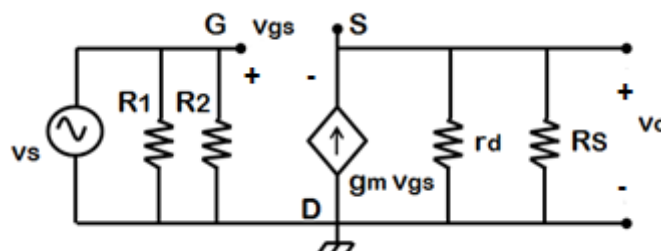


Figura 3.50: circuito equivalente del amplificador drenador común

$$v_o = g_m v_{gs} (r_d // R_s)$$

$$v_{gs} = v_s - v_o$$

$$A_v = \frac{v_o}{v_s} = \frac{g_m (r_d // R_s)}{1 + g_m (r_d // R_s)} \cong 1$$

Este tipo de configuración es un amplificador no inversor con una ganancia de tensión aproximadamente unitaria. La impedancia de entrada corresponderá al paralelo de R1 y R2.

$$Z_i = R_1 // R_2$$

## Transistor MOSFET en Electrónica digital

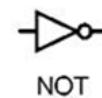
En sistemas digitales la información se presenta en forma discreta asociada a estados lógicos representados por el 0 lógico y el 1 lógico, los cuales son definidos a través de diferentes niveles de tensión. En lógica positiva, el estado de tensión más positivo representa el estado 1 lógico y una tensión más negativa el estado 0 lógico. Las operaciones básicas se realizan aplicando el Álgebra de Boole (desarrollada por George Boole, 1815-1864), generando a partir de la misma la operación de las distintas compuerta lógicas.

En el Álgebra de Boole las tres operaciones básicas son NOT, AND y OR, que se describen a partir de tablas de verdad indicadas a continuación, **Tabla 3.1**, junto a las representaciones esquemáticas que las representan.

**Tabla 3.1:** Funciones lógicas básicas

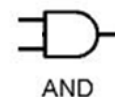
### **Negación (NOT: Inversor)**

$P$	$\neg p$ ( $\bar{p}$ )
0	1
1	0



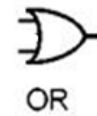
### **Conjunción (AND)**

$p$	$q$	$p \wedge q$ ( $p \times q$ )
0	0	0
0	1	0
1	0	0
1	1	1



### Disyunción (OR)

$p$	$q$	$p \vee q$ ( $p+q$ )
0	0	0
0	1	1
1	0	1
1	1	1



La compuerta lógica representada por la función NOT realiza la inversión de la variable de entrada, permitiendo sólo dos valores posibles. El pequeño círculo a la salida de la compuerta indica el efecto de la inversión, por lo que esta compuerta también se conoce con el nombre de inversor.

La función lógica AND sólo toma el valor lógico 1, si las entradas tienen valores 1 lógico. Se asocia con una función producto.

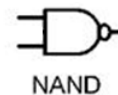
La función lógica OR produce un estado lógico 1 a la salida, cuando cualquiera de las entradas posee el valor lógico 1.

También existen las funciones complementarias de las funciones AND y OR, denominadas NAND y NOR. En la **Tabla 3.2** se muestra la tabla de verdad y el símbolo esquemático.

**Tabla 3.2**

### Conjunción Negada (NAND)

$p$	$q$	$\neg(p \wedge q)$
0	0	1
0	1	1
1	0	1
1	1	0



### Disyunción Negada (NOR)

$p$	$q$	$\neg(p \vee q)$
0	0	1
0	1	0
1	0	0
1	1	0



Existen otras dos funciones lógicas que se usan en circuitos digitales que son las funciones OR-exclusiva y NOR- exclusiva. Estas se obtienen a partir de combinaciones de otras funciones básicas. Para la función OR-exclusiva, la salida posee el valor 1 lógico cuando

cualquiera de las entradas (para dos variables) vale 1, pero no las dos. La función NOR-exclusiva es su complemento, Tabla 3.3.

**Tabla 3.3**

**Disyunción Exclusiva (XOR)**

<i>P</i>	<i>q</i>	<i>p XOR q</i> ( $p \oplus q$ )
0	0	0
0	1	1
1	0	1
1	1	0



**Disyunción Exclusiva Negada (XNOR)**

<i>P</i>	<i>q</i>	$\neg(p \text{ XOR } q)$
0	0	0
0	1	1
1	0	1
1	1	0



**El transistor MOSFET como inversor**

La Figura 3.51 muestra el diagrama esquemático de un transistor MOSFET de acumulación o normalmente bloqueado de canal N indicando los contactos metálicos de fuente y drenador.

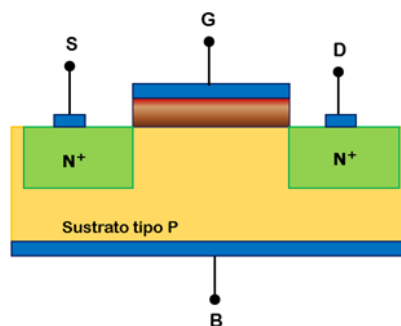


Figura 3.51: MOSFET normalmente bloqueado

Los transistores MOSFET en los circuitos integrados se fabrican a partir de un material de sustrato de tipo P, que se conecta al potencial más negativo del circuito, normalmente el potencial de tierra o potencial cero. Si la fuente no se conecta a tierra, aparece una diferencia de tensión en la juntura PN formada entre la fuente y el sustrato. Cuando los terminales de fuente y sustrato se conectan juntos, la tensión umbral  $V_T$  es independiente de las tensiones



aplicadas. Sin embargo, si existe una diferencia de tensión entre fuente y sustrato la tensión umbral varía en función de la diferencia de tensión  $V_{SB}$ . Este comportamiento debe tenerse en cuenta en ciertas aplicaciones, ya que la variación en la tensión umbral  $V_T$  modificará las características corriente-tensión del dispositivo, las cuales son función de las propiedades eléctricas y geométricas del mismo. Recordemos que en un transistor NMOS normalmente bloqueado, polarizado en la región de no saturación, para  $V_{GS} \geq V_T$ , la característica corriente-tensión está dada por:

$$I_{DS} = k [ 2 (V_{GS} - V_T) V_{DS} - V_{DS}^2 ]$$

En tanto que en la región de saturación ( $V_{DSsat} \geq V_{GS} - V_T$ ):

$$I_{DS} = k (V_{GS} - V_T)^2$$

El parámetro  $k$  depende de características constructivas y está dado por:

$$k = \frac{\mu_n C_{ox} W}{2 L}$$

En el caso de los circuitos digitales el transistor MOSFET trabaja en conmutación entre los estados lógicos, por lo cual deben ser tenidas en cuenta las capacitancias propias del dispositivo, que se muestran en la Figura 3.52. La velocidad de conmutación está limitada por el tiempo necesario para cargar y descargar estas capacitancias.

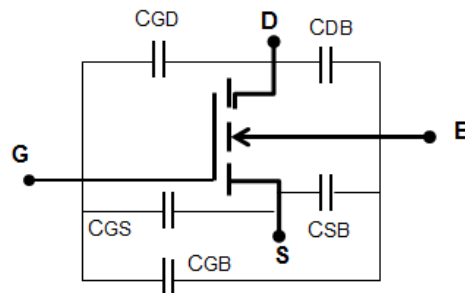


Figura 3.52: Capacidades propias del MOSFET

El circuito inversor NMOS es la base para entender el funcionamiento de los dispositivos lógicos. El circuito de un inversor lógico con NMOS tiene como carga un resistor  $R_D$  como carga, Figura 3.53. Cuando la tensión aplicada entre puerta y fuente es menor al potencial umbral  $V_T$ , el transistor está en corte y la corriente  $I_{DS} = 0$ . Si la tensión  $V_{GS} \geq V_T$  el transistor sale del corte. Al polarizarlo, en la región de saturación la corriente queda expresada por:

$$I_{DS} = k (V_{GS} - V_T)^2$$

En tanto que la tensión de salida queda expresada por:

$$V_o = V_{DD} - I_{DS} R_D$$

Combinando las ecuaciones:

$$V_o = V_{DD} - k (V_{GS} - V_T)^2$$

Esta ecuación relaciona las tensiones de salida  $V_o$  y de entrada  $V_{GS}$  en la región de saturación.

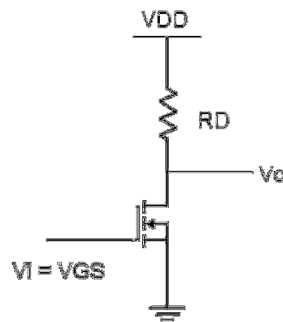


Figura 3.53: Circuito inversor NMOS

Al aumentar la tensión de entrada, el punto de funcionamiento se corre sobre la recta de carga e interseca, en algún valor de  $V_{GS}$ , el límite de la región de saturación (indicado por la curva de trazos  $V_{DSsat}$  en la Figura 4.54). A partir de allí, el transistor MOSFET ingresa en la región de comportamiento no lineal.

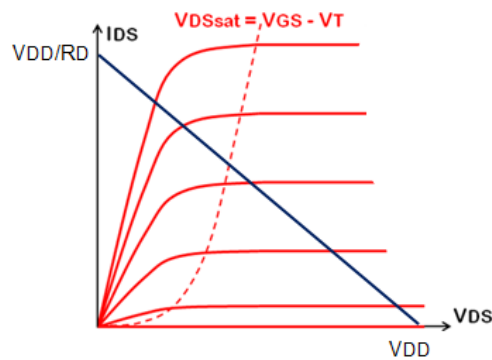


Figura 3.54: Punto de funcionamiento

Si se realiza un gráfico de la tensión de salida en función de la tensión de entrada, se observa el comportamiento del circuito como inversor, Figura 3.55.

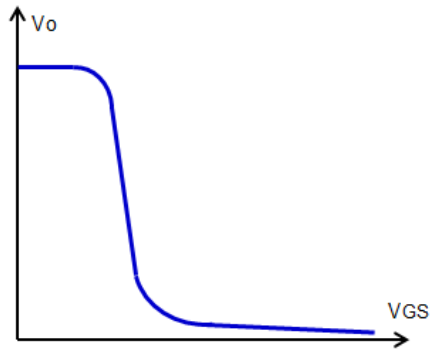


Figura 3.55: Tensión de salida  $V_o$

En realidad, esta característica es dependiente de la resistencia de carga del MOSFET, observándose que se comporta mejor como inversor a valores más elevados de la carga, Figura 3.56. Esta característica se ve limitada porque en un circuito integrado es difícil fabricar un valor elevado de resistencia debido al área que ocupa. Además, un valor elevado de resistencia producirá un mayor consumo de potencia. Una solución es usar dispositivos MOSFET como carga reemplazando a  $R_D$ .

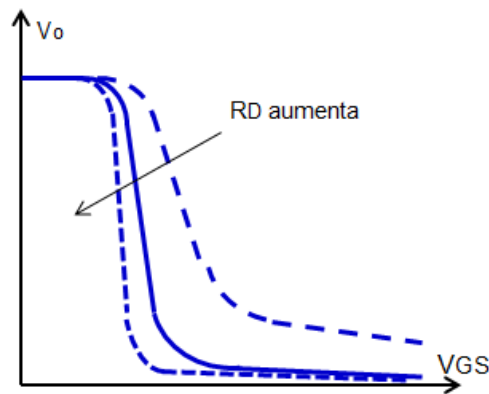


Figura 3.56: Tensión de salida  $V_o$  en función de  $R_D$

Se puede utilizar como carga (activa) un transistor MOSFET de acumulación con la puerta conectada al drenador como carga para un inversor NMOS, Figura 3.57.

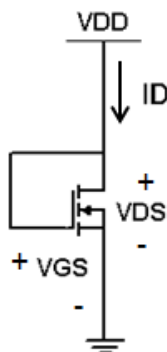


Figura 3.57: MOSFET como carga activa



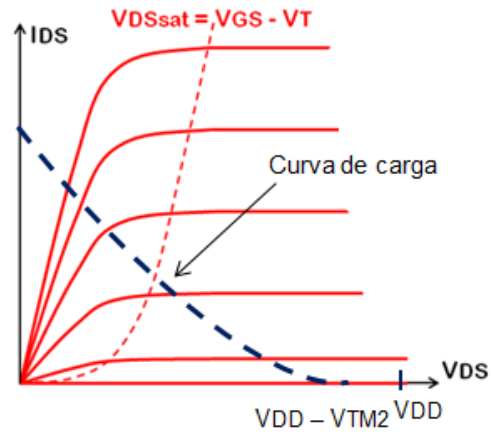


Figura 3.60: Curva de carga

Un problema del inversor NMOS con carga activa de acumulación es que para un nivel de salida suficientemente bajo (0 lógico), debe haber una diferencia importante de tamaño entre el transistor M1 (excitador) y M2 (carga). Dado que el tamaño del transistor M2 no puede reducirse lo suficiente, es alto el consumo de energía del inversor, por lo cual debe encontrarse otra solución.

En un inversor NMOS puede usarse como carga activa un transistor MOSFET en modo de agotamiento, o normalmente conductor, Figura 3.61.

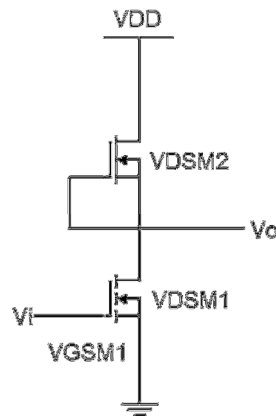


Figura 3.61: Inversor con MOSFET de acumulación como carga activa

Para esta configuración en la carga activa, los terminales de puerta y fuente se conectan entre sí, manteniendo como transistor excitador un dispositivo de acumulación. La Figura 3.62 muestra la característica corriente-tensión para el transistor M2, que corresponde a la curva para la cual  $V_{GSM2} = 0$ . El punto de operación Q se moverá sobre esa curva dependiendo del valor de VDS.

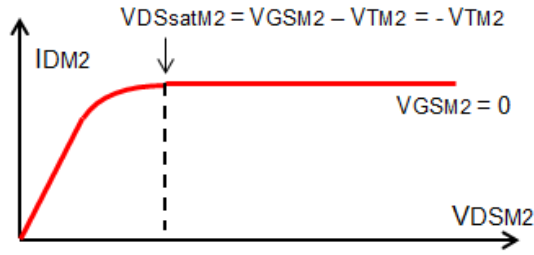


Figura 3.62: Característica I-V del transistor de carga para  $V_{GSM2} = 0$

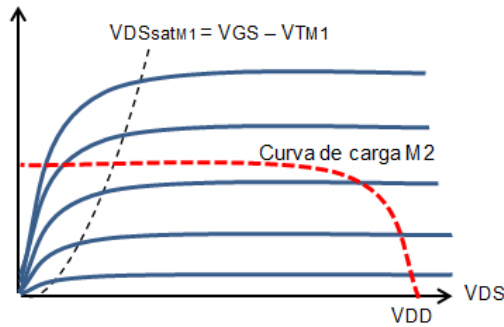


Figura 3.63: Características I-V de los transistores: excitador y carga activa

La Figura 3.63 muestra la característica para el transistor excitador M1 junto a la curva de carga que corresponde al transistor de carga M2. Con esta configuración de inversor se puede obtener una tensión baja de salida con transistores que no varían mucho su tamaño, produciendo un menor consumo de potencia. Esta característica es ventajosa para poder fabricar muchos dispositivos sobre un área determinada en la oblea de silicio.

### Circuitos lógicos con NMOS: NOR y NAND

En la Figura 3.64 se muestra un circuito básico de una compuerta lógica NOR de dos entradas, formada por dos transistores NMOS, donde uno de ellos funciona como carga activa con un MOSFET de agotamiento.

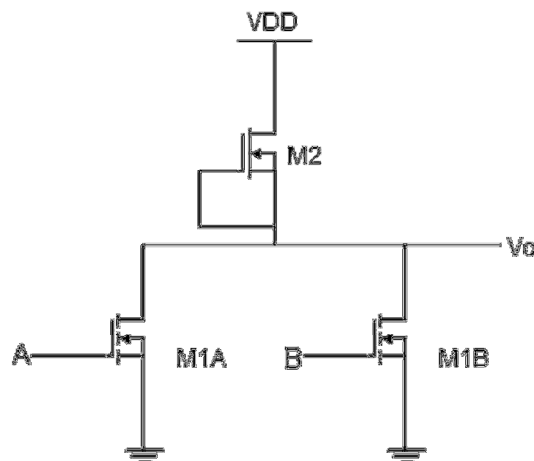


Figura 3.64: Compuerta NOR de dos entradas

Cuando las entradas A y B se corresponden con 0 lógico, los transistores M1A y M1B están cortados y la tensión de salida Vo es VDD.

Si A = 1 lógico y B = 0 lógico M1B está cortado y la configuración que queda es la de un inversor NMOS. La salida Vo tendrá un nivel de tensión bajo.

Si A = 0 lógico y B = 1 lógico se obtiene el mismo comportamiento.

Cuando las dos entradas A y B están a nivel lógico 1, los transistores M1A y M1B conducen, quedan en paralelo y la tensión de salida está a un nivel bajo de tensión, que dependerá de las características de los transistores.

En la compuerta lógica de tipo NAND con transistores NMOS, los transistores excitadores M1A y M1B se conectan en serie. La carga activa que es un NMOS en modo de agotamiento, Figura 3.65.

Si las dos entradas o cualquiera de ellas están a nivel 0 lógico, los dos, o al menos uno de los transistores excitadores, estará cortado y la salida tendrá un valor alto. Cuando las dos entradas están conectadas a nivel de tensión alto (1 lógico), los dos transistores podrán conducir y el nivel de salida será bajo (0 lógico).

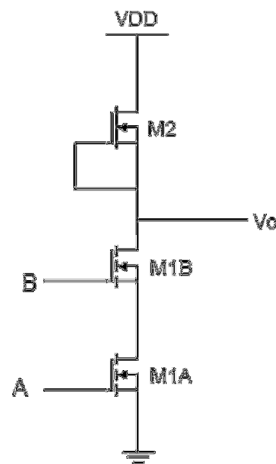


Figura 3.65: Compuerta NAND de dos entradas

La combinación de compuertas NAND y NOR pueden usarse para sintetizar funciones lógicas utilizando álgebra de Boole. Por ejemplo, sea función:

$$f = \overline{(A \cdot B) + C}$$

La misma puede ser implementada con el circuito de la Figura 3.66. Su funcionamiento puede determinarse por medio de una tabla de verdad, **Tabla 3.4**, asignándole valores lógicos a las variables de entrada A, B y C.

**Tabla 3.4**

<b>A</b>	<b>B</b>	<b>C</b>	$f = \overline{(A \cdot B) + C}$
0	0	0	1
0	1	1	0
1	0	1	0
1	1	0	0

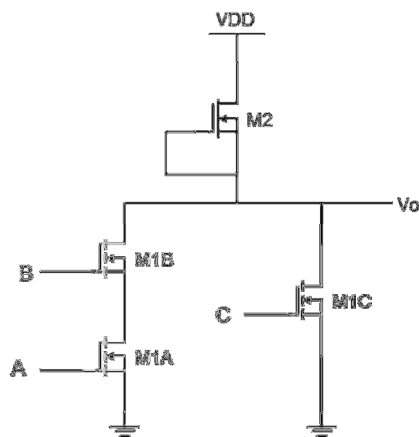


Figura 3.66: Implementación de una función lógica

### Inversor CMOS

Los transistores MOSFET complementarios, conocidos como CMOS, están compuestos por un transistor MOSFET de canal N y un transistor MOSFET de canal P, formados durante el mismo proceso de fabricación. Poseen como ventaja una muy pequeña disipación de potencia y tamaño reducido, por lo que son muy adecuados para circuitos integrados con elevada escala de integración. En la Figura 3.67 se muestra el esquema circuital de un inversor CMOS y en la Figura 3.68 su esquema constructivo. Las compuertas de los transistores N y P se conectan juntas, formando la entrada y los terminales de drenador se conectan juntos formando la salida. Los dos dispositivos funcionan en modo de acumulación (normalmente bloqueados).

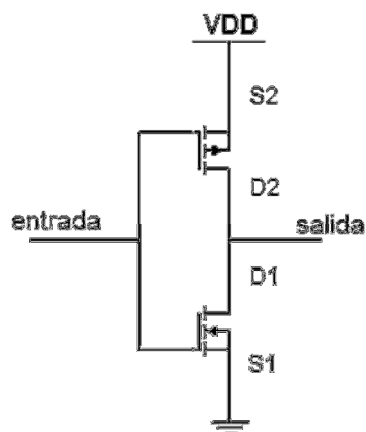


Figura 3.67: Circuito inversor CMOS



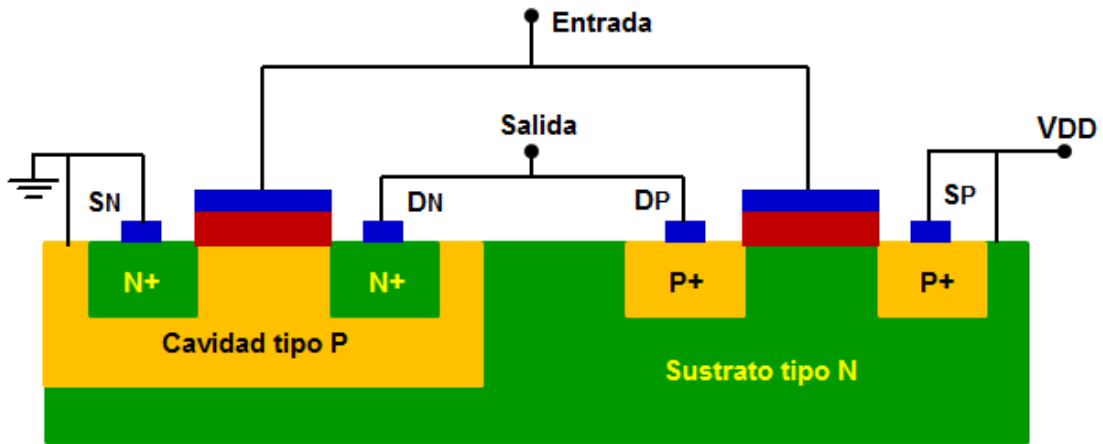


Figura 3.68: Estructura física CMOS

En el circuito de la Figura 3.67, cuando la entrada es nula, el transistor NMOS está cortado por lo que la corriente es nula. El transistor PMOS tiene una tensión entre puerta y fuente igual a VDD, pero como la corriente es nula, el único punto que cumple esa condición es  $V_{SDP} = VDD - V_o = 0$ , por lo cual la tensión de salida será  $V_o = VDD$ . Esta condición se cumplirá siempre que el NMOS tenga una tensión  $V_{SDN} \leq V_{TN}$ . Si la tensión de entrada es VDD, el transistor PMOS está cortado y la corriente es nula. La tensión puerta-fuente del transistor NMOS es VDD, pero como la corriente es nula el único punto que cumple esa condición es  $V_{SDN} = V_o = 0$ .

Idealmente, el inversor CMOS tiene una corriente nula en cualquiera de los dos estados, por lo que también será nulo el consumo de energía. Una pequeña corriente se produce durante la transición de un estado a otro, intervalo durante el cual se produce el consumo de energía. Se puede demostrar que la potencia es proporcional a  $VDD^2$ , por lo cual se tiende a utilizar el menor valor de alimentación posible.

### Circuitos lógicos CMOS

La Figura 3.69 muestra una compuerta CMOS tipo NOR de dos entradas. Se puede observar que los transistores NMOS se conectan en paralelo y los transistores PMOS se conectan en serie.

Si  $A = B = 0$  lógico los transistores MNA y MNB están cortados y la corriente en el circuito es nula. La tensión entre la fuente y la puerta de MPA es VDD, pero la corriente es nula, por lo que la tensión  $V_{SDMPA} = 0$ . La tensión entre la fuente y la puerta de MPB también es VDD, pero al ser la corriente nula, la tensión  $V_{SDMPB} = 0$ . De esta forma, la tensión de salida  $V_o = VDD$  (1 lógico). Visto es un esquema circuital más simple, los transistores PMOS pueden representarse como llaves cerradas y los NMOS como llaves abiertas. De esta forma la tensión VDD se traslada a la salida  $V_o$ .

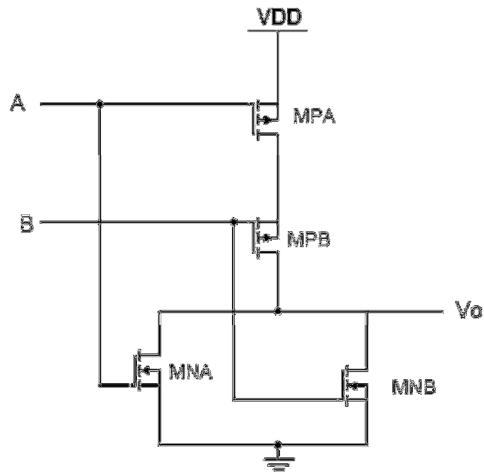


Figura 3.68: NOR de dos entradas implementada con CMOS

Si  $A = 1$  lógico y  $B = 0$  lógico, la tensión entre puerta y fuente de MPA es cero y la corriente también. La tensión entre puerta y fuente de MNA es VDD pero como es nula la corriente, la tensión  $V_{DSMNA} = 0$  y  $V_o = 0$  lógico. El transistor MPA es una llave abierta y el transistor MNA una llave cerrada, transportando el valor cero de tensión a la salida  $V_o$ .

En el caso  $A = 0$  lógico y  $B = 1$  lógico se obtiene el mismo funcionamiento. En este caso MPB estará cortado (llave abierta) y MNB tendrá  $V_{DSMNB} = 0$  (llave cerrada).

El mismo resultado  $V_o = 0$  lógico se obtiene para el caso  $A = B = 1$  lógico.

La Figura 3.70 muestra el circuito para una compuerta CMOS tipo NAND de dos entradas. En este caso, los transistores PMOS se conectan en paralelo y los NMOS en serie. Si  $A = B = 0$  lógico los dos transistores NMOS están cortados y la corriente es nula. La tensión entre la puerta y la fuente de los transistores PMOS es VDD, por lo que los PMOS están conduciendo, pero como la corriente es nula, las tensiones entre fuente y drenador en cero y la tensión de salida es  $V_o = V_{DD}$  (1 lógico). Este mismo resultado se obtiene con cualquiera de las entradas A o B en 0 lógico. Si las dos entradas A y B están en estado 1 lógico (VDD), los dos transistores PMOS se encuentran cortados y la corriente es nula. Para  $A = 1$  lógico, el transistor MNA conduce, pero como la corriente es nula, la tensión  $V_{DSMNA} = 0$ . La tensión entre la puerta y la fuente de MNB es VDD y conduce. Pero como la corriente es nula, la tensión  $V_{DSMNB} = 0$  y  $V_o = 0$  lógico.

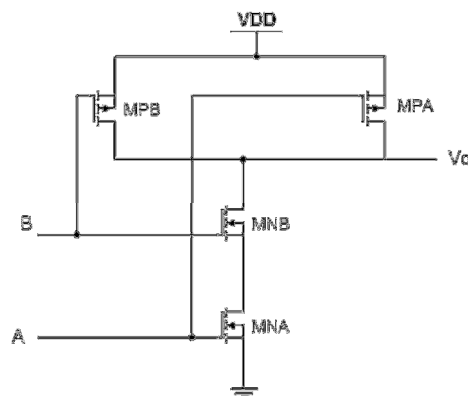


Figura 3.70: NAND de dos entradas implementada con CMOS

# CAPÍTULO 4

## Optoelectrónica

### Generalidades

Cuando la energía luminosa en forma de fotones incide sobre un semiconductor, se pueden generar pares electrón-hueco. Estos portadores generados se pueden utilizar para convertir la energía del fotón en energía eléctrica usando dispositivos detectores ópticos o sensores ópticos. Como ejemplo de detectores ópticos, se pueden nombrar las celdas fotoconductoras, celdas solares, fotodiodos, entre otros. Cada uno de los dispositivos da lugar a aplicaciones específicas, tanto en electrónica analógica como digital.

Por otra parte, en el proceso de recombinación de un electrón con un hueco puede generarse radiación luminosa. De esta forma, si se genera un exceso de portadores, por ejemplo a través de la tensión aplicada a un dispositivo, se puede convertir una señal eléctrica en una señal óptica. Este tipo de dispositivos actúan como emisores ópticos. Como ejemplo típico podríamos citar al diodo emisor de luz (LED).

En este capítulo se pretenden introducir las características generales de algunos dispositivos electrónicos utilizados como emisores y sensores ópticos. Actualmente, este tipo de dispositivos son ampliamente usados en distintos campos de la electrónica, comunicaciones, control, instrumentación, etc. En un principio se establecerán algunas definiciones necesarias para poder interpretar física y eléctricamente el funcionamiento de estos dispositivos. Luego, se describirán algunos de los dispositivos ópticos más sencillos y se propondrán algunas aplicaciones elementales.

### Sistemas de medición de energía radiante.

#### Sensibilidad espectral

Para poder interpretar las características de los dispositivos optoelectrónicos es necesario conocer algunos conceptos relacionados con las unidades de medida de las magnitudes relacionadas con la energía luminosa.

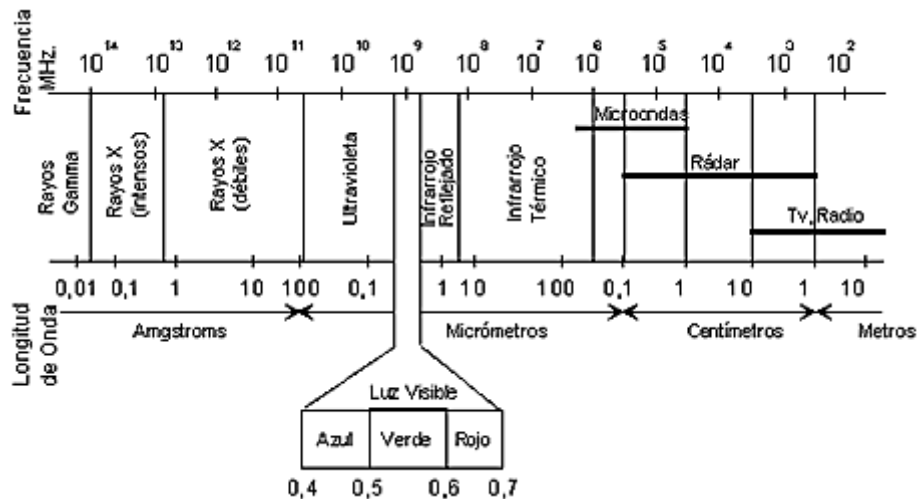



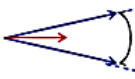
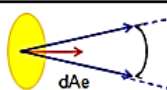
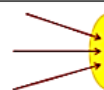
Figura 4.1: Espectro electromagnético

Las mediciones de las propiedades físicas de la energía radiante y de las fuentes que la generan, emplean como sistema de medida el Sistema Radiométrico (Tabla 1). Este sistema puede usarse en cualquier rango de frecuencias del espectro electromagnético, Figura 4.1.


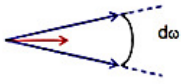

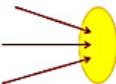
Sin embargo, el ojo humano no puede captar cualquier longitud de onda, sino que lo hace en un rango específico comprendido entre 400 nm y 700 nm. Por esto, el ojo humano no logra percibir toda la energía irradiada por una fuente, sino que detecta sólo aquella porción en la que es sensible. En este caso, donde es necesario tener en cuenta los efectos psicofísicos de la energía luminosa sobre el ojo, se usa para medir el Sistema Fotométrico (Tabla 2).

Ambos sistemas se utilizan para describir las características de los dispositivos optoelectrónicos.

Tabla 4.1: Sistema Radiométrico

	Término	Definición	Relación	Símbolo	Unidad
	Potencia radiante o Flujo radiante	Potencia total emitida en forma de radiación		$\Phi$ ó P	W
	Intensidad radiante	Potencia o Flujo radiante por unidad de ángulo sólido	$I = \frac{d\Phi}{d\omega}$	I	W/sr
	Radiancia	Potencia o Flujo radiante por unidad de área (del emisor) y de ángulo sólido	$L = \frac{d^2\Phi}{dAe d\omega}$	L	W/m <sup>2</sup> sr
	Irradiancia	Potencia radiante incidente por unidad de superficie del elemento sensor	$E = \frac{d\Phi}{dAs}$	E	W/m <sup>2</sup>

**Tabla 4.2: Sistema Fotométrico**

	Término	Definición	Relación	Símbolo	Unidad
	Potencia o Flujo luminoso	Potencia total emitida en forma de radiación dentro del rango de observación de un ojo estándar		$\Phi_v$ ó $P_v$ <sup>1</sup>	lm (Lumen)
	Intensidad luminosa	Potencia o Flujo radiante por unidad de ángulo sólido	$I_v = \frac{d\Phi_v}{d\omega}$	$I_v$	lm/sr = cd (Candela)
	Luminancia	Potencia o Flujo radiante por unidad de área (del emisor) y de ángulo sólido	$L_v = \frac{d^2\Phi_v}{dA_e d\omega}$	$L_v$	cd/m <sup>2</sup>
	Iluminancia	Potencia radiante incidente por unidad de superficie del elemento sensor	$E_v = \frac{d\Phi}{dA_s}$	$E_v$	lm/m <sup>2</sup> =Lx (Lux)

Para una dada radiación electromagnética emitida por una fuente (Sistema Radiométrico), el Flujo radiante determina la cantidad de energía emitida por unidad de tiempo medida en Watt. En el sistema fotométrico, el Flujo luminoso expresa la cantidad de energía radiante emitida por unidad de tiempo que es visible por el ojo humano. Su unidad es el Lumen (lm). El Flujo luminoso refiere a la emisión de una fuente en todas direcciones. Cuando se refiere a una dirección en particular, se expresa la Intensidad luminosa (Sistema Fotométrico) o Intensidad radiante (Sistema Radiométrico). En cualquier caso se define como el flujo emitido por unidad de ángulo sólido. Para la Intensidad luminosa la unidad es la candela (cd).

En el Sistema Radiométrico, la Radiancia expresa el flujo por unidad de área del emisor y de ángulo sólido. La Irradiancia representa el flujo incidente por unidad de área y de ángulo sólido sobre una superficie sensora. Estas magnitudes tienen su correlato, en el sistema fotométrico, en la Luminancia e Iluminancia, respectivamente. La unidad de Luminancia es cd/m<sup>2</sup>. La unidad de Iluminancia es el lux (lumen/m<sup>2</sup>).

Las cantidades fotométricas se relacionan con las radiométricas, a través de una curva llamada Función Normal de Luminosidad, establecida por la Comisión Internacional de l'Eclair en 1931 (comúnmente llamada curva CIE), denominada también curva del observador estándar o curva del ojo estándar (Figura 4.2). La Función Normal de Luminosidad puede considerarse como la función de transferencia de un filtro cuyo comportamiento se aproxima al ojo humano medio en buenas condiciones ambientales. El ojo responde a la velocidad con que la energía radiante incide sobre la retina, es decir, a la densidad de flujo radiante expresada en W/m<sup>2</sup> (Sistema Radiométrico). La unidad correspondiente en el Sistema Fotométrico es el Lumen/m<sup>2</sup>. La curva CIE representa la relación Lumen/Watt en función de la longitud de onda, vinculando ambos sistemas de medición.

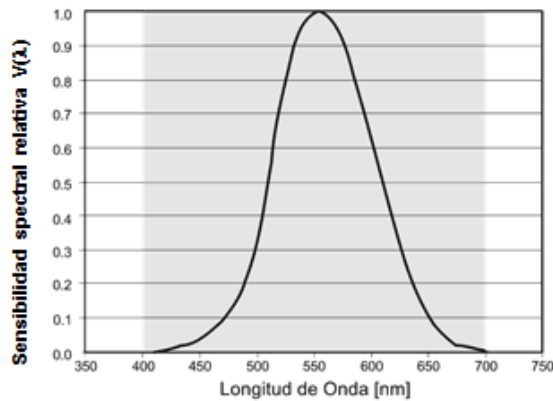


Figura 4.2: Curva del observador estándar

La Curva de Sensibilidad Espectral relativa del ojo humano o Eficiencia luminosa relativa,  $V(\lambda)$ , indica que la intensidad de la radiación luminosa percibida por el ojo humano posee una respuesta espectral curva. El valor máximo 1 se toma para una longitud de onda  $\lambda = 555$  nm, que corresponde a la máxima sensibilidad del ojo. La sensibilidad relativa tiende a cero en los extremos del espectro visible. Para una visión diurna se toma en  $\lambda = 555$  nm a 1 W (unidad radiométrica de potencia) de energía radiante igual a 680 lúmenes (unidad fotométrica). Para otra longitud de onda se debe encontrar la relación según la curva de Eficiencia relativa.

#### Absorción óptica. Coeficiente de absorción $\alpha$

Cuando se ilumina una muestra semiconductor, los fotones absorbidos por el material podrán generar pares electrón-hueco si la energía,  $h\nu$ , de los fotones incidentes, es por lo menos igual a la energía del ancho de banda prohibida  $E_G$ , para una muestra intrínseca.

Recordemos que con cada fotón incidente hay una energía asociada, cuya expresión es:

$$E = h\nu = hc/\lambda$$

En la expresión anterior  $h$  es la constante de Planck,  $\nu$  es la frecuencia de la radiación incidente,  $c$  es la velocidad de la luz,  $\lambda$  es la longitud de onda del fotón y  $E$  es su energía. Por lo tanto, para que un electrón pueda saltar la brecha o "gap"  $E_G$  la energía  $E$  del fotón deberá ser mayor o igual a  $E_G$ :

$$E \geq E_G$$

Existe una longitud de onda crítica o de corte ( $\lambda_c$ ) que es la máxima para la cual se obtiene el efecto anterior. Reemplazando las constantes en la expresión anterior se obtiene:

$$\lambda_c[\mu\text{m}] = \frac{1.24}{E_G[\text{eV}]}$$

La Tabla 4.3 da la longitud de onda de corte para algunos semiconductores típicos:

**Tabla 4.3**

Material	EG [eV]	$\lambda_c$ [nm]
Ge (Germanio)	0.7	1770
Si (Silicio)	1.1	1130
CdSe (Seleniuro de Cadmio)	1.7	729
CdS (Sulfuro de Cadmio)	2.4	571

Si la energía  $h\nu \geq EG$  genera un par electrón-hueco y el exceso de energía ( $h\nu - EG$ ) se gasta en forma de calor. Estos procesos son llamados transiciones de banda a banda o transiciones intrínsecas.

Si  $h\nu$  es menor que EG, un fotón podrá ser absorbido sólo si existe un estado de energía dentro de la banda prohibida debido a la adición de impurezas o a la existencia de imperfecciones de la red cristalina.

Existe un límite inferior de la longitud de onda  $\lambda$  de la radiación por debajo del cual la generación de portadores es despreciable. Esto es una consecuencia de la ley de conservación del momento en el proceso de fotoexcitación. El momento y la densidad de estados son mayores en el centro de las bandas de conducción y valencia y tienden a cero en los límites superior e inferior de las bandas. La probabilidad de que un electrón excitado de la banda de valencia encuentre un lugar, de igual momento, en la banda de conducción, es mayor en el centro de las bandas y disminuye hacia los extremos. Por ello, la respuesta del semiconductor a la radiación incidente aumenta desde cero. Para una energía del fotón igual a EG, alcanza un pico a un nivel de energía algo superior, y cae nuevamente a cero, para una energía que corresponde a la diferencia entre el fondo de la banda de valencia y el tope de la banda de conducción.

La respuesta óptica del material semiconductor puede modificarse con el agregado de impurezas. Por ejemplo, agregando impurezas aceptoras aparecen niveles cercanos al tope de la banda de valencia y puede ocurrir fotoexcitación desde esos niveles hacia la banda de conducción, permitiendo longitudes de onda superiores (Tabla 4.4). Este proceso resulta en una variación de la forma y un corrimiento de la curva de respuesta espectral. En la Figura 3 se representa un esquema de los casos citados.

**Tabla 4.4**

Material	$\lambda_c$ [nm]
Ge impurificado con B	120000
Si impurificado con B	28000
Si impurificado con P	28000

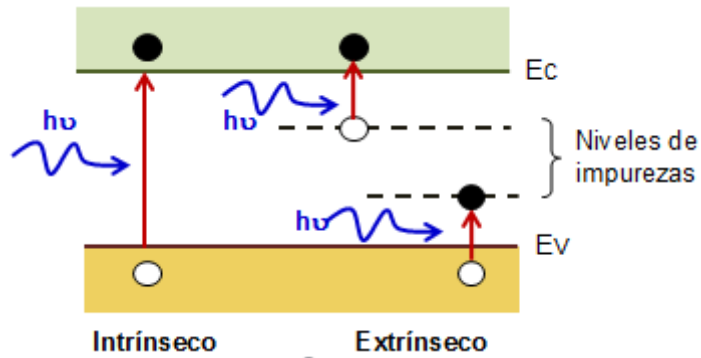


Figura 4.3: Fotoexcitación con impurezas

Otro fenómeno que contribuye a la caída de la respuesta a la radiación incidente a bajas longitudes de onda, es la recombinación superficial debido a la menor radiación en el semiconductor. Asimismo, debido a que el cristal semiconductor está protegido por una cubierta de un material transparente, hay un cierto porcentaje de absorción en este material, que aumenta al disminuir la longitud de onda.

Todos estos fenómenos se tienen en cuenta definiendo un **coeficiente de absorción  $\alpha$**  que mide la penetración de la radiación en el cuerpo del semiconductor. El coeficiente  $\alpha$  da una idea de cuánto disminuye la intensidad de la radiación a medida que ésta penetra en el material.

En la Figura 4.4 se representa una muestra semiconductor iluminada por un flujo de fotones  $\Phi_0$  [fotones/cm<sup>2</sup>s] de energía  $h\nu > E_G$ .

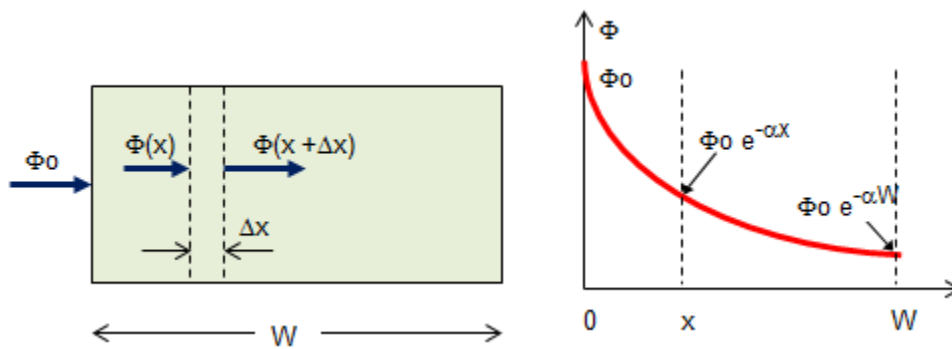


Figura 4.4: Incidencia de un flujo de fotones sobre semiconductor

Cuando el flujo de fotones atraviesa el semiconductor, una fracción de ellos, proporcional a la intensidad del flujo luminoso, es absorbida por el material. De este modo, el número de fotones absorbidos en una distancia incremental  $\Delta x$  podrá expresarse como:

$$\alpha \Phi(x) \Delta x$$

La constante  $\alpha$  es llamada coeficiente de absorción. De acuerdo con Figura 4.4:



$$\Phi(x + \Delta x) - \Phi(x) = \frac{d\Phi(x)}{dx} \Delta x = -\alpha \Phi(x) \Delta x$$

$$\frac{d\Phi(x)}{dx} = -\alpha \Phi(x)$$

El signo negativo indica que la intensidad del flujo de fotones decrece debido a la absorción dentro del material. La solución de la ecuación, sujeta a las condiciones de contorno:  $\Phi(x) = \Phi_0$  en  $x = 0$  es:

$$\Phi(x) = \Phi_0 e^{-\alpha x}$$

La fracción de flujo al final del semiconductor,  $x = W$  será:

$$\Phi(x) = \Phi_0 e^{-\alpha W}$$

La Figura 4.5 muestra el coeficiente  $\alpha$  como función de la longitud de onda para distintos tipos de materiales. La mayor parte de los fotones absorbidos (63%) ocurre a una distancia  $1/\alpha$ . El parámetro  $1/\alpha$  se denomina profundidad de penetración  $\delta$ .

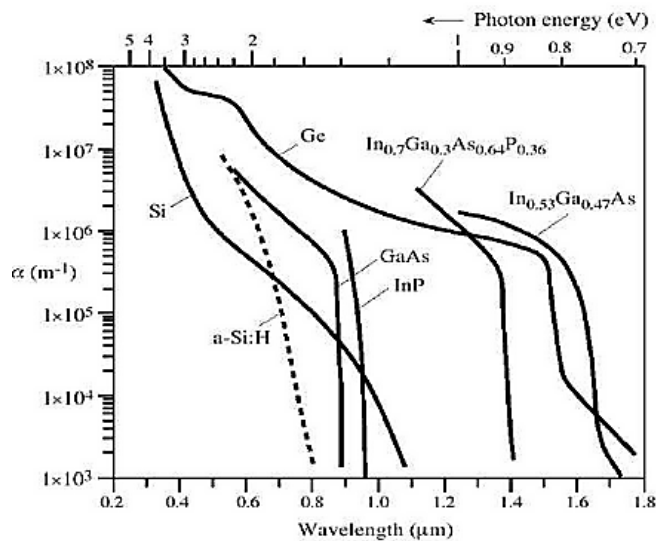


Figura 4.5: Coeficiente  $\alpha$  vs. Longitud de onda

## Fotodetectores

### Detector fotoconductorivo

El detector fotoconductorivo es el más simple de los detectores ópticos que convierte una señal óptica en una señal eléctrica. Básicamente, la operación del fotodetector se debe a la

generación de portadores por medio de la radiación incidente, el transporte y multiplicación de portadores para proveer ganancia, y la interacción con un circuito externo para proporcionar una señal de salida adecuada.

El dispositivo básico fotodetector, Figura 4.6, consiste en una barra de material semiconductor con contactos óhmicos en sus extremos, a los cuales se aplica una diferencia de potencial  $V_{BB}$ .

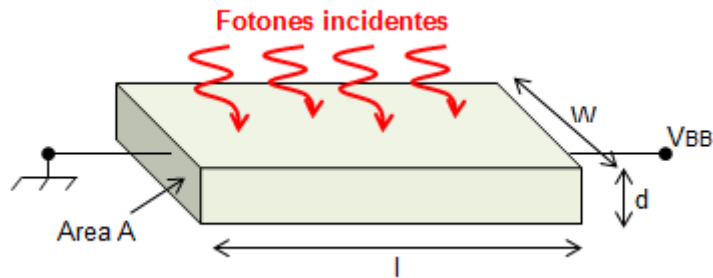


Figura 4.6: Fotodetector básico

Cuando incide una radiación de frecuencia adecuada, se crean pares electrón-hueco que cambian la conductividad del material. Debido al campo eléctrico aplicado, los portadores contribuyen al establecimiento de una corriente. Los portadores están presentes en el sistema hasta que se recombinan o son colectados por los contactos.

Si no hay radiación incidente, la corriente por el dispositivo está dada por la concentración de portadores en equilibrio térmico. Para un semiconductor intrínseco, la conductividad se expresa:

$$\sigma_0 = q (\mu_n n_0 + \mu_p p_0)$$

En la ecuación anterior,  $\mu_n$  y  $\mu_p$  son las movilidades de electrones y huecos respectivamente,  $n_0$  y  $p_0$  corresponden a las concentraciones de electrones y huecos en ausencia de radiación para una dada temperatura. La expresión anterior se denomina conductividad a oscuras ( $\sigma_0$ ). Conviene que  $\sigma_0$  sea lo más baja posible (alta resistividad) y para ello el semiconductor deberá estar a bajas temperaturas.

Si la señal óptica genera una densidad de portadores en exceso:  $\Delta n = \Delta p = G L \tau$ , la conductividad cambia a:

$$\sigma = q [\mu_n (n_0 + \Delta n) + \mu_p (p_0 + \Delta p)]$$

El cambio en la conductividad del material debido a la señal óptica estará dado por:

$$\Delta\sigma = q \Delta p (\mu_n + \mu_p)$$

En presencia de un campo eléctrico  $E$ , la densidad de corriente será:

$$J = J_0 + J_L = (\sigma_0 + \Delta\sigma) E$$

En la expresión anterior  $J_0$  es la densidad de corriente en oscuridad y  $J_L$  es la densidad de corriente fotogenerada.

Supongamos una muestra semiconductor extrínseca de superficie (WL) sobre la cual incide un flujo uniforme de fotones, Figura 4.6. El número total de fotones por unidad de tiempo está dado por:

$$\frac{P_{op}}{h\nu}$$

$P_{op}$  es la potencia óptica incidente y  $h\nu$  es la energía de cada fotón.

En estado estable, la velocidad de generación de portadores debe ser igual a la velocidad de recombinación. Si el espesor del dispositivo es  $d$  y es mucho mayor que la profundidad de penetración de la radiación ( $1/\alpha$ ), la velocidad de generación de portadores por unidad de volumen puede expresarse por:

$$GL = \frac{n}{\tau} = \frac{\eta \frac{P_{op}}{h\nu}}{WLd}$$

$\eta$  es la eficiencia cuántica (número de portadores generados y colectados por cada fotón incidente) y  $n$  es la densidad de pares de portadores (número de portadores por unidad de volumen). Si el material semiconductor es de tipo N resulta  $n \gg p$ , por lo que  $\sigma \cong q \mu_n n$  y la fotocorriente que fluye entre los electrodos será:

$$I_L = (\sigma E) W d = (q \mu_n n E) W d = (q n v_d) W d$$

$E$  es el campo eléctrico y  $v_d$  es la velocidad de deriva de los portadores. Reemplazando la primera ecuación en la segunda, se obtiene:

$$I_L = q \left( \eta \frac{P_{op}}{h\nu} \right) \left( \frac{\mu_n \tau E}{L} \right)$$

Si definimos el tiempo de tránsito de un portador  $t_{tr}$ :  $t_{tr} = L/v_d$ , la ecuación anterior resulta:

$$I_L = q \left( \eta \frac{P_{op}}{h\nu} \right) \left( \frac{\tau}{t_{tr}} \right)$$

Si llamamos  $I_{Lp}$  (fotocorriente primaria) a la fotocorriente producida cuando  $\tau = t_{tr}$ :

$$I_{Lp} = q \left( \eta \frac{P_{op}}{h\nu} \right)$$

La relación entre  $I_L$  e  $I_{Lp}$  permite determinar la ganancia del dispositivo fotodetector:

$$G = \frac{I_L}{I_{Lp}} = \frac{\tau}{\tau_{tr}}$$

Del análisis de la expresión anterior surge que la ganancia  $G$  depende de la relación entre el tiempo de vida media ( $\tau$ ) y el tiempo de tránsito ( $\tau_{tr}$ ). La ganancia  $G$  del dispositivo se debe a que los electrones pueden pasar varias veces alrededor del circuito antes de recombinarse con un hueco fotogenerado. Si se hace  $\tau$  grande y  $\tau_{tr}$  pequeño, se pueden obtener altas ganancias (del orden de hasta  $10^6$ ).

La respuesta temporal de un fotoconductor está determinada por el tiempo de tránsito  $\tau_{tr}$ . Puede mejorarse este tiempo haciendo lo más pequeño posible el espaciamiento entre los electrodos y el campo eléctrico elevado.

Un factor de mérito del dispositivo como detector se determina por la Responsividad  $R$ , que relaciona la intensidad de corriente producida para una determinada potencia óptica incidente. La Responsividad  $R$  se define como:

$$R = \frac{I_L/A}{P_{op}} = \frac{J_L}{P_{op}}$$

La Responsividad del detector depende de la longitud de onda de los fotones incidentes. Si la longitud de onda está por encima de la longitud de onda de corte no se absorberán los fotones y por lo tanto no se producirá fotocorriente. Por otra parte, si la longitud de onda es menor que la longitud de onda crítica o de corte, la energía del fotón incidente será mayor que la correspondiente a la brecha de energía entre las bandas. La diferencia de energías será convertida en calor. Como la energía del fotón aumenta pero la cantidad de portadores generados es la misma, la Responsividad disminuye.

Una vez generados los pares electrón-hueco, son colectados por aplicación de un campo eléctrico. En la Figura 4.6 se mostró un tipo de fotoconductor a partir de una muestra semiconductor. También se puede obtener el mismo efecto utilizando una juntura PN. En el primer caso se obtiene la celda fotoconductiva y en el segundo el fotodiodo. En este caso, la ventaja es que pueden obtenerse distintos modos de operación según el potencial externo aplicado y la carga. Estos dispositivos se tratarán en la próxima sección.

### **Celda fotoconductivas: Resistor LDR**

Las celdas fotoconductivas LDR (*Light Dependent Resistors*) son componentes electrónicos cuya resistencia disminuye al exponerse a una fuente luminosa. En la oscuridad presentan una resistencia muy elevada del orden de algunos  $M\Omega$ .

Los resistores LDR se fabrican a partir de Sulfuro de Cadmio, que convenientemente tratado, contiene pocos o ningún electrón libre en completa oscuridad, razón por la cual, en

estas condiciones, su resistencia es muy elevada. Al absorber luz se libera cierto número de electrones, provocando el aumento de la conductividad  $\sigma$  del material (disminuye la resistencia), justificando la denominación que recibe de fotoconductor o fotorresistencia. La relación Resistencia-Illuminación puede expresarse:

$$R = A L^{-\alpha}$$

En la expresión anterior A es una constante que depende de las características constructivas y del material, L es la iluminación en Lx y  $\alpha$  es una constante que depende del material y del proceso de fabricación (varía normalmente entre 0.7 y 0.9).

La Figura 4.7 muestra la característica resistencia en función de la iluminación para un LDR típico y su símbolo esquemático.

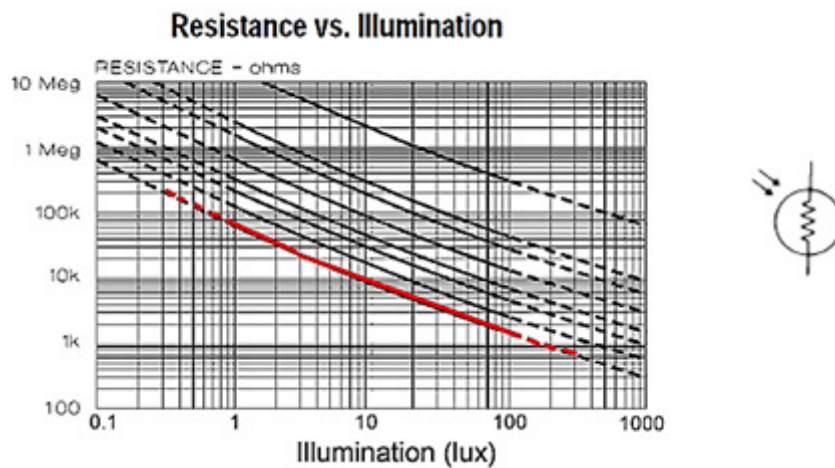


Figura 4.7: Característica Resistencia-Illuminación y símbolo esquemático

Al aplicar una tensión a un LDR, circulará una cierta corriente, aunque el dispositivo se encuentre en oscuridad, pues debido a la agitación térmica a temperaturas por encima de 0 K, algunos electrones pasan de la banda de valencia a la de conducción. La resistencia en oscuridad aumenta con la temperatura ambiente. Su valor es elevado pero no infinito. La Figura 4.8 muestra un corte esquemático de un LDR típico y un dispositivo real.

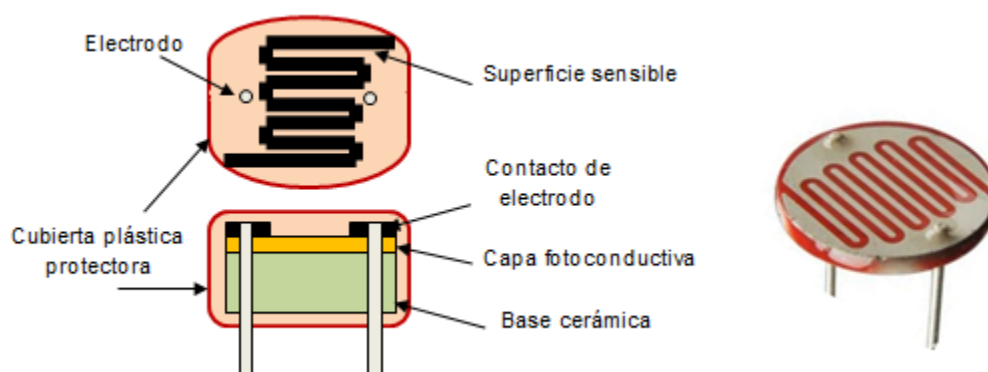


Figura 4.8: Corte esquemático y dispositivo real

Al pasar un LDR de cierto nivel de iluminación a oscuridad total o viceversa, puede observarse que el valor de su resistencia no cambia inmediatamente, sino que debe transcurrir un cierto tiempo. La respuesta temporal de la celda queda determinada por los tiempos de subida (*rise time*) y de caída (*decay time*), Figura 4.9. El tiempo de subida es el necesario para que la conductancia crezca a aproximadamente el 63% del valor de pico una vez que fue iluminada la celda. Cuando se pasa a oscuridad, el tiempo de caída queda definido como el tiempo que transcurre para que la conductancia caiga aproximadamente al 37% de su valor de pico.

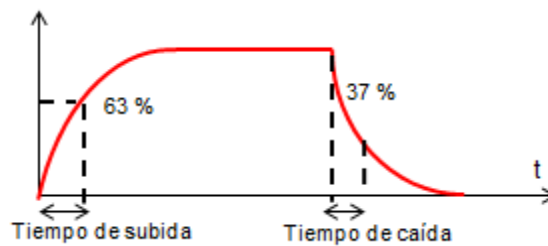


Figura 4.9: Respuesta temporal

### Respuesta espectral

La curva de respuesta espectral muestra la relación entre la resistencia y la longitud de onda de la radiación incidente, y está determinada por las propiedades del material fotosensible. En la Figura 4.10 se muestra una característica típica de un LDR. Se observa que la curva tiene un máximo en las cercanías de 550 nm.

Generalmente se expresa la curva de sensibilidad relativa para la cual en ordenadas se indica la relación entre la resistencia a la longitud de onda dada y la que corresponde a la longitud de onda para la cual dicha resistencia es máxima. Es un dato característico dado en la hoja de datos del dispositivo. La Figura 4.11 compara la Curva de sensibilidad relativa (%) para: CdS (sulfuro de cadmio), CdSe (seleniuro de cadmio), CdS-Se (compuestos de cadmio y selenio), comparadas con el factor de luminosidad, frecuentemente usado para sustituir la respuesta del ojo humano.

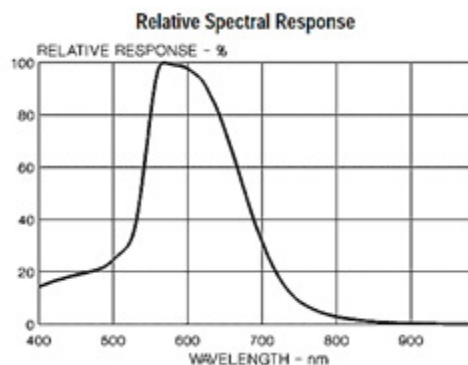


Figura 4.10: Respuesta espectral de LDR típico

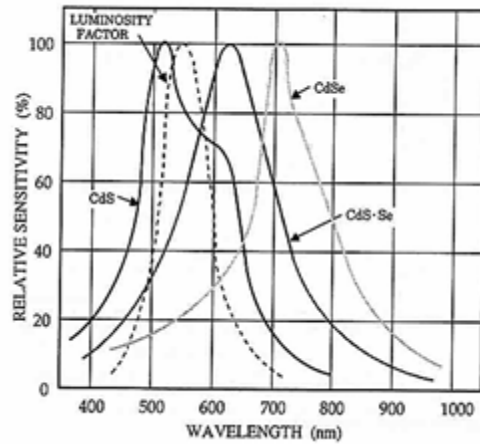
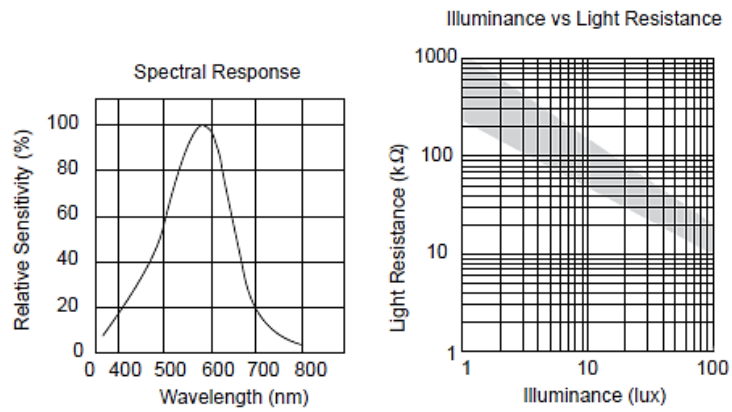


Figura 4.11: Comparación de la respuesta espectral

La Figura 4.12 muestra la hoja de datos dada por el fabricante para una celda fotoconductor típica<sup>1</sup>.



Model	Vmax (VDC)	Pmax (mW)	Ambient Temp (°C)	Spectral Peak (nm)	Light Resistance at 10 lux (kΩ)	Dark Resistance (MΩ)	Gamma Char. $T_{10}^{100}$	Response Time (ms)	
								Rise Time	Decay Time
VAC54	150	100	-30 ~ +80	590	50 ~ 140	20	0.7	20	30

Figura 4.12: Datos del fabricante para celda VAC54

Como ejemplo se presentan dos circuitos con LDR, Figura 4.13, encendido de un LED en condiciones de oscuridad y de iluminación, respectivamente.

<sup>1</sup> [http://pdf.datasheetcatalog.com/datasheets2/37/37792\\_1.pdf](http://pdf.datasheetcatalog.com/datasheets2/37/37792_1.pdf)

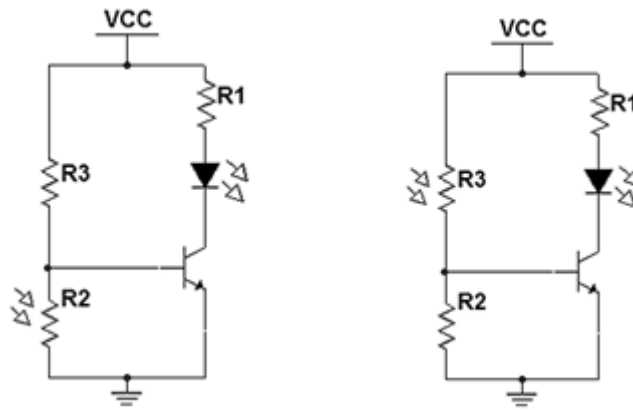


Figura 4.13: Circuitos de aplicación

## Fotodiodo

Los fotodiodos son, básicamente, diodos de unión PN o metal-semiconductor, polarizados en forma inversa, que pueden detectar radiación luminosa y transformarla en una corriente prácticamente independiente de la tensión aplicada. La Figura 4.14 muestra una sección esquemática de un fotodiodo típico de silicio.

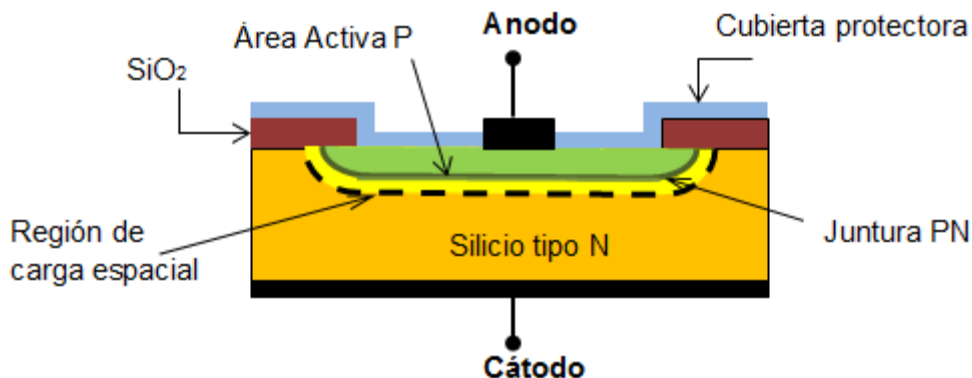


Figura 4.14: Esquema de un fotodiodo

Sobre un material de silicio tipo N se constituye una capa muy delgada de material tipo P, formándose una juntura PN. Se aplican contactos metálicos componiendo los terminales de ánodo y cátodo. El área activa se cubre con un material protector que reduce la reflexión de la luz para determinadas longitudes de onda. La delgadez de esa cubierta se optimiza para longitudes de onda particulares. El área no activa se cubre con una delgada capa de aislante ( $\text{SiO}_2$ ).

La particularidad de esta unión PN es que es un tipo de juntura P+N con la capa P muy delgada. La estrechez de la capa está determinada por la longitud de onda de la radiación a ser detectada. Cuando una señal óptica incide sobre el fotodiodo, el campo eléctrico en la región de agotamiento separa los pares electrón-hueco fotogenerados, permitiendo el establecimiento de una corriente al cerrar el circuito.

Como es bien conocido en la zona de unión de una juntura PN sin polarizar, se forma una región de carga espacial sin portadores libres, desarrollándose un campo eléctrico y un



potencial de contacto ( $V_{bi}$ ). El sentido del campo eléctrico es desde la región N a la región P. Al aplicar una polarización inversa, aumenta el ancho de la región de carga espacial y la magnitud del campo eléctrico. En el caso del fotodiodo, al incidir radiación luminosa se producen pares electrón-hueco en la región P, en la zona de agotamiento y en la región N. Los pares generados en la región de agotamiento, de ancho  $W$ , son rápidamente barridos por el campo eléctrico en la región. Los electrones son barridos hacia la región N y los huecos hacia la región P. Si los portadores en exceso son generados uniformemente a una tasa  $GL$ , la fotocorriente que se produce por los fotones absorbidos en la región de agotamiento y para un área  $A$ , se puede calcular como:

$$I_{L1} = A q \int_0^W GL dx = A q GL W$$

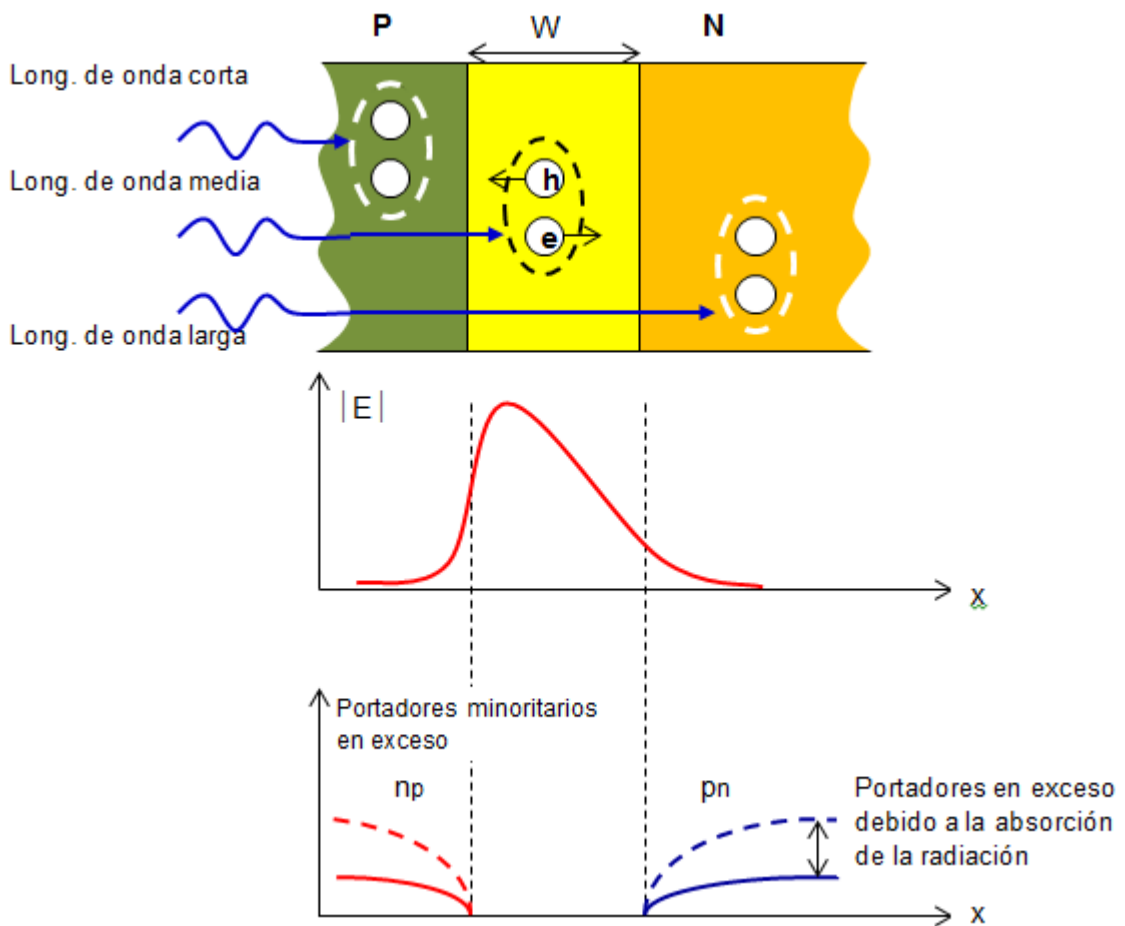


Figura 4.15: Funcionamiento físico

Los pares generados en las zonas N y P aumentan las concentraciones de portadores minoritarios en dichas zonas ( $n_{p0}$  aumenta a  $n_p$  en la zona P y  $p_{n0}$  a  $p_n$  en la zona N). Estos portadores se difundirán hacia la juntura y cuando la alcanzan son barridos por el campo eléctrico, Figura 4.15. De esta forma los electrones llegan a la zona N y los huecos a la zona P. Podemos esperar que los huecos generados dentro de una distancia de una longitud de difusión  $L_p$  desde el borde de la región de carga espacial puedan llegar a introducirse en ella, y

de allí el campo los barrerá hacia el lado P. Lo mismo ocurrirá para los electrones generados dentro de una distancia  $L_n$ . Entonces, la fotocorriente se producirá por la contribución de los portadores generados en una región de ancho  $W+L_p+L_n$ , y puede expresarse como:

$$I_L = I_{nL} + I_{pL} + I_{L1} = A q G_L (W + L_p + L_n)$$

Como se vio anteriormente, el proceso de fotogeneración requiere que la energía del fotón incidente sea por lo menos igual al ancho de la banda prohibida  $E_G$ , siendo la longitud de onda umbral  $\lambda_c$  la determinada por la condición:

$$E_G = \frac{h c}{\lambda_c}$$

$$\lambda_c = \frac{1.24}{E_G[\text{eV}]} [\mu\text{m}]$$

La corriente generada es proporcional a la radiación incidente. La radiación absorbida varía exponencialmente con la distancia y es proporcional al coeficiente de absorción  $\alpha$ , que es una propiedad del material. Para las aplicaciones dentro de la gama de longitud de onda de  $1.3 \mu\text{m}$  -  $1.55 \mu\text{m}$ , los fotodiodos hechos en el material InGaAs / InP son ampliamente utilizados debido a la mayor velocidad, la capacidad de respuesta y características de bajo ruido.

En ausencia de radiación luminosa la corriente por la juntura polarizada en forma inversa se denomina "corriente a oscuras" ( $I_D$ ), que es aproximadamente igual a la corriente de saturación inversa de la juntura, formada por la generación térmica de electrones y huecos. La Figura 4.16 muestra la característica corriente-tensión de un fotodiodo:

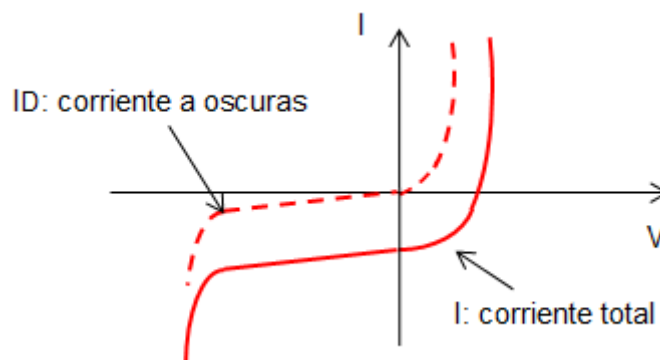


Figura 4.16: Característica I-V del fotodiodo

La corriente total por el dispositivo puede expresarse como:  $I = I_L + I_D$ .  $I_L$  es la corriente fotogenerada e  $I_D$  es la corriente en la oscuridad que puede expresarse como:

$$I_D = I_s [e^{V_D/V_T} - 1]$$

Is es la corriente inversa de saturación y VD la tensión inversa aplicada al diodo. La Figura 4.17 muestra la característica corriente oscura-tensión inversa de un fotodiodo típico. Como puede apreciarse, esta corriente presenta una fuerte dependencia con la temperatura.

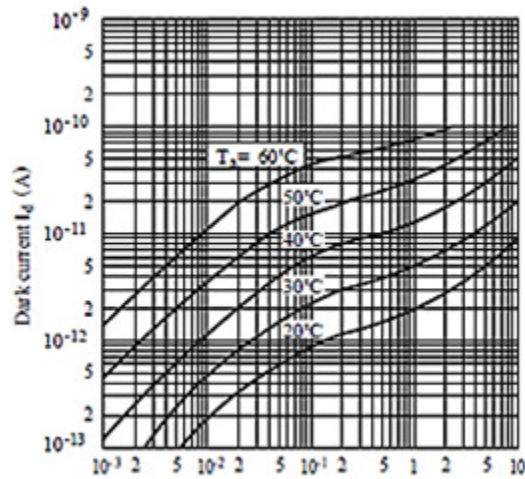


Figura 4.17: Característica Corriente oscura vs. Tensión inversa

### Parámetros del fotodiodo

#### Respuesta espectral

La longitud de onda de la radiación a ser detectada es un parámetro muy importante. Por ejemplo, el Silicio se vuelve transparente a radiaciones de longitudes de onda mayores a 1100 nm. La cubierta protectora afecta la respuesta espectral del dispositivo. Se puede aumentar la respuesta hasta un 25 % para un rango de longitudes de onda específico. Sin embargo, esas cubiertas reducen la eficiencia del dispositivo a otras longitudes de onda, las cuales reflejan. El uso de filtros adecuados puede modificar la respuesta, aproximándola a la respuesta espectral del ojo humano, como se ve en la Figura 4.18.

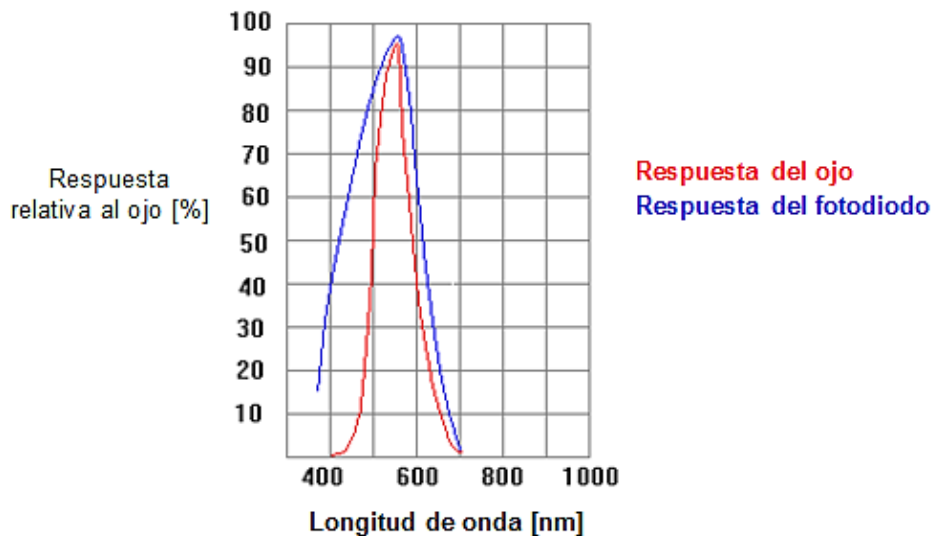


Figura 4.18: Respuesta espectral del ojo vs. fotodiodo

En la Figura 4.19 se muestra las respuestas espectrales para fotodiodos comerciales<sup>2</sup>.

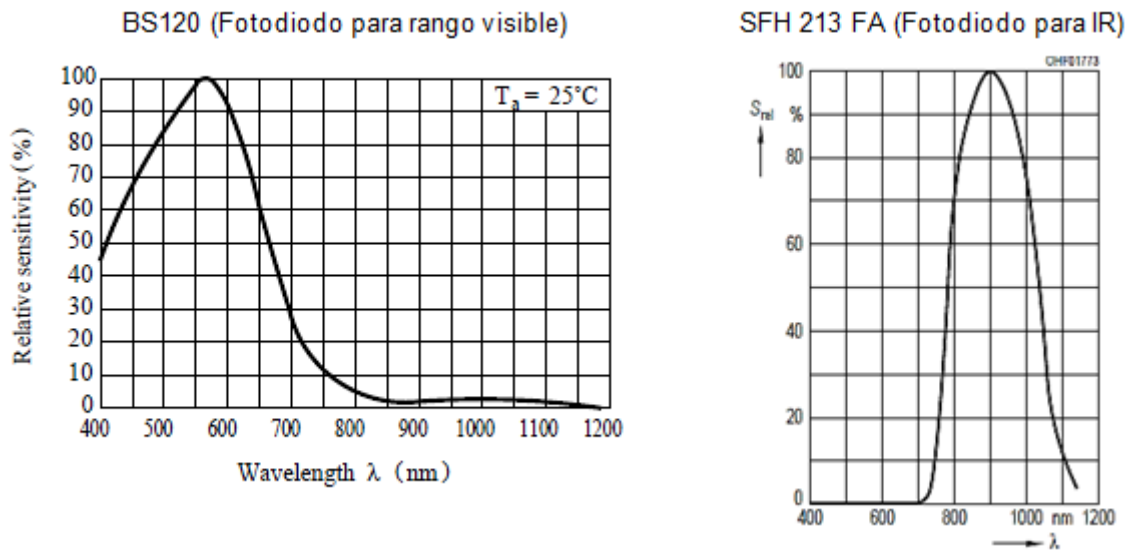


Figura 4.19: Respuesta espectral de fotodiodos comerciales

### Eficiencia cuántica (η)

La eficiencia cuántica se define, para un fotodiodo, como la capacidad de convertir la energía luminosa en energía eléctrica, expresada como porcentaje. La eficiencia cuántica puede relacionarse a la Responsividad R por la ecuación:

$$\eta\% = \frac{1.24 \times 10^5 R[\text{A/W}]}{\lambda[\text{nm}]}$$

Operando bajo condiciones óptimas de reflectancia, estructura cristalina y resistencia interna, la eficiencia cuántica se aproxima al 80% y nunca alcanza el 100%.

Para un buen funcionamiento, un fotodiodo debe permitir la absorción del mayor número de fotones en la región de vaciamiento. La profundidad a la que penetra un fotón antes de ser absorbido es una función de la longitud de onda del mismo. Los fotones de longitud de onda corta son absorbidos cerca de la superficie, mientras que los de longitudes de onda más larga pueden atravesar todo el cristal. Por ello, para que el fotodiodo pueda tener una respuesta espectral ancha debiera tener una capa P fina, para permitir la penetración de fotones de longitudes de onda corta, y una región de agotamiento ancha para llevar al máximo la fotocorriente producida por los fotones de longitud de onda larga.

<sup>2</sup>[http://www.datasheetcatalog.net/es/datasheets\\_pdf/B/S/1/2/BS120.shtml](http://www.datasheetcatalog.net/es/datasheets_pdf/B/S/1/2/BS120.shtml); , <http://www.farnell.com/datasheets/1672048.pdf>

## Velocidad de respuesta

La velocidad de respuesta está limitada por la combinación de tres factores:

- la difusión de los portadores
- el tiempo de tránsito en la región de agotamiento
- la capacidad C en esa región.

Si la región P es más ancha que  $1/\alpha$ , los portadores que se generan en ella deben ser difundidos hacia la juntura, resultando un tiempo de retardo. Para minimizar este efecto, la juntura debe estar lo más próxima posible a la superficie. Por otra parte, como ya se dijo, cuando el espesor de la capa superficial es mucho menor que  $1/\alpha$  los pares electrón-hueco son generados mayoritariamente en la región de carga espacial, de modo que el tiempo de respuesta está determinado por el tiempo que tardan esos portadores en atravesar la zona de agotamiento desplazados por el campo eléctrico.

La Figura 4.20 muestra la forma, símbolo esquemático y circuito de prueba de la velocidad de respuesta para el fotodiodo comercial BS120.

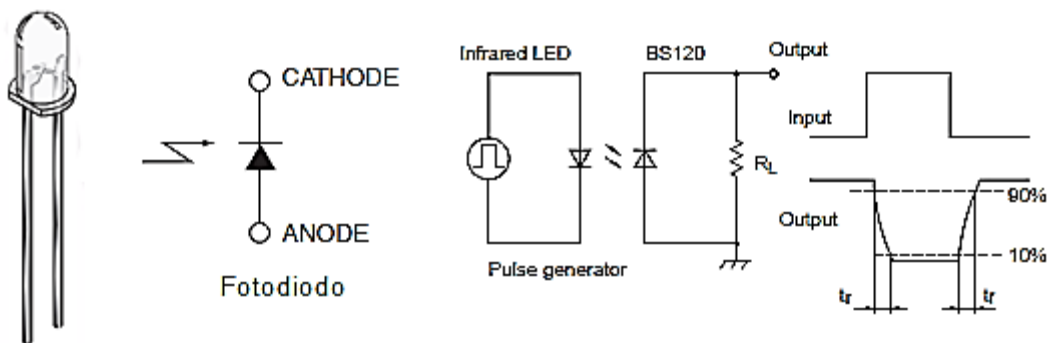


Figura 4.20: Circuito de prueba de la velocidad de respuesta

La Figura 4.21 muestra los valores asociados con las características eléctricas y ópticas de un fotodiodo IR.

### Electrical/Optical Characteristics ( $T_A = -25^\circ\text{C}$ )

Symbol	Parameter	Test Conditions	Min.	Typ.	Max.	Units
$\lambda_{PS}$	Peak Sensitivity Wavelength			880		nm
$\lambda_{SR}$	Wavelength Sensitivity Range		400		1100	nm
$\theta$	Reception Angle			$\pm 20$		$^\circ$
$V_F$	Forward Voltage	$I_F = 80\text{mA}$		1.3		V
$I_D$	Reverse Dark Current	$V_R = 10\text{V}, E_e = 0$			10	nA
$I_L$	Reverse Light Current	$E_e = 0.5\text{mW/cm}^2, V_R = 5\text{V}, \lambda = 950\text{nm}$	15	25		$\mu\text{A}$
C	Capacitance	$V_R = 0, f = 1\text{MHz}, E_e = 0$		60		pF
$t_r$	Rise Time	$V_R = 5\text{V}, R_L = 50\Omega, \lambda = 950\text{nm}$		5		ns
$t_f$	Fall Time			5		

Figura 4.21: Características de un fotodiodo IR típico

## Circuito equivalente

El fotodiodo puede ser representado por una fuente de corriente  $I_L$  (representando a la fotocorriente) que alimenta a un diodo, por el cual circula la corriente  $I_D$ . La magnitud de la fuente de corriente es proporcional al flujo radiante detectado por el fotodiodo. Las características internas del dispositivo se representan por una resistencia en paralelo  $R_d$ , un capacitor  $C_t$  (capacitancia de la juntura) y una resistencia serie  $R_s$  (resistencia de los contactos y otros efectos). El valor de la resistencia  $R_d$  es muy alto, del orden de los  $M\Omega$ . La resistencia serie es de valor bajo, Figura 4.22.

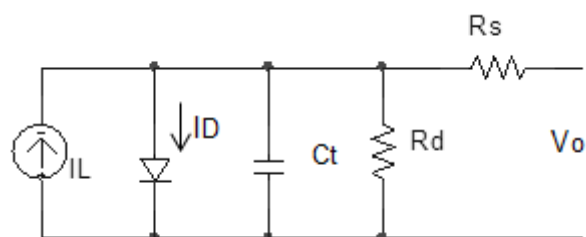


Figura 4.22: Circuito equivalente del fotodiodo

En condiciones de oscuridad, la característica es similar a un diodo común. Al recibir radiación luminosa, la característica se corre de acuerdo a la intensidad recibida. Si se cortocircuitan los terminales, fluirá la fotocorriente  $I_{sc}$  (o  $I_{sc}'$ ) en la dirección de ánodo a cátodo por el circuito externo. Si los terminales se abren parecerá una tensión  $V_{oc}$  (o  $V_{oc}'$ ) con polaridad positiva en ánodo.

La Figura 4.23 muestra la característica corriente-tensión, indicando la tensión de circuito abierto y la corriente de cortocircuito.

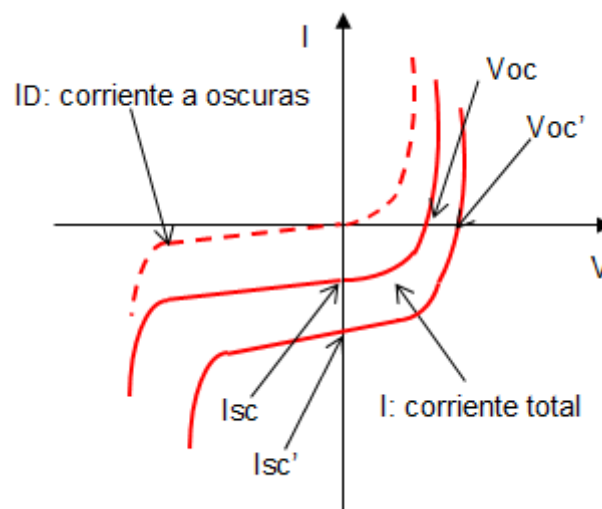


Figura 4.23: Característica I-V del fotodiodo

## Fotodiodo PIN

El fotodiodo de juntura PN tiene algunas desventajas que limitan su uso. Por ejemplo, la capacidad de juntura es grande limitando la respuesta temporal. Por otra parte, el ancho de la región de agotamiento es pequeño afectando la generación de portadores a longitudes de onda largas. La mayor parte de los fotones se absorben fuera de la región de agotamiento donde no hay campo eléctrico. Como resultado, la eficiencia cuántica disminuye a mayores longitudes de onda. Como estructura alternativa surge el fotodiodo PIN.

Es un detector muy usado en las comunicaciones ópticas, por su elevada velocidad de respuesta y mejor comportamiento frente al ruido. Se construye interponiendo una región intrínseca (I) poco conductiva en medio de las capas P y N, altamente conductivas. La región intrínseca es mucho más ancha que las regiones P+ y N+, Figura 4.24.

Al formarse la estructura, los huecos se difunden desde el lado P+ y los electrones desde el lado N+ hacia la región intrínseca donde se recombinan. Esto produce una delgada capa de carga negativa de átomos ionizados aceptores en la región P+ y una capa de carga positiva de átomos ionizados donadores en la región N+. Estas cargas están separadas por la región intrínseca de ancho  $w$ . Cuando no hay tensión externa aplicada, el campo  $E_0$  mantiene el equilibrio evitando la difusión de portadores mayoritarios hacia la región intrínseca. Cuando se aplica una tensión  $V_r$ , ésta cae prácticamente toda en la región intrínseca de ancho  $w$ , ya que las regiones de carga espacial en las regiones P+ y N+ son muy angostas.

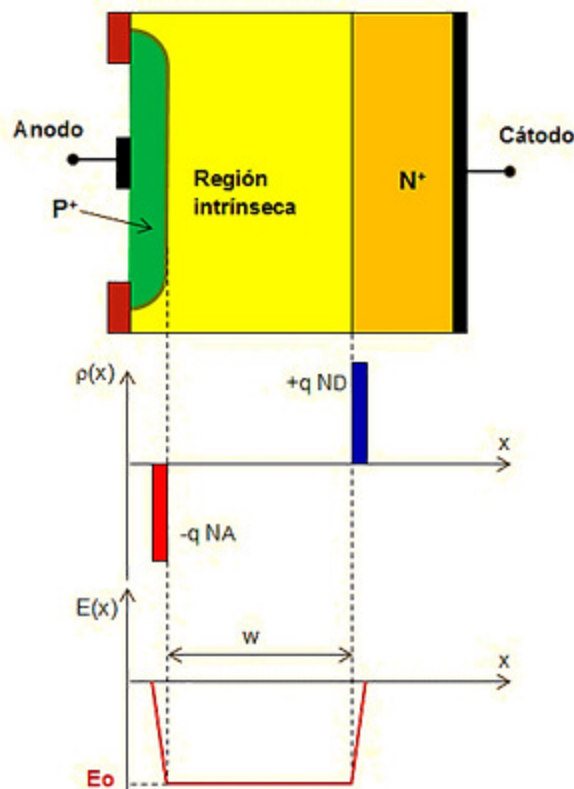


Figura 4.24: Estructura de un fotodiodo PIN

El campo E depende ahora del potencial aplicado y puede calcularse como:

$$E = E_0 + \frac{V_r}{w} \cong \frac{V_r}{w}$$

El dispositivo es diseñado de modo que la absorción de fotones ocurra en la capa I (intrínseca).

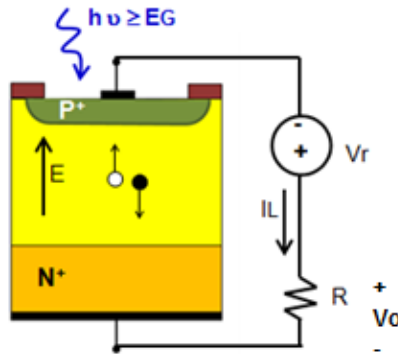


Figura 4.25: Fotodiodo PIN con carga R

Los pares electrón- hueco generados son separados por el campo eléctrico presente hacia las regiones P+ y N+. Mientras los portadores fotogenerados se difunden a través de la capa I, aumentan la fotocorriente que se detecta a través de la caída de tensión sobre un resistor externo R, Figura 4.25.

La capacitancia presentada por un fotodiodo PIN es mucho menor que la correspondiente a un fotodiodo de juntura PN. Esta capacitancia puede ser calculada asumiendo la analogía al comportamiento de un capacitor de placas paralelas separadas por la distancia w (ancho de la región intrínseca). Se desprecian los anchos de las regiones de carga espacial en las zonas P+ y N+ frente a w. La capacitancia por unidad de área está dada por:

$$C_t = \frac{\epsilon_r \epsilon_0}{w}$$

Como el ancho de la región intrínseca es constante, no depende de la tensión aplicada como en el caso de la juntura PN. Esto permite disminuir el valor de la capacitancia  $C_t$  mejorando la respuesta temporal del dispositivo, ya que la respuesta temporal depende del valor de la constante de tiempo  $\tau = R C_t$ . Sin embargo, como se vio en párrafos anteriores, también el tiempo de tránsito influye sobre la respuesta temporal. Aumentando el valor de w, aumenta la cantidad de fotones absorbidos, mejorando la eficiencia cuántica, pero la velocidad de respuesta temporal disminuye cuando el tiempo de tránsito aumenta. Para un portador que se genera en el borde de la capa I el tiempo de tránsito por arrastre a través del ancho w será:

$$t_{tr} = \frac{w}{v_d}$$



En la ecuación anterior,  $v_d$  es la velocidad de saturación. Para campos eléctricos no muy altos, la velocidad de arrastre de los portadores está dada por:  $v_d = \mu E$ . Pero para campos altos, la velocidad tiende a saturarse por lo que deja de tener validez la expresión anterior y el tiempo de respuesta queda limitado por esta condición.

Como conclusión, en los fotodiodos PIN, la velocidad de respuesta del dispositivo queda limitada por el tiempo de tránsito de los portadores fotogenerados a través de la capa intrínseca. Sin embargo, el tiempo de respuesta es mucho menor que para fotodiodos comunes. Como ejemplo se aprecia en la Figura 4.26 el bajo valor de la capacidad de barrera y la respuesta temporal para el fotodiodo PD15-22C/TR83.

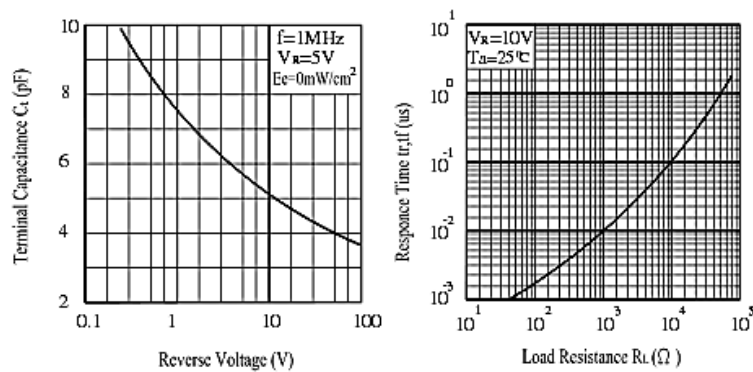


Figura 4.26: Fotodiodo PD15-22C/TR8

La Figura 4.27 muestra varias formas constructivas.



Figura 4.27: Formas constructivas

### Fotodiodo de avalancha (APD)

A diferencia de los fotodiodos PIN, los fotodiodos de avalancha operan a grandes tensiones inversas. De este modo, cuando los portadores son separados por el campo eléctrico, chocan con los átomos de la estructura cristalina, y estas colisiones ionizan los átomos produciéndose nuevos pares electrón-hueco. Por cada par electrón-hueco creado en la zona de carga espacial por la absorción de un fotón, habrá en promedio  $M$  pares que contribuyen a la corriente, siendo  $M$  el factor de multiplicación por avalancha. Esto determina la ganancia interna del dispositivo o ganancia de avalancha que debido al proceso de multiplicación del portador es muy alta.

<sup>3</sup> <http://www.datasheets360.com/pdf/1775387861668367774>.

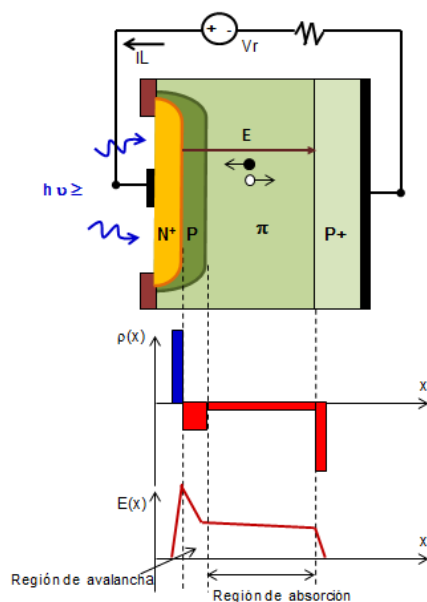


Figura 4.28: Fotodiodo de avalancha

La Figura 4.28 muestra una estructura típica, que posee una configuración n+-p-π-p+. La región de tipo P está dividida en tres regiones con distinto dopaje. La primera es una capa P delgada, la segunda es una capa muy poco dopada, casi intrínseca, denominada capa π y la última es una capa P fuertemente dopada. El campo eléctrico E es máximo en la región de unión N+P y decrece lentamente en la región π. En esta región es donde se produce mayormente la absorción de fotones y la fotogeneración. El campo eléctrico casi uniforme separa los pares electrón-hueco y los portadores son arrastrados a velocidades cercanas a la de saturación hacia las regiones N+ y P+.

Cuando los electrones llegan a la región P son influenciados por el gran campo eléctrico y adquieren energía cinética suficiente como para romper por ionización por impacto enlaces covalentes del silicio en esa región. De esta forma se generan nuevos pares que son también acelerados por el campo presente y se produce un efecto de avalancha, generándose un gran número de portadores que contribuyen a aumentar la fotocorriente. La multiplicación de portadores en la región de avalancha depende de la intensidad del campo eléctrico y, en definitiva, de la tensión inversa aplicada. Conviene que el proceso de avalancha sea iniciado por el portador con coeficiente de ionización por impacto más alto para optimizar la respuesta. Típicamente, para iniciar el proceso de avalancha se necesitan campos mayores a  $10^5$  V/cm.

Se define el factor de multiplicación por avalancha M del fotodiodo como la relación:

$$M = \frac{ILM}{IL}$$

En la expresión anterior, ILM es la fotocorriente multiplicada e IL la corriente primaria. La fotocorriente primaria es aquella obtenida sin efectos de multiplicación, en general para pequeños valores de la tensión inversa aplicada.

Debido a que el proceso de multiplicación es aleatorio, el dispositivo se hace ruidoso predominando el denominado ruido de granalla, afectando la calidad de la respuesta.

Si bien al aplicar un pulso óptico el tiempo de respuesta de un fotodiodo de avalancha es superior al de un fotodiodo PIN, se privilegia la posibilidad de obtener ganancia en el dispositivo, ya que en general las fotocorrientes obtenidas son muy pequeñas (nA a  $\mu$ A). Por ello, el uso de fotodiodos está asociado a una circuitería electrónica que permita obtener corrientes amplificadas.

La Figura 4.29 muestra la ganancia en función de la tensión inversa aplicada para fotodiodos de avalancha de la serie C307374.

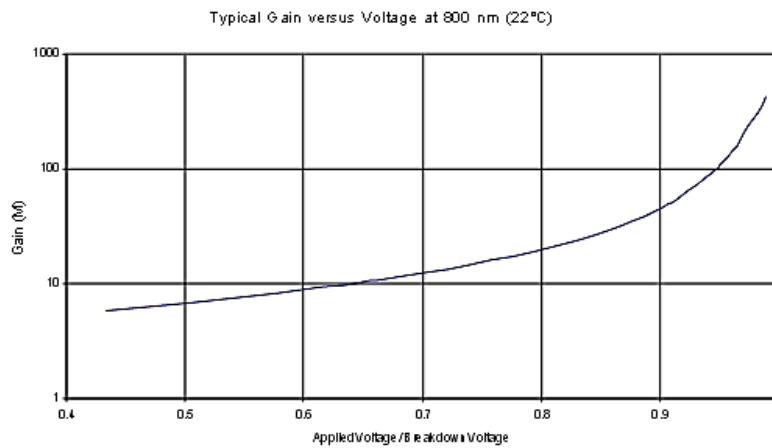


Figura 4.29: Ganancia vs. Tensión aplicada para fotodiodo C30737

### Circuitos con fotodiodos

Las Figuras 4.30 y 4.31 muestran circuitos básicos con fotodiodo. En la Figura 4.30 el fotodiodo no está polarizado y la fotocorriente producida debida a la radiación incidente produce una tensión de salida  $V_o = I R_L$ . La salida es bastante lineal siempre que  $V_o < V_{oc}$ . En la Figura 4.30 se muestra la determinación del punto de operación a través de la recta de carga.

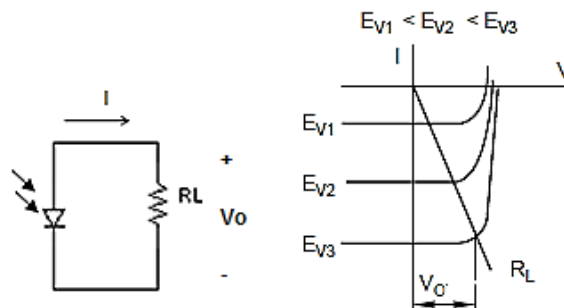


Figura 4.30: Circuito con fotodiodo sin polarización

<sup>4</sup> <http://html.alldatasheet.es/html-pdf/115824/PERKINELMER/C30737/3649/5/C30737.html>

En la Figura 4.31 el fotodiodo se encuentra polarizado en inversa por la tensión  $V_{CC}$ . Se obtiene una tensión de salida  $V_o$  proporcional a la cantidad de radiación incidente.

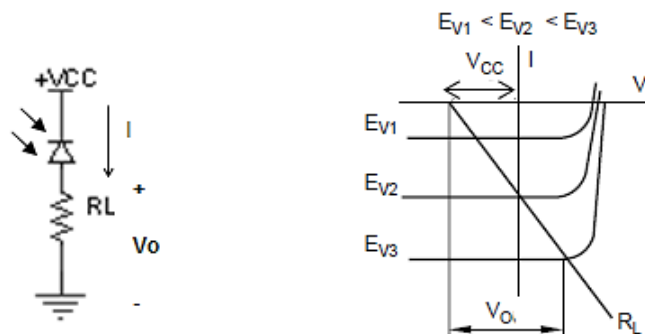


Figura 4.31: Circuito con fotodiodo con polarización inversa

La Figura 4.32 muestra circuitos que utilizan transistor bipolar para amplificar la fotocorriente.

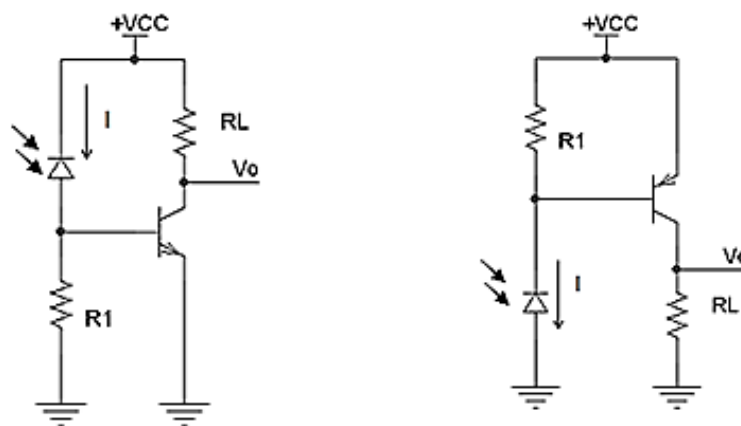


Figura 4.32: Circuito con fotodiodo y transistor bipolar

## Celda Solar

La celda solar es, básicamente, una juntura PN de gran área, capaz de convertir la energía luminosa del Sol en potencia eléctrica con una buena eficiencia de conversión (alrededor de 15%), bajo costo y sin contaminación respecto a otras fuentes de energía. El material más usado en la fabricación de celdas solares es Si, seguido de Se, GaAs y Sn. Actualmente, es una fuente de energía alternativa, siendo el campo de aplicación más usado el de las aplicaciones espaciales.

La eficiencia de conversión de una celda solar se halla limitada por tres factores: sólo se usa parte del espectro comprendido entre 0.4 y 1.1  $\mu\text{m}$ , los fotones absorbidos poseen un exceso de energía no empleada y se produce recombinación de portadores antes de lograr un efectivo proceso de separación de cargas.

En la práctica, las celdas solares no se emplean como elementos independientes sino que se usan en agrupaciones denominadas paneles solares o baterías solares, formados por la combinación serie y paralelo de las celdas individuales.

### Características de la radiación solar

La cantidad total de energía emitida por el Sol en forma de radiación es bastante constante, y no varía más que un 1% en varios días. Esta energía se genera en las profundidades del Sol.

Al igual que la mayoría de las estrellas, el Sol se compone sobre todo de hidrógeno (71%); también contiene Helio (27%) y otros elementos más pesados (2%). Cerca del centro del Sol, la temperatura es de casi 16.000.000 K y la densidad es 150 veces la del agua. Bajo estas condiciones, los núcleos de los átomos de hidrógeno individuales actúan entre sí, experimentando la fusión nuclear. El resultado neto de estos procesos es que cuatro núcleos de hidrógeno se combinan para formar un núcleo de helio. Una enorme cantidad de núcleos reacciona cada segundo, generando una energía equivalente a la que se produciría por la explosión de 100.000 millones de bombas de hidrógeno de un megatón por segundo. De esta forma, cada segundo, alrededor de  $6 \times 10^{11}$  Kg. de Hidrógeno son convertidos en Helio. Por medio de este proceso, una masa de aproximadamente  $4 \times 10^3$  Kg. se convierten por medio de la relación de Einstein en una energía de  $4 \times 10^{20}$  J. Esa energía es emitida como radiación electromagnética desde el ultravioleta al infrarrojo (0.2 a 3  $\mu\text{m}$ ).

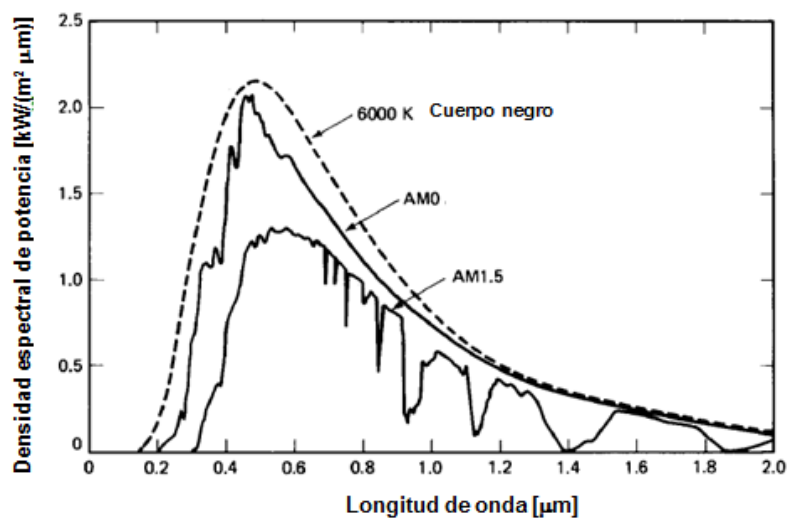


Figura 4.33: Curva de Irradiancia espectral solar

La intensidad de la radiación solar en el espacio libre en la distancia promedio de la Tierra al Sol se define como *constante solar* y tiene un valor de  $1353 \text{W}/\text{m}^2$ .

El grado por el cual la atmósfera afecta la luz solar recibida sobre la superficie terrestre se denomina *masa de aire* (AM: representa la cantidad de potencia recibida por unidad de superficie).

La potencia recibida en el espacio, por encima de la atmósfera terrestre se denomina *masa de aire nula* (AM0) y su valor sólo es relevante para aplicaciones espaciales. La masa de aire AM1 es la potencia recibida cuando el Sol está en el cenit (Sol en posición vertical respecto a la Tierra en el punto de observación). Su valor es  $925 \text{ W/m}^2$ . La diferencia entre AM0 y AM1 es causada por la absorción ultravioleta en el ozono, la absorción infrarroja en el vapor de agua y a la dispersión por la presencia de polvo ambiental y el uso de aerosoles.

La Figura 4.33 muestra las curvas de AM0 y AM1.5 de la Irradiancia espectral solar (potencia por unidad de área y por unidad de longitud de onda).

### Características físicas de la celda solar

En la Figura 4.34 se muestra una representación esquemática de una celda solar.

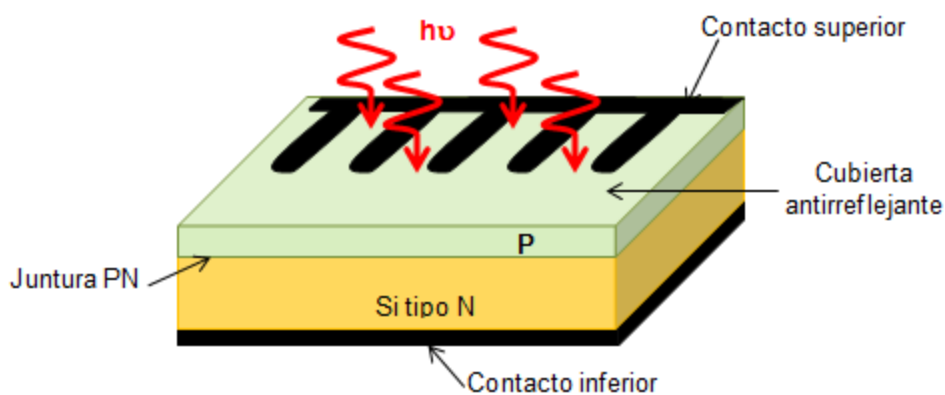


Figura 4.34: Esquema de una celda solar

La Figura 4.35 muestra esquemáticamente el diagrama de bandas de energía en la oscuridad (sin energía radiante sobre la celda). Como el dispositivo se encuentra en equilibrio térmico los niveles de Fermi de las regiones P y N se deben igualar. Esta igualación de los niveles de Fermi origina un campo eléctrico interno que se opone a la difusión de portadores y una diferencia de potencial de contacto o de barrera ( $V_{bi}$ ).

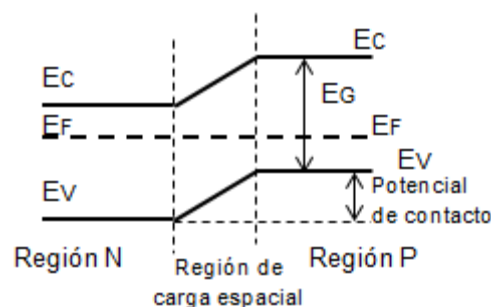


Figura 4.35: Diagrama de bandas de energía en oscuridad

Cuando se irradia la fotocelda, se estimularán los electrones internos si el nivel de la radiación es mayor o igual que el salto de energía  $E_G$ . Se generarán pares electrón-hueco a lo largo de los materiales N y P y en la región de carga espacial. Los portadores minoritarios en

su zona de generación pueden atravesar la región de agotamiento impulsados por el campo, Figura 4.36.

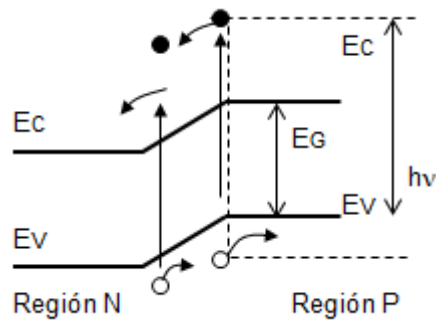


Figura 4.36: Diagrama de bandas con irradiación

Si la región N es muy estrecha, la mayoría de los fotones serán absorbidos dentro de la región de agotamiento y la región P, generando pares electrón-hueco en dichas regiones. Los pares generados en la región de agotamiento son separados por el campo interno y se difunden. Los electrones llegan a la región N haciendo esta región negativa.

Del mismo modo, los huecos se difunden y llegan a la región P haciendo esta región positiva. Se desarrolla así una tensión en circuito abierto ( $V_{oc}$ ) entre los terminales del dispositivo con el lado P positivo respecto al lado N. Si se intercala una carga se establecerá una corriente. Si los terminales de la celda se cortocircuitan circulará una corriente conocida como corriente de cortocircuito ( $I_{sc}$ ).

Los pares electrón-hueco fotogenerados para longitudes de onda largas, que son absorbidos en la región P, sólo pueden difundirse en esta región donde no hay campo eléctrico. Aquellos electrones que se encuentran a la distancia de una longitud de difusión,  $L_n$ , de la región de agotamiento, se difundirán y llegarán a esa región donde serán barridos por el campo eléctrico hacia la región N. Sólo aquellos pares electrón-hueco que se encuentren a una longitud de difusión de la región de agotamiento contribuirán al efecto fotovoltaico.

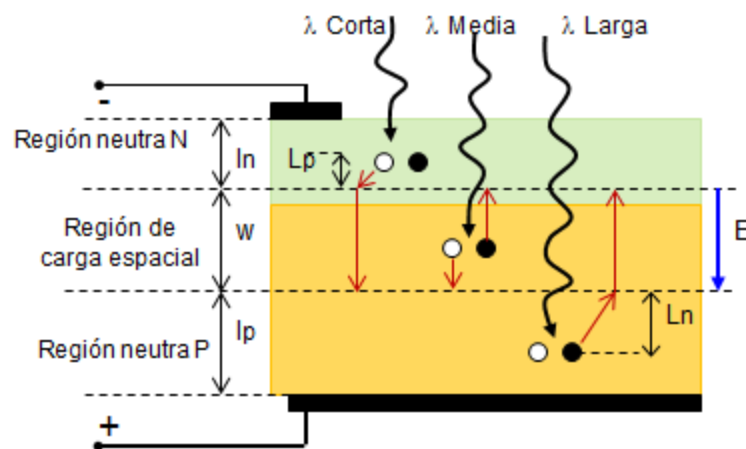


Figura 4.37: Efectos físicos de la irradiación

El mismo principio se puede aplicar para los pares electrón-hueco fotogenerados por longitudes de onda cortas en la región N. Los huecos fotogenerados dentro de una longitud de difusión  $L_p$  pueden llegar a la región de agotamiento y serán barridos por el campo hacia la región de tipo P.

En consecuencia, la fotogeneración de pares electrón-hueco que contribuye al efecto fotovoltaico ocurre en la región:  $L_p + w + L_n$  como se muestra en la Figura 4.37.

### Característica I-V de la celda solar

Consideremos una celda solar con carga resistiva como la mostrada en la Figura 4.38.

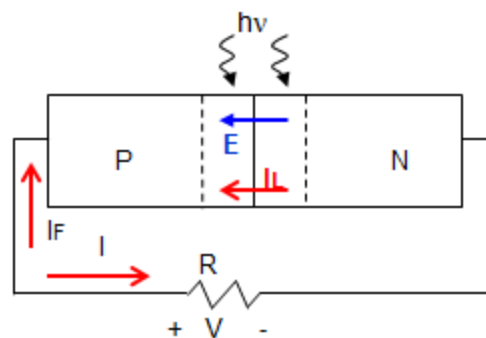


Figura 4.38: Celda solar con carga R

Sin polarización aplicada, existe un campo eléctrico  $E$  en la región de carga espacial. Los fotones de la iluminación incidente crean pares electrón-hueco en la región de carga espacial, que son barridos por el campo eléctrico produciendo una fotocorriente  $I_L$  en la dirección de polarización inversa, como muestra la Figura 4.38. Esta fotocorriente  $I_L$  produce una caída de potencial a través de una carga resistiva  $R$  que polariza en forma directa a la juntura. Esta polarización directa produce una corriente directa  $I_F$  a través de la juntura PN. La corriente neta resultante será:

$$I = I_L - I_F = I_L - I_S (e^{V/V_T} - 1)$$

Se ha representado la corriente  $I_F$  en la juntura como la correspondiente a un diodo ideal con una corriente inversa de saturación  $I_S$ . La fotocorriente  $I_L$  se establece en sentido de polarización inversa y la corriente neta  $I$  que recorre la celda tiene siempre esa dirección. En forma general, puede calcularse la fotocorriente  $I_L$  por medio de la relación:

$$I_L = q A G_L (L_p + L_n + w)$$

$G_L$  es la tasa de generación de pares electrón-hueco,  $L_p$  y  $L_n$  son las longitudes de difusión de huecos y electrones y  $w$  es el ancho de la región de carga espacial, Figura 4.37.



Considerando nuevamente la Figura 4.38, se presentan dos casos de interés. Cuando  $R = 0$  resulta  $V = 0$  y la corriente  $I = I_{sc}$  denominada corriente de cortocircuito:

$$I = I_{sc} = I_L$$

El segundo caso ocurre cuando  $R \rightarrow \infty$  resultando la condición de circuito abierto. La corriente neta es cero y la tensión que se produce se denomina tensión de circuito abierto  $V_{oc}$ .

La fotocorriente  $I_L$  está balanceada por la corriente en la juntura, tal que:

$$I = 0 = I_L - I_F = I_L - I_S (e^{V_{oc}/V_T} - 1)$$

$$V_{oc} = V_T \ln\left(1 + \frac{I_L}{I_S}\right)$$

La Figura 4.39 muestra la característica I-V en condiciones de oscuridad (curva 1) y bajo iluminación (curva 2), la tensión en circuito abierto y la corriente en cortocircuito.

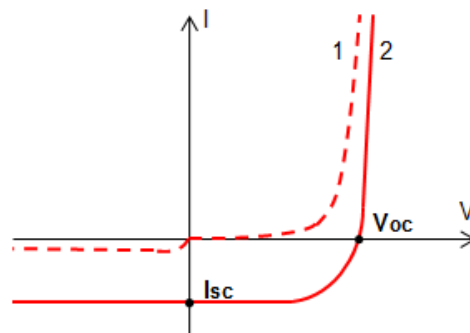


Figura 4.39: Característica I-V de la celda solar

Se representa la característica I-V en el primer cuadrante resultando la curva de la Figura 4.40.

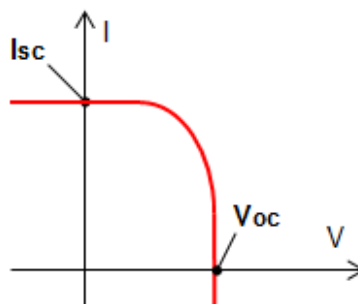


Figura 4.40: Característica I-V referida al I cuadrante

La Figura 4.41 muestra el circuito eléctrico equivalente.

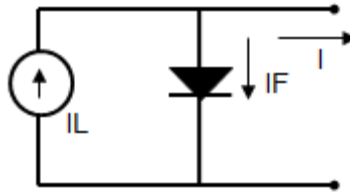


Figura 4.41: Circuito eléctrico equivalente

Para bajos niveles de iluminación la ecuación de la tensión a circuito abierto:

$$V_{oc} = V_T \ln\left(1 + \frac{I_L}{I_S}\right)$$

La ecuación anterior puede aproximarse tomando el primer término de su desarrollo en Serie de Taylor, resultando:

$$V_{oc} \cong V_T \frac{I_L}{I_S}$$

La potencia de salida será:

$$P = VI = V \left[ I_L - I_S \left( e^{V/V_T} - 1 \right) \right]$$

La condición para máxima potencia se obtiene cuando  $dP/dV=0$ . Entonces:

$$\frac{dP}{dV} = 0 = I + V \frac{dI}{dV} = I_L - I_S \left[ e^{V/V_T} \left( 1 + \frac{V}{V_T} \right) - 1 \right]$$

Trabajando con la expresión anterior, se obtiene:

$$V_m = V_T \ln \left[ \frac{1 + \frac{I_L}{I_S}}{1 + \frac{V_m}{V_T}} \right] \cong V_{oc} - V_T \ln \left[ 1 + \frac{V_m}{V_T} \right]$$

De esta expresión no es posible obtener el valor de  $V_m$  en forma directa. Generalmente,  $V_m$  está alrededor del 80% al 90 % de  $V_{oc}$ . Se puede calcular el valor de la corriente en ese punto como:

$$I_m = I_L - I_S \left( e^{V_m/V_T} - 1 \right)$$

$$I_m \cong I_L \left[ 1 - \frac{V_T}{V_m} \right]$$

La máxima potencia de salida  $P_m$  será:

$$P_m = V_m I_m \cong I_L \left[ V_{oc} - V_T \ln \left[ 1 + \frac{V_m}{V_T} \right] - V_T \right]$$

La condición de potencia máxima  $P_m = V_m I_m$  define un rectángulo sobre la característica tensión-corriente del dispositivo como el mostrado en la Figura 4.42.

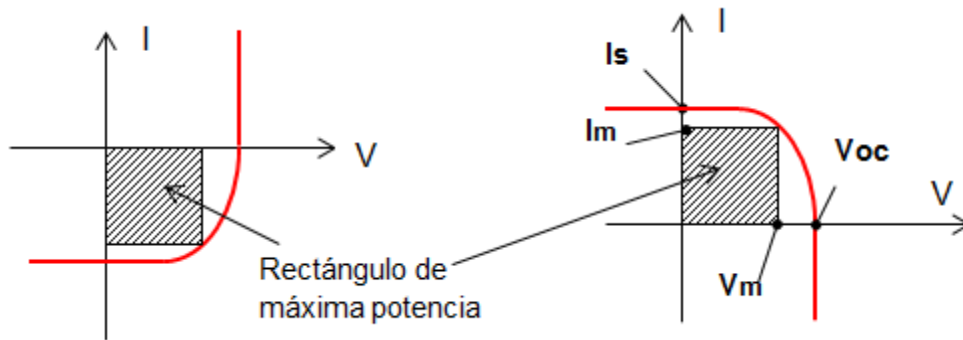


Figura 4.42: Máxima potencia

**Punto de máxima potencia "PMP" ( $P_m$ ):** Es el producto del valor de tensión máxima ( $V_m$ ) e intensidad máxima ( $I_m$ ), para los cuales la potencia entregada a una carga es máxima.

**Factor de forma (FF):** Se define como el cociente de potencia máxima que se puede entregar a una carga y el producto de la tensión de circuito abierto y la intensidad de cortocircuito:

$$FF = \frac{V_m I_m}{V_{oc} I_{sc}}$$

En la mayoría de las celdas FF varía entre 0.7 y 0.8.

Se ha encontrado que el ancho de la zona prohibida para el cual se produce el máximo rendimiento de conversión es 1.35eV, siendo el GaAs el material que más se aproxima. Las celdas solares de GaAs tienen mejor coincidencia con el espectro solar y proporcionan mayor eficiencia. Sin embargo, la tecnología es costosa en comparación con la tecnología de Si. Por esto, las celdas solares de GaAs son utilizadas para aplicaciones espaciales, mientras que las de Si (o de Si amorfo) se usan en aplicaciones donde el costo es un factor importante.

### Eficiencia de conversión energética o rendimiento

Se define como el cociente entre la máxima potencia eléctrica que se puede entregar a la carga ( $P_m$ ) y la Irradiancia incidente ( $P_{in}$ ) sobre la celda que es el producto de la Irradiancia incidente  $G$  por el área de la celda  $A$ :

$$\eta\% = \frac{P_m}{P_{in}} \times 100 = \frac{V_m I_m}{P_{in}} \times 100$$

Al aumentar la temperatura de la celda empeora el funcionamiento porque aumenta ligeramente la Intensidad de cortocircuito, disminuye la tensión de circuito abierto aproximadamente 2.2 mV/°C, el Factor de Forma disminuye y el rendimiento decrece.

Uno de los principales factores que degradan la eficiencia ideal es la resistencia serie  $R_s$  debida a la pérdida en los contactos óhmicos. El rendimiento se reduce a un valor aproximado del 14%, Figura 4.43.

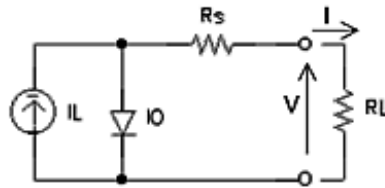


Figura 4.43: Circuito equivalente con resistencia serie

En este caso la corriente por la carga puede expresarse por:

$$I = I_L - I_S \left[ e^{(V - IR_s)/V_T} - 1 \right]$$

## Paneles solares

En la práctica las celdas solares no se emplean como elementos independientes sino en agrupaciones denominadas **paneles solares**. Por ejemplo el panel ET-P672280 comprende 72 celdas solares conectadas en serie y encapsuladas en resina de silicona. El conjunto se encuentra entre dos placas de vidrio para asegurar la inmunidad frente a la humedad. El vidrio es tratado químicamente para aumentar su consistencia. El panel se monta en un bastidor de aluminio galvanizado que permite su uso en distintas posiciones. La Figura 4.44 muestra un esquema típico de un panel solar.

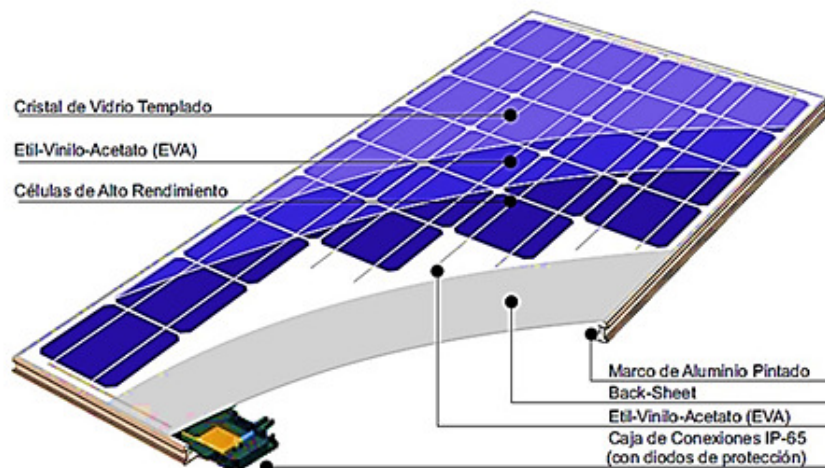


Figura 4.44: Panel solar

La Figura 4.45 muestra la característica I-V del panel solar ET Solar ET-P672280WW5.

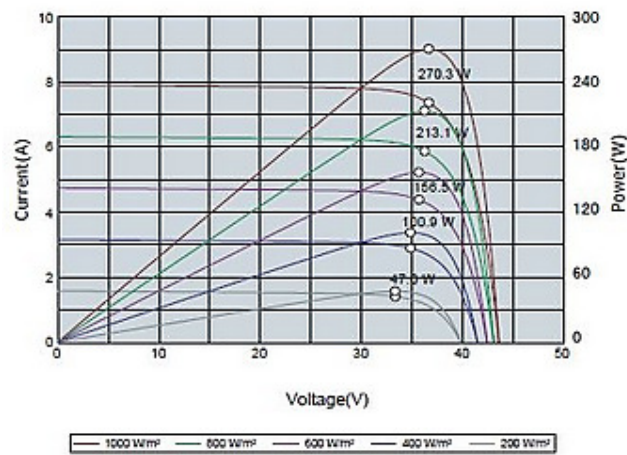


Figura 4.45: Característica I-V del panel ET-P672280WW

## Fotoemisores

### Diodo emisor de luz (LED)

Un diodo emisor de luz, LED, es básicamente una juntura PN, realizada con un semiconductor de banda directa, en el cual la recombinación de pares electrón-hueco resulta en la emisión de fotones. Pueden emitir radiación espontánea en la zona ultravioleta, visible o infrarroja del espectro electromagnético. La energía de la radiación determina la frecuencia. La energía de los fotones emitidos es aproximadamente igual al ancho de la banda prohibida ( $h\nu \cong EG$ ).

La Figura 4.46 muestra una juntura PN sin polarización, y en equilibrio térmico, en la cual el lado N está mucho más dopado que el lado P (juntura  $PN^+$ ). Debido al mayor dopaje del lado N, la región de carga espacial se extiende esencialmente hacia la región P.

La altura de la barrera de potencial  $qV_{bi}$  impide la difusión de los electrones desde N hacia P.

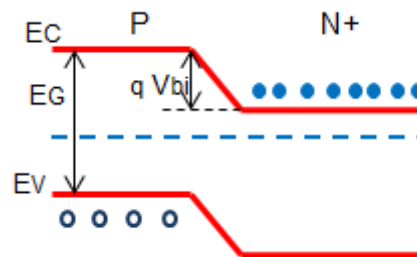


Figura 4.46: Juntura PN sin polarización

Como se vio al estudiar juntura PN, al aplicar una polarización directa  $V_F$ , la altura de la barrera de potencial disminuye ( $V_{bi} - V_F$ ) permitiendo que se difundan electrones desde el lado

<sup>5</sup> <http://www.solarsystems-usa.net/solarpanels/etsolar/et-p672280ww/>

N hacia el P, y huecos desde el lado P hacia el lado N. Debido a la diferencia de dopaje, la componente de inyección de huecos es mucho menor que la componente de inyección de electrones. Estos flujos de portadores tienen sentidos opuestos, de modo que se produce una recombinación de los electrones inyectados en la región de carga espacial y en la región neutra P, en un volumen que se extiende sobre una longitud de difusión  $L_n$  de electrones en el lado P. Esta recombinación, resultado de una inyección de portadores minoritarios, produce una emisión de fotones, fenómeno denominado inyección electroluminiscente. Como este proceso es de naturaleza estadística, se emiten fotones en todas direcciones. Constructivamente, se ajusta el diseño del dispositivo de manera que los fotones absorbidos por el material semiconductor sean mínimos, haciendo el lado P muy angosto, Figura 4.47.

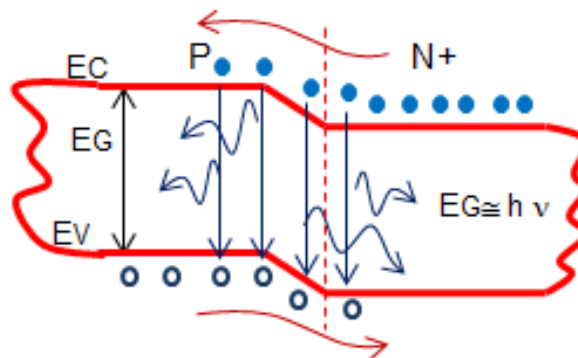


Figura 4.47: Juntura PN con radiación incidente

El proceso de luminiscencia es la emisión de radiación óptica (ultravioleta, visible o infrarroja) resultante de la energía producida durante transiciones electrónicas dentro de un material. Se origina en procesos donde electrones y huecos se generan en concentraciones mayores de aquellas estadísticamente permitidas en el equilibrio térmico y, posteriormente, una fracción significativa se recombina liberando energía que se emite como radiación luminosa. Cuando la energía de la recombinación de electrones y huecos genera fotones ocurre una recombinación radiativa. Los procesos de recombinación radiativa son casi independientes de la fuente que genera el exceso de portadores, pero dependen fuertemente de las características físicas y eléctricas del material.

La recombinación del exceso de portadores minoritarios dentro de una distancia de una longitud de difusión es el mecanismo básico por el cual se genera la radiación óptica. Los electrones o huecos inyectados se recombinan con un portador de tipo opuesto por medio de distintos procesos de recombinación. En los procesos "radiativos", la energía se encuentra en forma de un fotón o radiación luminosa. En los procesos "no radiativos", la energía se encuentra en forma de fonón o calor.

Tecnológicamente, los LEDs se construyen a partir de un sustrato semiconductor que constituye un soporte mecánico del dispositivo, Figura 4.48. Sobre el sustrato, que puede ser de un cristal diferente, crece una capa  $N^+$  y sobre ella una capa P. El lado P se hace muy delgado (micrones) para permitir que los fotones emitidos no sean reabsorbidos. Los fotones que son emitidos hacia el lado N son absorbidos o reflejados en la interfaz del sustrato

dependiendo de la fabricación. Para disminuir las reflexiones internas se utiliza la técnica de segmentación de contactos, Figura 4.49.

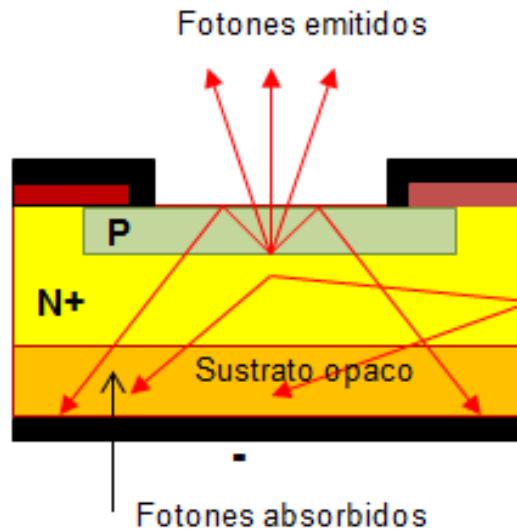


Figura 4.48: Estructura básica de un LED

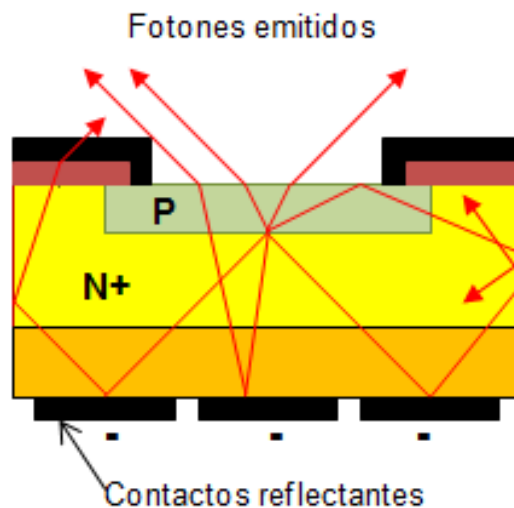


Figura 4.49: Estructura con contactos reflectantes

No todos los rayos de luz llegan a la interfaz semiconductor-aire porque hay efectos de reflexión interna. Los rayos con ángulos de incidencia mayor que un cierto ángulo crítico  $\theta_c$  se vuelven a reflejar. Este efecto depende del material semiconductor. Por ejemplo, para GaAs es  $16^\circ$ . Para disminuir la pérdida por reflexiones internas se modifica la forma del material semiconductor, utilizando un domo o semiesfera. Como este proceso es costoso, se utiliza en su lugar un domo plástico que encapsula la junta semiconductor, Figura 4.50. La Figura 4.51 muestra algunos LEDs comerciales.

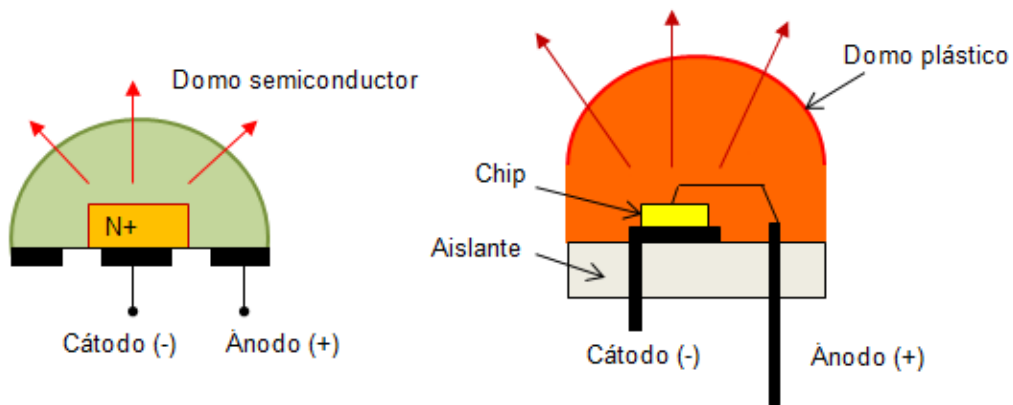


Figura 4.50: Estructura externa



Figura 4.51: Tipos de LED

### Materiales utilizados en diodos emisores de luz

Existe una gran variedad de materiales semiconductores que pueden emitir radiación en el rango de longitudes de onda desde el rojo al infrarrojo.

Los materiales semiconductores comerciales que cubren el espectro visible son compuestos basados sobre aleaciones GaAs (Arseniuro de Galio) y GaP (Fosfuro de Galio) que se representan por:  $\text{GaAs}_{1-y}\text{Py}$ . En este compuesto, átomos de As y P (Grupo V), se localizan aleatoriamente en lugares donde se encuentra As en la estructura cristalina del GaAs. Cuando  $y < 0.45$ , la aleación  $\text{GaAs}_{1-y}\text{Py}$  es un semiconductor de banda directa. Para  $y = 0.45$  ( $\text{GaAs}_{0.55}\text{P}_{0.45}$ ) la longitud de onda emitida es de 630 nm (rojo). Para  $y = 0$  (GaAs), la longitud de onda emitida es de 870 nm (infrarrojo).

Para aleaciones de tipo  $\text{GaAs}_{1-y}\text{Py}$  con  $y > 0.45$  los semiconductores son de banda indirecta y los procesos de recombinación ocurren por medio de centros de recombinación. Para semiconductores indirectos como el GaP o el  $\text{GaAs}_{1-x}\text{Px}$  con  $x > 0.49$ , la probabilidad de recombinación radiativa puede incrementarse con la ayuda de una impureza isoelectrónica. Las impurezas isoelectrónicas tienen la misma estructura de valencia electrónica que el átomo que reemplazan en el cristal. Por ejemplo, en el GaP las dos impurezas isoelectrónicas más eficientes son el átomo de nitrógeno N (aumenta la eficiencia para la emisión verde) y el par Zn-O



(aumenta la eficiencia de emisión roja). La sustitución de N por P en el GaP se dice isoelectrónica porque el N y el P pertenecen a la misma columna de la Tabla Periódica.

La Figura 4.52 resume los colores y longitudes de onda en función de los materiales utilizados.

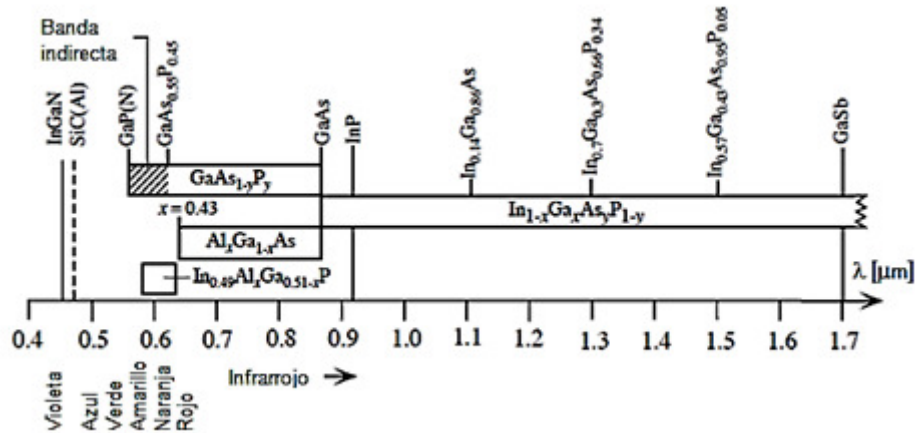


Figura 4.53: Materiales y colores de LED

## Rendimiento

La eficiencia con la cual el material electroluminiscente puede convertir el flujo de corriente en emisión detectable, es un parámetro de mucha importancia para determinar la utilidad del material al cumplir su función. En el proceso de emisión de radiación luminosa, podemos distinguir distintos tipos de rendimiento:

- rendimiento interno ( $\eta_{int}$ )
- rendimiento externo ( $\eta_{ext}$ )

El rendimiento interno es evaluado en la juntura PN, mientras que el rendimiento externo es evaluado en el exterior del dispositivo.

El rendimiento interno,  $\eta_{int}$ , define la relación entre el flujo de fotones generados en el proceso luminiscente y el flujo de corriente. Un material con bajo  $\eta_{int}$  no es de interés práctico como dispositivo luminiscente. Este tipo de rendimiento es fuertemente dependiente de la perfección del material en la vecindad de la juntura donde ocurre la recombinación radiativa. La existencia de defectos y contaminantes produce centros de recombinación profundos con emisión infrarroja o recombinación no radiativa.

El rendimiento externo,  $\eta_{ext}$ , es un parámetro que cuantifica la conversión de energía eléctrica en energía óptica. Relaciona el número de fotones emitidos y los fotones generados en el proceso luminiscente. Su valor debe ser tan alto como sea posible. Los factores que limitan este tipo de rendimiento son la absorción de fotones generados por el propio material, es decir la opacidad del material, y la reflectividad de la interface material-aire que pueden reflejar los fotones nuevamente hacia el interior del material. Si bien los fotones generados en la juntura se emiten en todas direcciones, sólo una fracción emerge desde la superficie al ojo del observador.

Principalmente, hay tres mecanismos de pérdida que reducen la cantidad de fotones emitidos: absorción dentro del material, pérdida de Fresnel y ángulo crítico.

La pérdida de absorción es mayor cuando el sustrato del diodo es opaco como en el caso del GaAs. Los dispositivos construidos sobre sustrato de GaP mejoran el rendimiento porque éste es casi transparente y produce la reflexión de los fotones en lugar de la absorción.

La pérdida de Fresnel se produce cuando los fotones pasan de un medio con un índice de refracción  $n_2$  (por ejemplo: GaAs con  $n_2 = 3.66$ ) a un medio con un índice  $n_1$  (por ejemplo: aire con  $n_1 = 1$ ) de modo que la luz es reflejada. El coeficiente para incidencia normal se puede calcular como:

$$R = \left( \frac{n_2 - n_1}{n_2 + n_1} \right)^2$$

Para evitar este tipo de pérdida, el dispositivo es encapsulado en un domo plástico. El dieléctrico tiene un índice de refracción de valor aproximado 1.6 y permite que emerja una mayor cantidad de fotones.

El tercer mecanismo de pérdida es debido a la reflexión interna total de fotones incidentes en la superficie para ángulos mayores que el ángulo crítico  $\theta_c$  definido por la ley de Snell:

$$\theta_c = \left( \text{sen} \frac{n_2}{n_1} \right)^{-1}$$

Para GaAs el ángulo crítico es aproximadamente  $16^\circ$  y para GaP es  $17^\circ$ .

### Hoja de datos de un LED

Cuando se quiere usar cualquier dispositivo electrónico en un circuito, debe efectuarse la elección del mismo, sus características eléctricas y límites de funcionamiento a través de las hojas de datos provistas por el fabricante. En este caso en particular, se describirán los parámetros más importantes que definen las características de un LED, así como sus curvas características. La Figura 4.54 muestra para el diodo TLDR5800 (Vishay) las principales características ópticas y eléctricas<sup>6</sup>.

<sup>6</sup> <http://www.vishay.com/docs/83004/tldr5800.pdf>

OPTICAL AND ELECTRICAL CHARACTERISTICS <sup>1)</sup> TLDR5800, RED						
PARAMETER	TEST CONDITION	SYMBOL	MIN.	TYP.	MAX.	UNIT
Luminous intensity	$I_F = 20 \text{ mA}$	$I_V$	1000	2500		mcd
Dominant wavelength	$I_F = 20 \text{ mA}$	$\lambda_d$		648		nm
Peak wavelength	$I_F = 20 \text{ mA}$	$\lambda_p$		650		nm
Angle of half intensity	$I_F = 20 \text{ mA}$	$\phi$		$\pm 4$		deg
Forward voltage	$I_F = 20 \text{ mA}$	$V_F$		1.8	2.2	V
Reverse current	$V_R = 6 \text{ V}$	$I_R$			10	$\mu\text{A}$
Junction capacitance	$V_R = 0, f = 1 \text{ MHz}$	$C_j$		50		pF

Note:

<sup>1)</sup>  $T_{amb} = 25 \text{ }^\circ\text{C}$ , unless otherwise specified

Figura 4.54: Características de hoja de datos

Como se definió anteriormente, el flujo luminoso ( $\Phi$ ) es la potencia (W) emitida en forma de radiación luminosa que es percibida por el ojo humano. Su unidad es el lumen (lm). La relación entre watts y lúmenes se llama equivalente luminoso de la energía: 1 watt (a 555 nm) = 683 lm.

La Intensidad luminosa ( $I_v$ ) es la Potencia o Flujo radiante por unidad de ángulo sólido. Su unidad es la candela (cd). Una candela equivale a un flujo luminoso de  $4 \pi$  lúmenes.

En las hojas características de un diodo LED se da la relación entre la Intensidad luminosa y la corriente directa que circula por el diodo en forma gráfica, Figura 4.55. El gráfico se denomina normalizado, porque toma el valor uno a un valor específico de corriente, en este caso equivale a 10 mA.

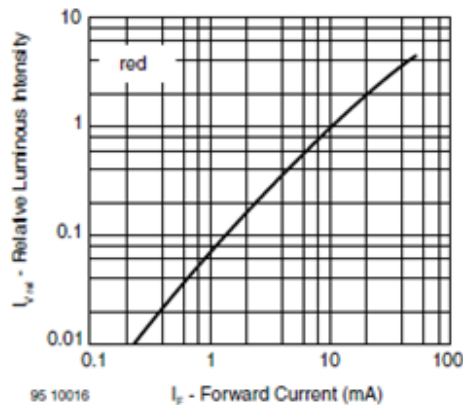


Figura 4.55: Intensidad luminosa vs. Corriente

La longitud de onda dominante ( $\lambda_d$ ) representa la longitud de onda que define el color del dispositivo (648 nm). En tanto que la Intensidad luminosa relativa unitaria corresponde a una longitud de onda de 650 nm, denominada longitud de onda pico ( $\lambda_p$ ) de 650 nm, Figura 4.56.

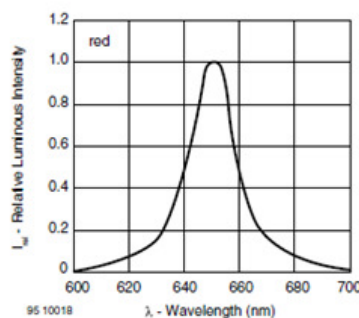


Figura 4.56: Intensidad luminosa vs. Longitud de onda

El ángulo de media intensidad  $\varphi$ , corresponde al ángulo desplazado del eje para el cual la intensidad luminosa es la mitad de la intensidad luminosa axial, Figura 4.57.

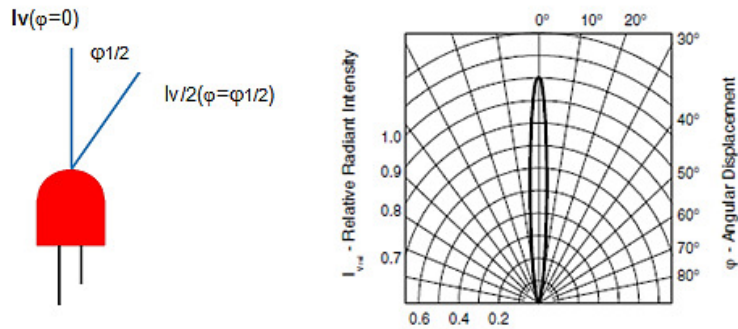


Figura 4.57: Angulo de media intensidad

La directividad se define por el máximo ángulo de observación de luz respecto al eje geométrico. Depende del tipo de encapsulado así como de la existencia de una lente amplificadora. Cada tipo de LED tiene un diagrama de directividad donde se representa el nivel de intensidad luminosa en función del ángulo de observación.

La tensión directa (VF) es la diferencia de potencial que se produce entre los dos terminales cuando el dispositivo es atravesado por la corriente directa. Para este diodo en particular, estaría comprendido entre 1.6 V y 2.2 V aproximadamente, Figura 4.58.

Para los colores típicos: rojo, verde, amarillo y ámbar, los valores promedio que pueden usarse para utilizarlos en un circuito son  $V_F = 2$  V,  $I_F = 15$  mA. Para diodos LED azules, la tensión directa promedio es mayor, alrededor de 4 V – 5 V. Para diodos LED blancos, la tensión directa promedio es de 4 V.

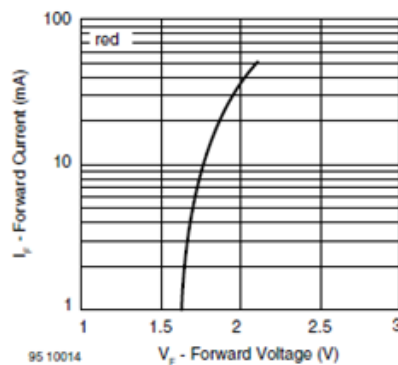


Figura 4.58: Característica I-V

### LED bicolor y LED tricolor

Un LED bicolor está formado por dos diodos LED en antiparalelo (en paralelo y oposición). Según la polarización aplicada, funciona uno u otro dispositivo.

Cuando dos diodos LED se combinan en un encapsulado con tres terminales, se obtiene una estructura denominada LED tricolor. El nombre tricolor resulta del hecho que la luz generada por cada LED puede mezclarse para formar un tercer color cuando ambos están en

estado de encendido. La Figura 4.59 muestra un esquema de un LED bicolor de dos patas y de un LED bicolor de tres patas de cátodo común.

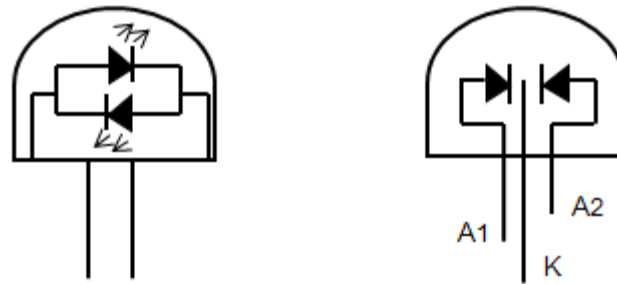


Figura 4.59: LED bicolor y tricolor

La Figura 4.60 muestra el esquema de un diodo bicolor rojo y verde de cátodo común, de acuerdo a las características dadas en la hoja de datos. En la Figura 4.61 se ven las características constructivas de un LED tricolor de cuatro terminales con ánodo común.

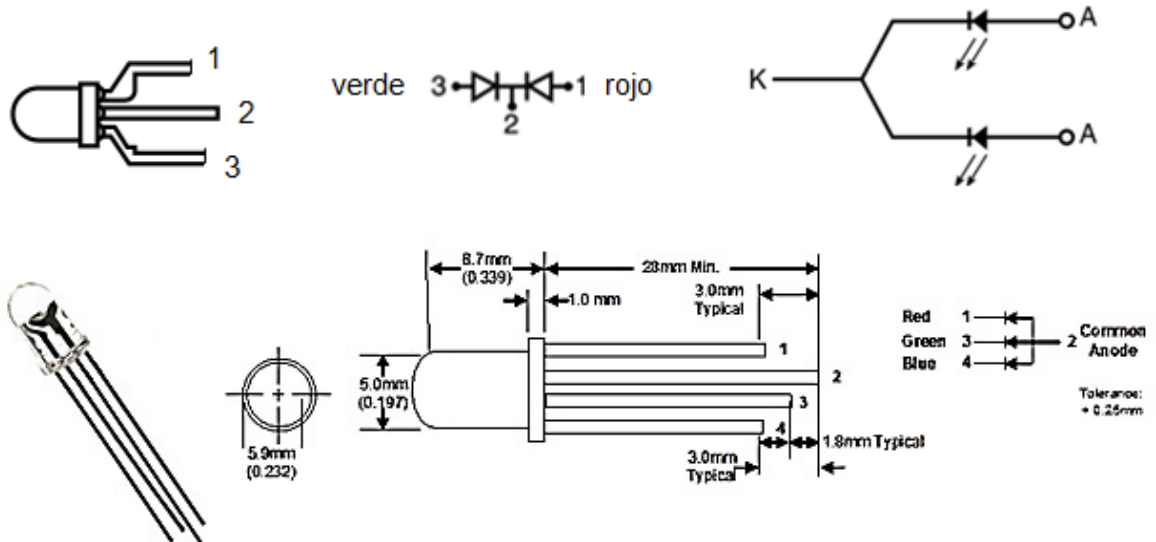


Figura 4.60: LED tricolor de cuatro terminales con ánodo

En la Figura 4.61 se muestran las características típicas para el diodo bicolor TLUV5300 de Vishay Semiconductors y las intensidades luminosas relativas en función de la longitud de onda según el color sea rojo o verde (<http://www.vishay.com/docs/83056/tluv5300.pdf>).

PART	COLOR	LUMINOUS INTENSITY (mcd)			at $I_f$ (mA)	WAVELENGTH (nm)			at $I_f$ (mA)	FORWARD VOLTAGE (V)			at $I_f$ (mA)	TECHNOLOGY
		MIN.	TYP.	MAX.		MIN.	TYP.	MAX.		MIN.	TYP.	MAX.		
TLUV5300	Red	1	2.5	-	10	612	-	625	10	-	2	3	20	GaAsP on GaP
TLUV5300	Green	1	2.5	-	10	552	-	575	10	-	2.4	3	20	GaAsP on GaP

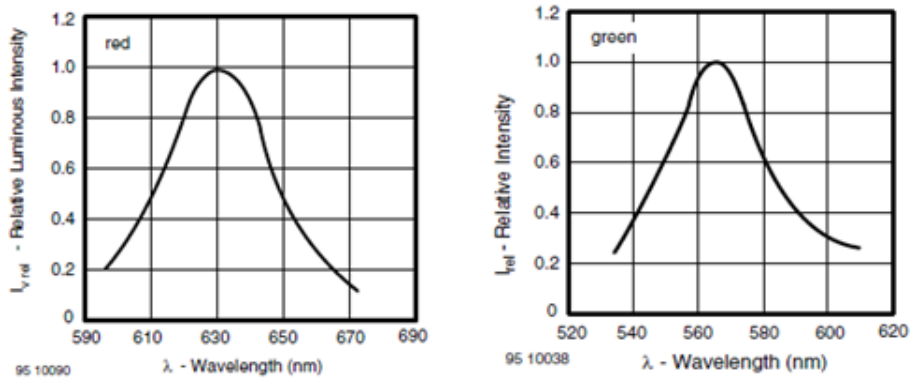


Figura 4.61: LED bicolor TLUV5300

La Figura 4.62 muestra las características eléctricas y ópticas del LED tricolor YSL-R596CR3G4B5C-C107.

Se observan los distintos valores de tensión VF según el color, así como las distintas longitudes de onda para un valor de corriente directa de 20 mA. Un dato interesante es la degradación de color con el tiempo de uso, observando que depende del color.

#### LED Chip Typical Electrical & Optical Characteristics: (Ta=25 °C)

ITEMS	Color	Symbol	Condition	Min.	Typ.	Max.	Unit
Forward Voltage	Red	V <sub>f</sub>	I <sub>f</sub> =20mA	1.8	2.0	2.2	V
	Green			3.0	3.2	3.4	
	Blue			3.0	3.2	3.4	
Luminous Intensity	Red	I <sub>v</sub>	I <sub>f</sub> =20mA	---	---	800	mcd
	Green			---	---	4000	
	Blue			---	---	900	
Wavelength	Red	Δλ	I <sub>f</sub> =20mA	620	623	625	nm
	Green			515	517.5	520	
	Blue			465	466	467.5	
Light Degradation after 1000 hours	Red	-4.68% ~ -8.27%					
	Green	-11.37% ~ -15.30%					
	Blue	-8.23% ~ -16.81%					

Figura 4.62: LED tricolor YSL-R596CR3G4B5C-C10

#### LED Infrarrojo (IR)

La sensibilidad espectral de este dispositivo se encuentra en el rango no visible para el ojo humano. Como ejemplo se muestra el diodo IR333-A, cuyo pico de emisión se encuentra en los 940 nm, Figura 4.63 y posee un diagrama de emisión muy direccional<sup>8</sup>.

<sup>7</sup> <http://www.datasheetspdf.com/PDF/YSL-R596CR3G4B5C-C10/848761/2>

<sup>8</sup> [http://www.adafruit.com/datasheets/IR333\\_A\\_datasheet.pdf](http://www.adafruit.com/datasheets/IR333_A_datasheet.pdf)

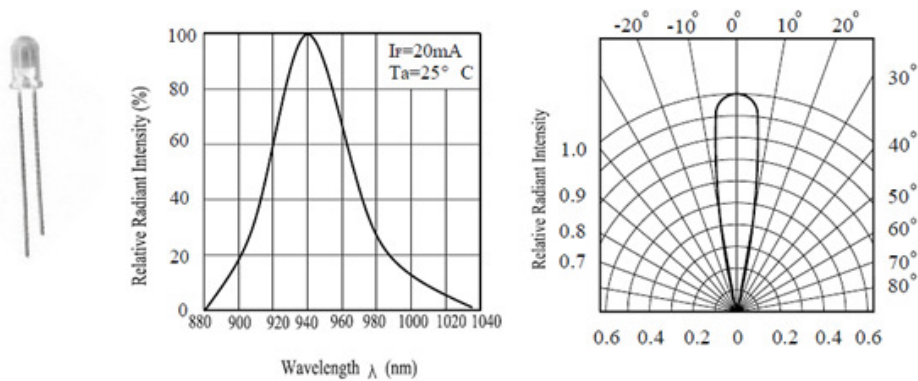


Figura 4.63: LED Infrarrojo IR333-A

### LED multicolor destellante

Este tipo de LED, al ser conectado, comienza automáticamente a parpadear a una frecuencia pre-establecida por su fabricante. Llevan una alimentación de 3,2 V- 20 mA promedio. Es un dispositivo que integra un diodo LED con un circuito integrado. Este último conmuta la alimentación del diodo generando un parpadeo o destello a una frecuencia de 3 Hz o 4 Hz.

### LED de luz blanca

Para construir un LED con emisión de luz blanca, el fabricante utiliza distintos tipos de métodos: conversión de longitud de onda, mezcla de colores o una tecnología conocida como ZnSe homoepitaxial.

El método de conversión de longitud de onda realiza la conversión de la totalidad o una parte de las emisiones de un LED en longitudes de onda visibles que se perciben en el ojo humano como luz blanca. Actualmente, existen varios métodos que incluyen el uso de LED azul y fósforo amarillo, LED azul con varios fósforos y LED ultravioleta con fósforos rojo, verde y azul.

En el método de conversión de LED azul y fósforo amarillo, se utiliza la luz azul de un LED para excitar un fósforo amarillo resultando la emisión de luz amarilla. La mezcla resultante de la luz color azul y amarillo resulta en la aparición de la luz blanca. Este método de conversión de longitud de onda es el menos costoso para producir luz blanca.

En el método que utiliza LED azul y varios fósforos, el uso de múltiples fósforos permite que cada fósforo emita un color diferente. Estas emisiones se combinan con la luz azul original para producir luz blanca. Como ventaja, este método resulta en una luz blanca con mayor espectro y calidad pero es más costoso.

Otro método de conversión usa un LED ultravioleta con fósforos rojo, verde y azul (RGB). La luz ultravioleta se utiliza para excitar fósforo rojo, verde y azul, cuyas emisiones se mezclan para proporcionar una luz blanca que tiene un amplio espectro de longitud de onda.

En el método de mezcla de colores la generación de luz blanca implica el uso de múltiples LEDs en una lámpara y la variación de la intensidad de cada uno de ellos. Por ejemplo, se



utiliza un mínimo de dos LEDs con generación de emisiones de azul y amarillo que varían en intensidad para generar luz blanca. La mezcla de color también se puede producir mediante tres LEDs: rojo, azul y verde, o cuatro LEDs en rojo, azul, verde y amarillo. Debido a que no se utilizan fósforos de color en la mezcla, no hay pérdida de energía durante el proceso de conversión resultando mayor eficiencia que en el método de la conversión de longitud de onda.

Un tercer método para la generación de luz blanca se basa en una tecnología conocida como ZnSe (Seleniuro de Zinc) homoepitaxial. Esta tecnología fue desarrollada por Sumitomo Electric Industries, Ltd., Japón, que se asoció con Procomp Informática, Ltd., Taiwán, para comercializar la tecnología en una empresa conjunta que fue nombrado Supra Opto, Inc.

Un LED blanco de ZnSe homoepitaxial se produce por el crecimiento epitaxial de un LED azul sobre un sustrato de seleniuro de cinc (ZnSe), que provoca la emisión simultánea de luz azul de la región activa y amarillo a partir del sustrato.

En la Figura 4.64 se muestran las características de un diodo LED blanco de alto brillo de montaje superficial de Vishay Semiconductors de 1 W de potencia. El mismo se presenta en tres tipos de blanco: cálido, natural y frío como se aprecia en la Figura 4.649

PART	COLOR	LUMINOUS FLUX (lm)			at $I_F$ (mA)	COORDINATE (x, y)			at $I_F$ (mA)	FORWARD VOLTAGE (V)			at $I_F$ (mA)	TECHNOLOGY
		MIN.	TYP.	MAX.		MIN.	TYP.	MAX.		MIN.	TYP.	MAX.		
VLMW712U2U3XV-GS08	Cool white	87 400	100 000	113 600	350	-	0.33, 0.33	-	350	3	3.5	4	350	InGaN
VLMW712T3U3US-GS08	Natural white	76 500	90 000	113 600	350	-	0.37, 0.38	-	350	3	3.5	4	350	InGaN
VLMW712T2T3QN-GS08	Warm white	67 200	75 000	87 400	350	-	0.44, 0.41	-	350	3	3.5	4	350	InGaN

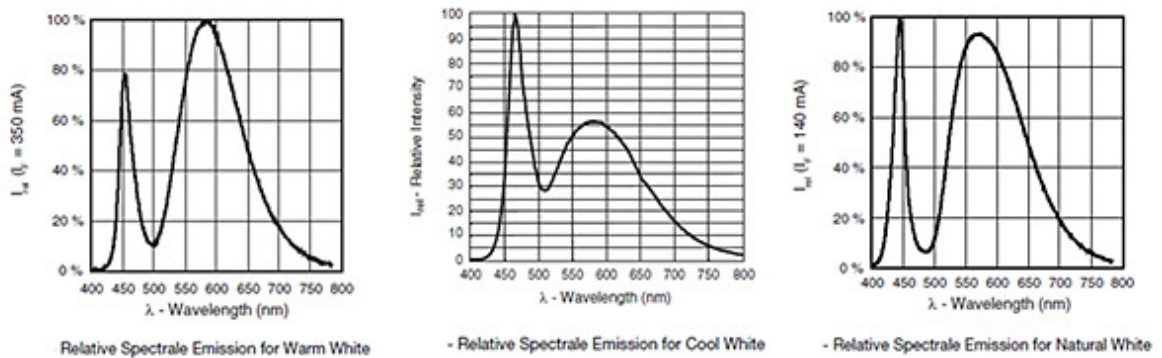


Figura 4.64: LED blanco de alto brillo VLMW712

## Fototransistor

El fototransistor es similar a un transistor bipolar con la diferencia que la zona de Base (B) presenta una gran superficie expuesta a la radiación, y se opera, generalmente, con la

<sup>9</sup> <http://images.ihcontent.net/vipimages/VipMasterIC/IC/VSMI/VSMIS33206/VSMIS33774-1.pdf>



Base en circuito abierto. La Figura 4.65 muestra un esquema básico del dispositivo y su símbolo esquemático.

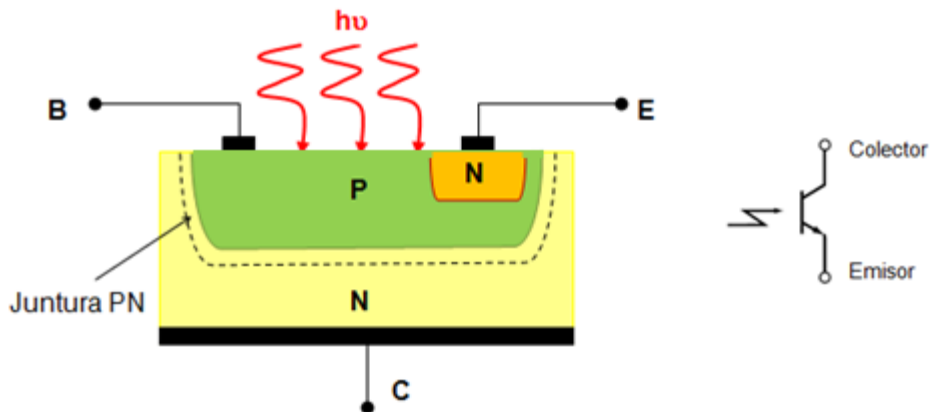


Figura 4.65: Estructura y símbolo de un fototransistor

El dispositivo se polariza de forma tal que el potencial de colector sea más positivo que el de Emisor y la Base se deja en circuito abierto. De esta forma, la juntura Emisor-Base se polarizará directamente, mientras que la juntura Base-Collector lo hará inversamente, ya que el potencial de Base quedará flotando en un valor intermedio entre los potenciales de Colector y de Emisor.

La Figura 4.66 muestra el diagrama de bandas de energía.

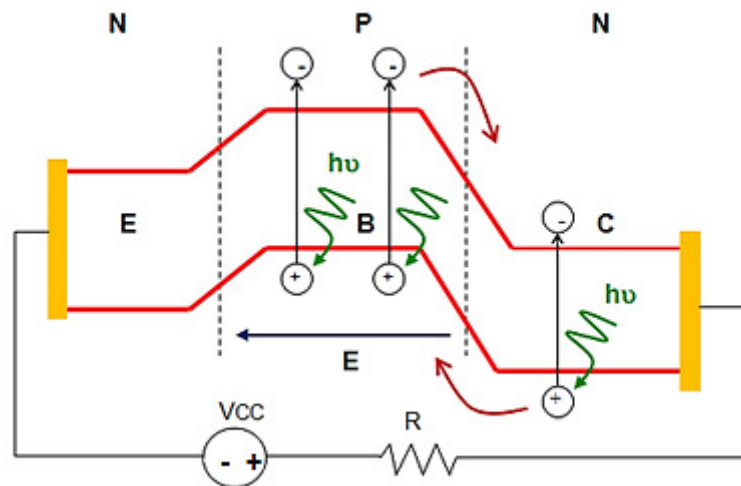


Figura 4.66: Fototransistor: Diagrama de bandas de energía

Al incidir radiación en la Base se generarán pares electrón-hueco. Como la Base es de tipo P los electrones serán portadores minoritarios y se difundirán hacia la juntura de Colector ayudados por el campo eléctrico. Los huecos fotogenerados en la región de Base forman un exceso de carga que hace que una corriente de electrones sea inyectada por la juntura Emisor-Base. Esta corriente adicional circulará por la Base y se sumará a la de electrones generados

por la radiación. El efecto de la inyección de energía luminosa es equivalente a la inyección de corriente en la Base en un transistor común.

La Figura 4.67 representa un esquema circuital del fototransistor, donde el diodo D representa la juntura Base-Emisor irradiada:

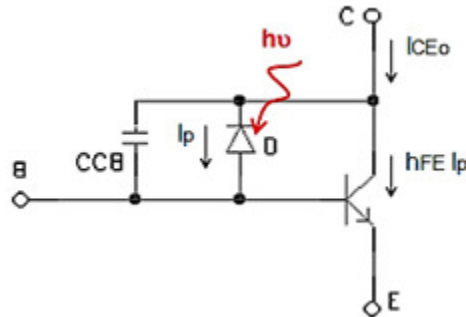


Figura 4.67: Fototransistor: esquema circuital equivalente

Sin radiación presente y con el Emisor en circuito abierto por la juntura de Colector se establece una corriente de saturación muy pequeña por efecto térmico,  $ICBo$ . En configuración de Emisor común y con la Base en circuito abierto, la corriente de Colector será:

$$ICEo = ICBo (1 + hFE)$$

$hFE$  es la ganancia de corriente estática. Debido a que  $hFE \gg 1$  se puede aproximar:

$$ICEo \cong hFE ICBo$$

La ecuación anterior se conoce como corriente a oscuras.

Cuando incide la radiación, la corriente  $ICBo$  se incrementará debido a la fotocorriente inducida  $I_p$ , que se establece por el diodo D, de modo que la corriente de colector será:

$$ICEo \cong (1 + hFE) I_p$$

En la ecuación se ha despreciado el efecto de  $ICBo$ . La corriente  $I_p$  será función de la eficiencia cuántica y de la cantidad de fotones incidentes.

Las características de salida ( $IC - VCE$ ) del fototransistor son similares a las de un transistor común, salvo que en lugar de tomar como parámetro la corriente de Base  $I_B$  se toma la radiación incidente  $E_c$  [ $mW/cm^2$ ].

En la Figura 4.68 se muestra la característica de  $ICEo$  en función de la temperatura y la característica de salida en función de la radiación incidente para un fototransistor típico.

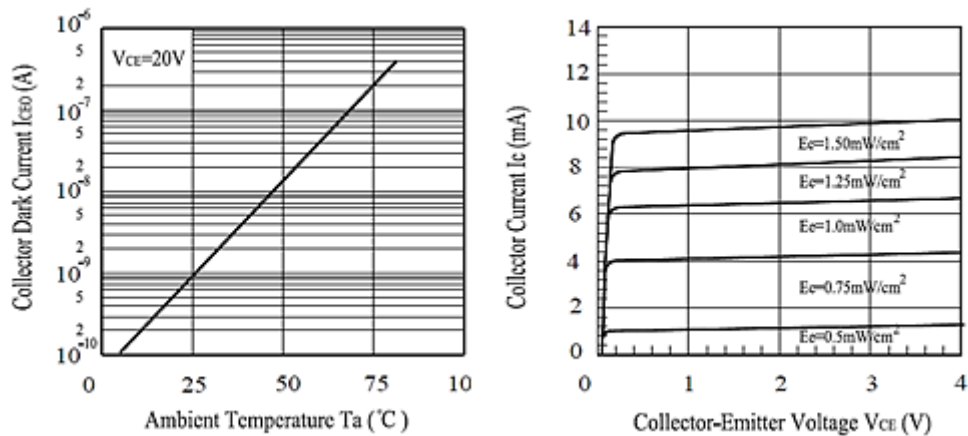


Figura 4.68: Fototransistor:  $I_{CE0}$  y Característica de salida

### Respuesta espectral

La curva de respuesta espectral indica la habilidad del dispositivo para responder a diferentes longitudes de onda. La Figura 4.69 muestra una curva de respuesta espectral, para una energía radiante de valor constante, de un fototransistor PT333-3C10.

Como puede apreciarse, el pico de respuesta se encuentra para una longitud de onda de aproximadamente 1000 nm ( $1 \mu\text{m}$ ).

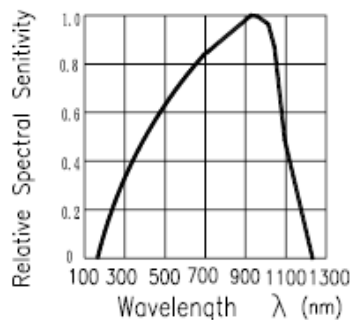


Figura 4.69: Fototransistor PT333-3: Respuesta espectral

### Circuitos básicos con Fototransistor

En la Figuras 4.70 se muestran dos configuraciones típicas de circuitos con fototransistores. El circuito de la izquierda produce tensión de salida de bajo valor cuando la radiación luminosa es detectada por el fototransistor. Debido al efecto transistor, se genera una amplificación de la corriente generada en la base produciendo una transición desde un estado alto a uno bajo en la salida. En la configuración de la Figura 4.70 de la derecha, cuando se detecta en la base la radiación luminosa, se produce una corriente amplificada en el colector resultando una tensión

<sup>10</sup> <http://www.everlight.com/file/ProductFile/PT333-3C.pdf>

de salida en el resistor conectado a emisor. En este caso se genera una tensión de salida que conmuta desde un estado bajo a un estado alto.

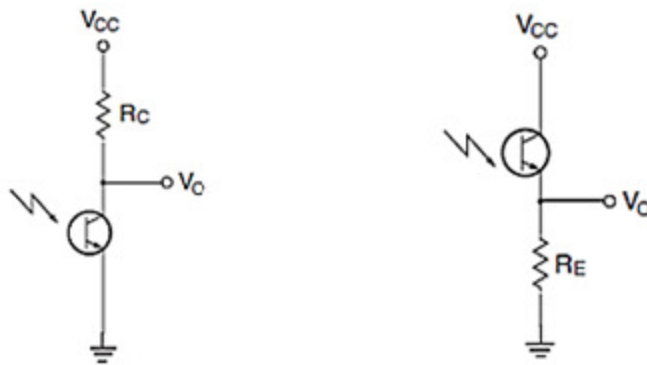


Figura 4.70: Circuitos básicos con Fototransistor

Hay fototransistores que tienen el terminal de Base externo, como un tercer terminal. El acceso al terminal de la Base permite colocar un resistor RBE entre la Base y el Emisor, Figura 4.71. De esta forma si RBE es elevada y se conecta entre Base y tierra, se previene un disparo con bajos niveles de iluminación. Si en el extremo libre del resistor RBE se conecta una fuente de tensión, se puede polarizar al dispositivo con un nivel fijo y la radiación incidente producirá variaciones alrededor del punto de polarización en continua, según el nivel de la radiación incidente.

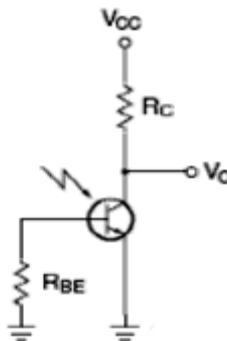


Figura 4.71: Circuito de Fototransistor con resistor en Base

La Figura 4.72 muestra algunas de las características básicas y curvas típicas del fototransistor BPV11F de Vishay Semiconductors<sup>11</sup>.

<sup>11</sup> <http://www.vishay.com/docs/81505/bpv11f.pdf>

BASIC CHARACTERISTICS ( $T_{amb} = 25\text{ }^{\circ}\text{C}$ , unless otherwise specified)						
PARAMETER	TEST CONDITION	SYMBOL	MIN.	TYP.	MAX.	UNIT
Collector emitter breakdown voltage	$I_C = 1\text{ mA}$	$V_{BR}(V_{CE})$	70			V
Collector emitter dark current	$V_{CE} = 10\text{ V}, E = 0$	$I_{CEO}$		1	50	nA
DC current gain	$V_{CE} = 5\text{ V}, I_C = 5\text{ mA}, E = 0$	$h_{FE}$		450		
Collector emitter capacitance	$V_{CE} = 0\text{ V}, f = 1\text{ MHz}, E = 0$	$C_{CED}$		15		pF
Collector base capacitance	$V_{CE} = 0\text{ V}, f = 1\text{ MHz}, E = 0$	$C_{CBO}$		19		pF
Collector light current	$E_o = 1\text{ mW/cm}^2, \lambda = 950\text{ nm}, V_{CB} = 5\text{ V}$	$I_{ca}$	3	9		mA
Angle of half sensitivity		$\varphi$		$\pm 15$		deg
Wavelength of peak sensitivity		$\lambda_p$		930		nm
Range of spectral bandwidth		$\lambda_{0.5}$		900 to 980		nm
Collector emitter saturation voltage	$E_o = 1\text{ mW/cm}^2, \lambda = 950\text{ nm}, I_C = 1\text{ mA}$	$V_{CEsat}$		130	300	mV
Turn-on time	$V_S = 5\text{ V}, I_C = 5\text{ mA}, R_L = 100\text{ }\Omega$	$t_{on}$		6		$\mu\text{s}$
Turn-off time	$V_S = 5\text{ V}, I_C = 5\text{ mA}, R_L = 100\text{ }\Omega$	$t_{off}$		5		$\mu\text{s}$
Cut-off frequency	$V_S = 5\text{ V}, I_C = 5\text{ mA}, R_L = 100\text{ }\Omega$	$f_c$		110		kHz

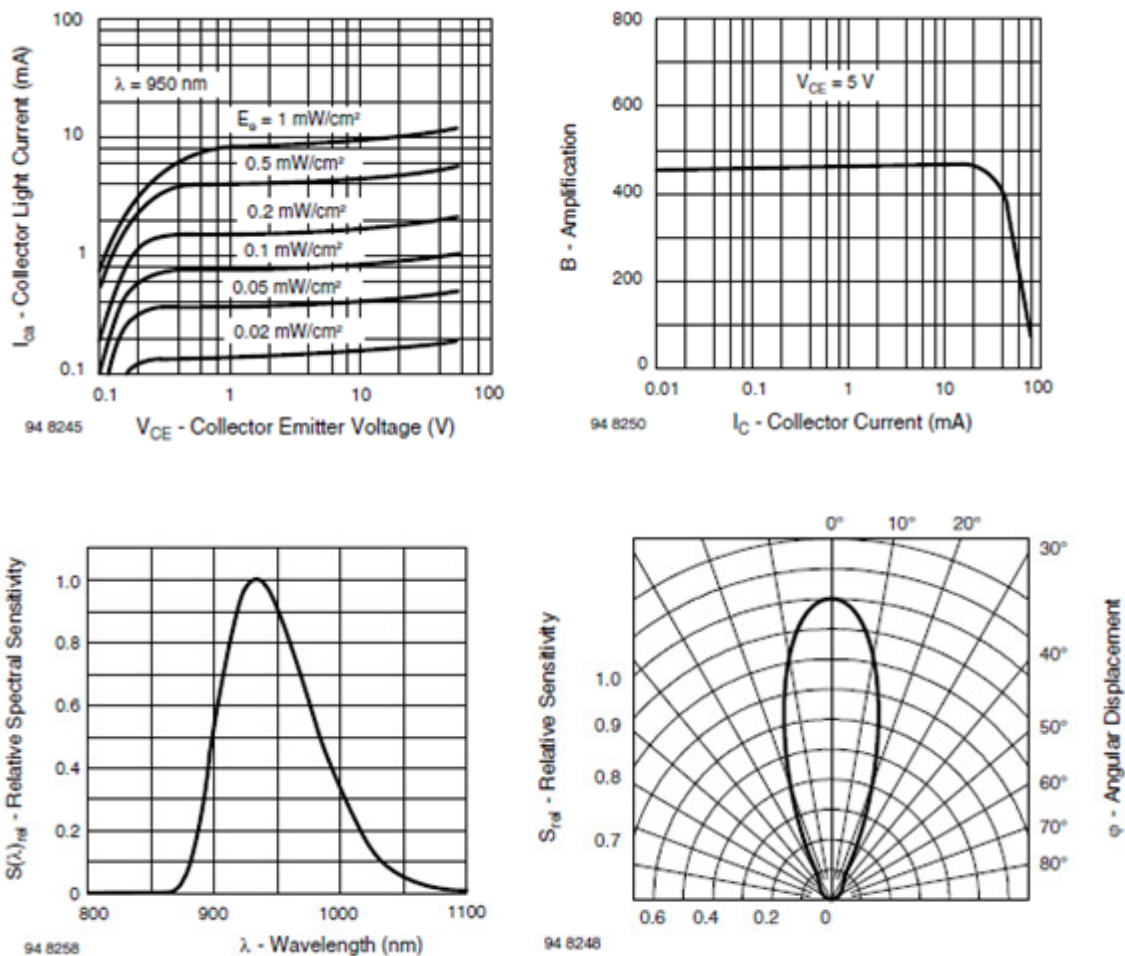


Figura 4.72: Características del Fototransistor BPV11F

## Optoacoplador

El dispositivo optoacoplador consiste en un emisor de fotones cuyo flujo se acopla a algún tipo de dispositivo fotodetector por medio de un aislamiento transparente. La entrada del dispositivo se conecta al emisor de luz, generalmente un diodo emisor de luz (LED). El

aislamiento transparente puede ser aire, cristal, plástico o fibra óptica. El detector puede ser una celda fotovoltaica, fotodiodo, fototransistor o cualquier otro elemento sensible a la radiación luminosa. Las principales aplicaciones se encuentran en el acoplamiento entre etapas de un circuito electrónico donde debe existir aislamiento eléctrico, especialmente en presencia de tensiones elevadas.

La Figura 4.73 muestra la representación esquemática de un optoacoplador con fotodiodo, con fototransistor y con foto SCR.

El modelo más generalizado consta de un LED situado a muy corta distancia de un fototransistor, estando ambos dispuestos en un encapsulado común. El área emisora debe ser pequeña para reducir las pérdidas de flujo en los bordes y minimizar el espaciado y alineación con la región sensible del fotodetector.

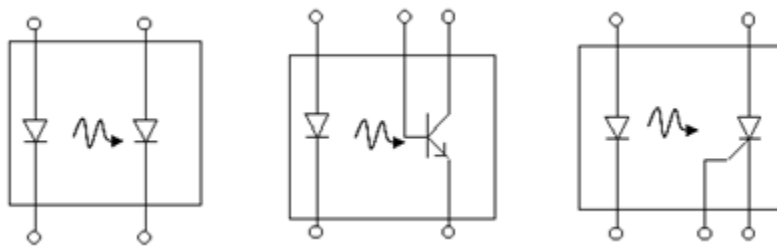


Figura 4.73: Optoacoplador con diodo, transistor y SCR

La Figura 4.74 muestra un esquema de la disposición mecánica y el encapsulado de un optoacoplador de 8 terminales.

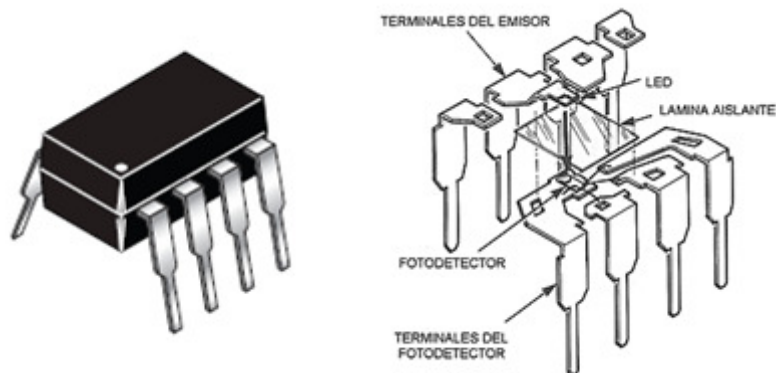


Figura 4.74: Encapsulado y estructura interna de un optoacoplador

### Características generales de un optoacoplador

Tomando un optoacoplador típico como referencia, por ejemplo 4N25, se encuentra que este optoacoplador consiste en un LED de GaAs y un fototransistor de silicio.

Los parámetros necesarios para definir la entrada son la corriente y la tensión por el LED,  $I_F$  y  $V_F$  respectivamente. La Figura 4.75 muestra la característica  $V_F - I_F^{12}$ .

<sup>12</sup> <http://pdf.datasheetcatalog.net/datasheet/fairchild/4N25.pdf>

Para la mayoría de las aplicaciones se requiere un resistor en serie con el LED que limite la corriente. El valor del resistor puede calcularse como se indica en la Figura 4.76.

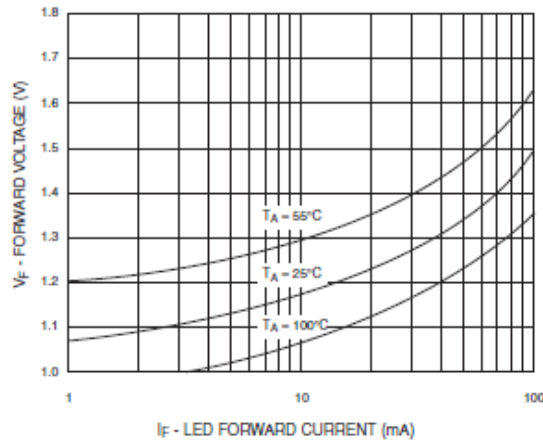


Figura 4.75: Característica  $V_f$ - $I_f$  para el optoacoplador 4N25

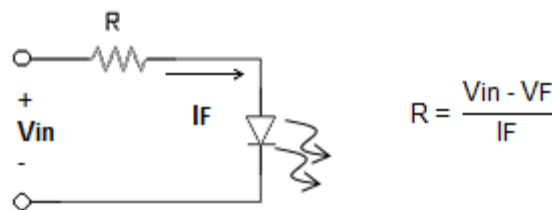


Figura 4.76: Cálculo del resistor serie R

La salida del optoacoplador es el fototransistor. Los parámetros de interés son la corriente de Colector  $I_C$  y la tensión Colector-Emisor  $V_{CE}$ . La Figura 4.77 muestra la relación entre  $V_{CEsat}$  e  $I_C$  para distintos valores de la corriente del Led de entrada.

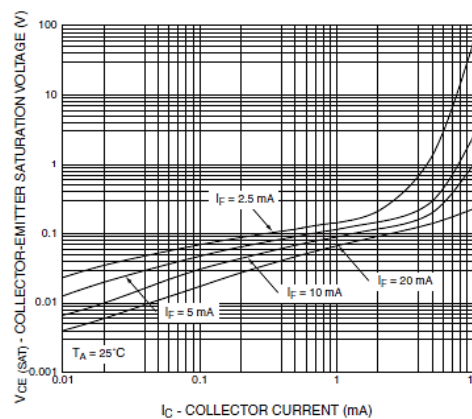


Figura 4.77: Característica  $V_{CEsat}$ - $I_C$

Para caracterizar completamente al optoacoplador se define un parámetro llamado relación de transferencia de corriente o eficiencia de acoplamiento ( $\eta$  o CTR), que es la relación de la

corriente de Colector con la corriente del diodo  $I_C/I_F$ . Es una medida de la habilidad del aislador para pasar en forma eficiente la señal deseada. Depende de la eficiencia radiante del LED, el espaciamiento entre el LED y el fotodetector, el área, la sensibilidad y amplificación del detector. La Figura 4.78 muestra una curva típica para diferentes temperaturas y corrientes de emisor.

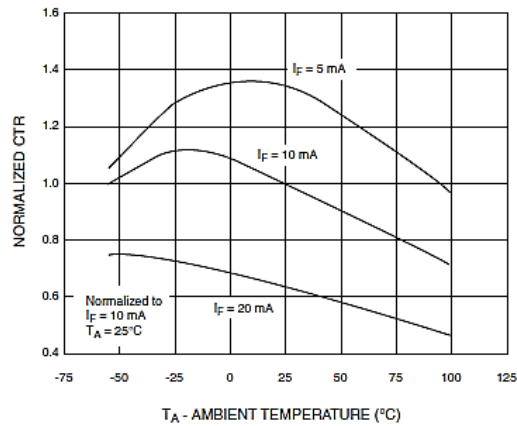


Figura 4.78: CTR: Relación de Transferencia de Corriente

La Figura 4.79 muestra dos circuitos típicos.



Figura 4.79: Circuitos básicos con optoacoplador con fototransistor

La Figura 4.80 muestra la disposición interna y terminales de un optoacoplador 4N32 de Vishay Semiconductors donde el dispositivo receptor es un transistor foto Darlington. El dispositivo presenta como características más importantes una gran relación de transferencia de corriente  $CTR = 500$  (valor mínimo) y una elevada resistencia de aislación  $10^{11} \Omega$  (valor típico)<sup>13</sup>.

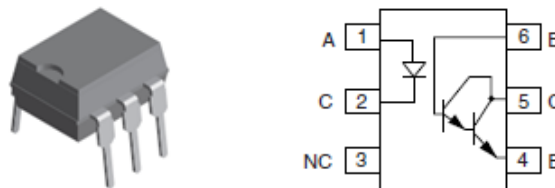


Figura 4.80: Optoacoplador con foto Darlington

<sup>13</sup> <http://www.vishay.com/docs/81865/4n32.pdf>



### Optoacoplador de ranura

En este tipo de dispositivo, el LED IR y el Fototransistor se encuentran alineados a una misma altura pero separados a través de una ranura, como muestra la Figura 4.81. El fototransistor se activa mientras no haya ninguna obstrucción en la ranura.

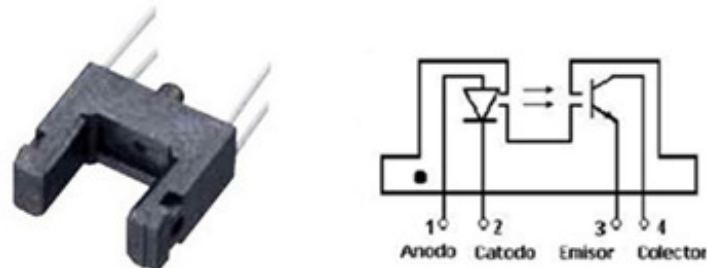


Figura 4.81 Optoacoplador de ranura

Una aplicación de este tipo de dispositivos es interrumpir el haz entre el diodo y el fototransistor por medio de un disco ranurado. Contando las interrupciones por vuelta o por tiempo se determinan velocidades de motores.

### Optoacoplador reflexivo

En este tipo de optoacoplador, el LED y el fototransistor no se encuentran enfrentados sino adyacentes entre sí, como se ve en la Figura. Cuando un objeto se encuentra en el área de detección, la luz emitida es reflejada de nuevo hacia el fotodetector, Figura 4.82.

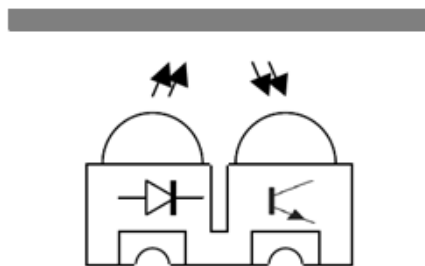


Figura 4.82 Optoacoplador reflexivo

Los optoacopladores reflexivos pueden ser dos tipos: de reflexión directa o de reflexión difusa. En el primer caso, la fuente emisora y el receptor se ubican en la misma localización, pero se requiere de una superficie que refleje la luz y se encuentre alineada con el dispositivo. En el tipo de reflexión difusa no es necesario un reflector de luz. Se detecta un objeto cuando se refleja la luz sobre la superficie y ésta vuelve hacia el receptor.

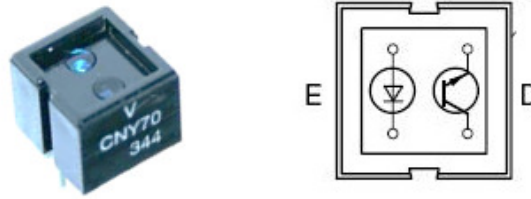


Figura 4.83 Optoacoplador CNY70

Un dispositivo típico es el sensor CNY70, Figura 4.83. En la Figura 4.84 se muestran la estructura interna y características típicas del mismo<sup>14</sup>.

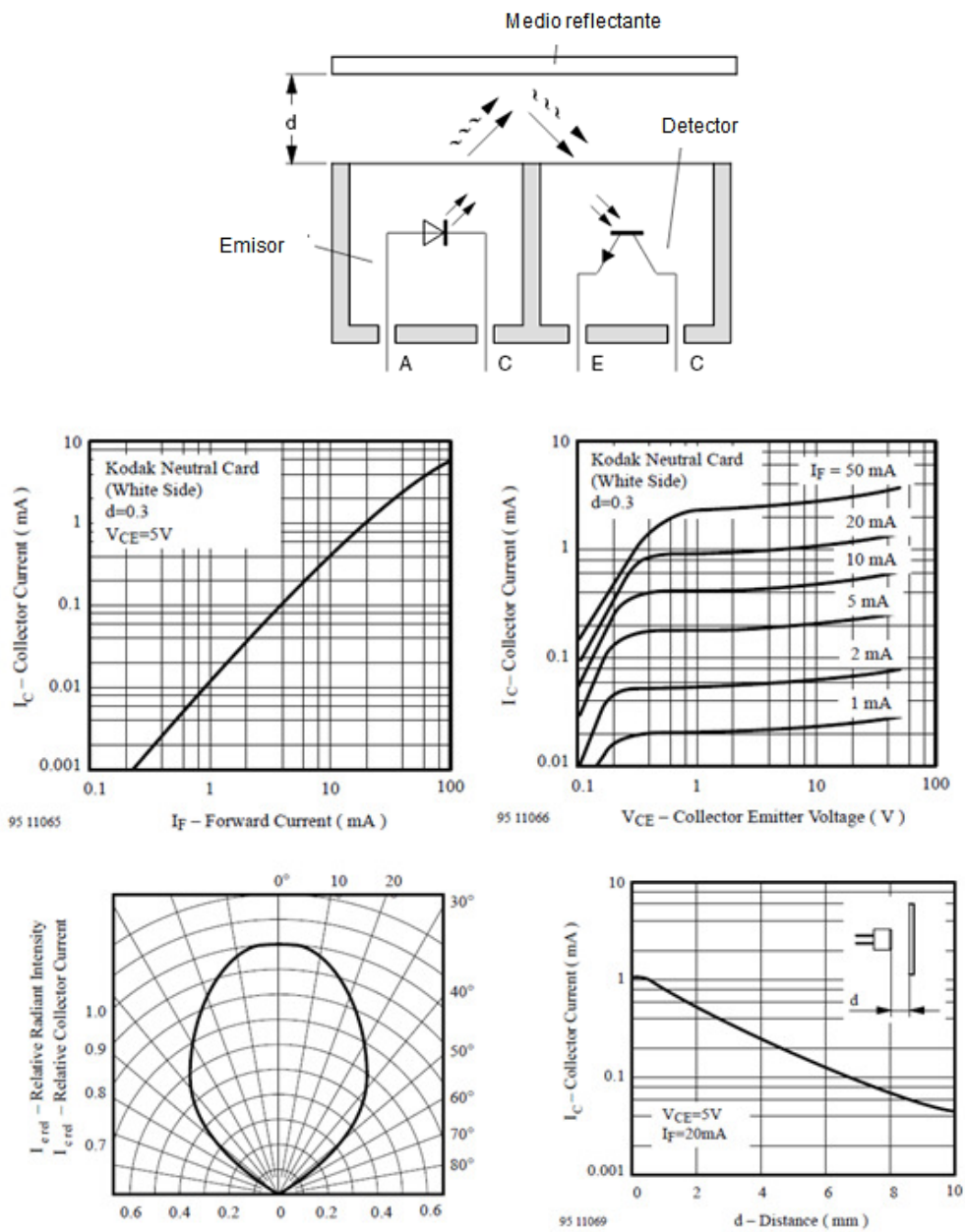


Figura 4.84 Estructura interna y curvas típicas del Optoacoplador CNY70

<sup>14</sup> <http://www.vishay.com/docs/83751/cny70.pdf>

# CAPÍTULO 5

## Dispositivos de potencia

### Generalidades

La electrónica puede clasificarse, según el tipo de procesamiento de la señal, en tres áreas básicas: analógica, digital y de potencia.

La electrónica analógica trata principalmente de la operación física y eléctrica y de las aplicaciones de dispositivos semiconductores utilizados como amplificadores de señal.

La electrónica digital trata la aplicación de los dispositivos electrónicos como conmutadores o llaves controladas funcionando sólo en dos estados: encendido (ON) o apagado (OFF).

La electrónica de potencia trata sobre la operación y aplicaciones de dispositivos electrónicos utilizados para el control y conversión de la potencia eléctrica.

Debido a estas diferencias de aplicación, se debe seleccionar el tipo más adecuado de componente electrónico según la función y las especificaciones del sistema a desarrollar. A partir de aquí estudiaremos algunos de los distintos tipos de dispositivos electrónicos, sus características físicas, parámetros y modelos que se utilizan en electrónica de potencia.

Históricamente, los primeros dispositivos para aplicaciones de potencia (Ignitrón, Tiratrón) se utilizaron desde principios del siglo XX hasta la década de 1950, a partir de la cual se desarrollaron ampliamente los dispositivos de estado sólido, Figura 5.1. En el año 1956 se desarrolló en los Laboratorios Bell el tiristor o SCR. Desde entonces se perfeccionaron gran cantidad de dispositivos aplicables en esta área de la electrónica.



Figura 5.1: dispositivos de potencia valvulares

Actualmente, con la incorporación de la Microelectrónica se integran en un mismo dispositivo elementos de control, de potencia y de procesamiento de señales, dando lugar a los Módulos de Potencia integrados, que poseen múltiples aplicaciones, Figura 5.2.

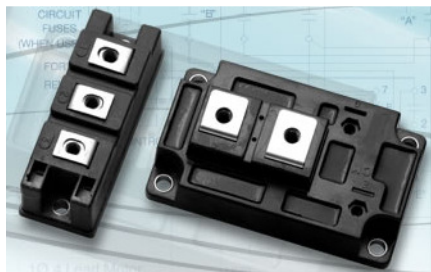


Figura 5.2: Módulo de potencia

Los circuitos electrónicos de potencia permiten convertir la potencia eléctrica de una forma a otra, trabajando en condiciones de conmutación entre los estados abierto y cerrado para realizar estas conversiones. Se clasifican en varios tipos, según el tipo de conversión de energía que realicen. Por ejemplo, los circuitos rectificadores convierten una tensión alterna en una tensión continua tanto sea monofásica como trifásica. La rectificación puede ser básica, utilizando diodos o rectificación controlada. En este caso, el valor promedio de la salida se controla a través de la conducción de un dispositivo de control.

Otro tipo de circuito es el de los convertidores. Pueden ser de varios tipos: de corriente alterna-corriente continua (rectificadores controlados), corriente alterna-corriente alterna (controlador de tensión de corriente alterna) y corriente continua-corriente continua (convertidor de corriente continua).

La conversión de energía de corriente continua a corriente alterna se realiza por circuitos de potencia denominados inversores.

Como los dispositivos de potencia pueden trabajar como interruptores tanto en corriente alterna como en corriente continua, su uso en estas aplicaciones se conoce como interruptor estático o contactore de corriente alterna o de corriente continua. En estas aplicaciones los dispositivos semiconductores de potencia se pueden clasificar en tres grandes tipos: diodos de potencia, transistores de potencia y tiristores.

Los diodos de potencia funcionan de forma similar a los diodos comunes pero pueden manejar niveles de tensión y de corriente muy elevados. Presentan dos estados de funcionamiento bien definidos: conducción y corte. El paso de un estado a otro no se realiza en tiempo cero, por lo que el tiempo necesario para las transiciones entre estados es un factor que limita el uso del dispositivo en alta frecuencia. Este efecto está asociado con el comportamiento capacitivo de la juntura semiconductor, Capacitancia de difusión y Capacitancia de barrera, y se tiene en cuenta a través del tiempo de recuperación inversa  $t_{rr}$ . El tiempo de recuperación inversa se mide desde el momento que la corriente pasa por cero hasta el 25% de la corriente inversa máxima " $I_{rr}$ ". El valor de  $t_{rr}$  está dado por la suma de dos tiempos parciales  $t_{rr} = t_a + t_b$ .

El tiempo  $t_a$  se debe al almacenamiento de cargas en la zona de la juntura. El tiempo  $t_b$  es el tiempo de almacenamiento en el cuerpo del semiconductor. A la relación  $t_a/t_b$  se le denomina factor de suavidad.

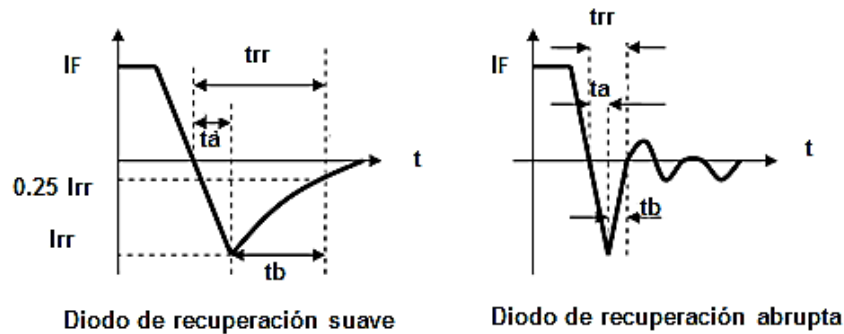


Figura 5.3: Tiempo de conmutación de diodos

Los diodos de potencia pueden ser de propósito general, de alta velocidad o recuperación rápida y diodos Schottky. Los primeros se usan en aplicaciones donde el tiempo de conmutación no es un valor crítico. Cubren un amplio rango de corrientes y tensiones, desde 1 A hasta miles de A con tensiones desde 50 V hasta varios kV.

Los diodos de recuperación rápida tienen un tiempo de recuperación bajo, generalmente menor que 5  $\mu\text{s}$  por lo que son muy adecuados para usar en conmutadores de alta frecuencia. Pueden manejar corrientes elevadas de hasta 1000 A.

Los diodos Schottky presentan una juntura metal-semiconductor, por lo cual tienen menores capacitancias, obteniéndose mayores frecuencias de conmutación. Los valores límites de tensión y corriente son relativamente bajos, aproximadamente 100 V con un rango de corriente entre 1 A y 400 A. Actualmente, se ha incorporado la tecnología de Carburo de Silicio (SiC), que tiene mejores propiedades que el Silicio y el Arseniuro de Galio. Con tensiones de hasta 1200 V son diodos ultrarrápidos con tiempos de conmutación menores a 50 ns. La Figura 5.4 muestra la comparación entre diodos, observando el menor tiempo de recuperación inverso para el diodo de SiC (Infineon Technologies<sup>1</sup>).

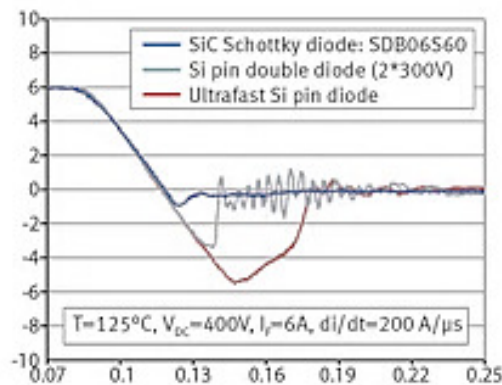


Figura 5.4: Comparación de tiempo de recuperación inverso para diodos (Infineon Technologies).

<sup>1</sup> www.infineon.com

Para obtener mayores niveles de corriente o de tensión sobre la carga los diodos de potencia pueden conectarse en serie y/o en paralelo. Un problema asociado con estas conexiones es la diferencia en las características de los diodos reales ya que provocan desigual reparto en la carga.

Por ejemplo, la conexión en serie de los diodos permitirá obtener una mayor tensión, pero las diferencias entre ellos pueden producir desequilibrios en las tensiones, especialmente en polarización inversa. Si los tiempos de recuperación inversa de los diodos son desiguales al pasar de una polarización directa a inversa, el diodo que haya almacenado menor carga absorberá toda la tensión inversa. Este efecto se corrige mediante la conexión de redes equilibradoras de tensión que se construyen con resistores conectados en paralelo con cada diodo. Se colocan también capacitores en paralelo que permiten absorber el exceso de carga almacenada produciendo una distribución de tensión más uniforme, Figura 5.5.

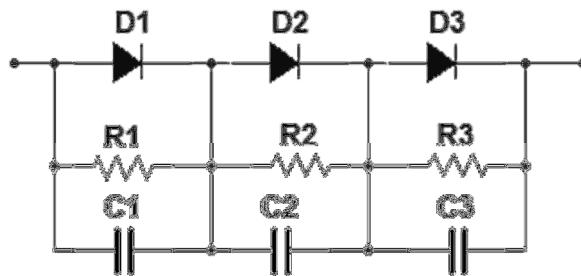


Figura 5.5: Compensación de diodos conectados en serie

La conexión en paralelo requiere una adecuada distribución de las corrientes. Al conectar los diodos en paralelo están sometidos a la misma tensión por lo que el diodo que tenga menor resistencia absorberá la mayor intensidad de la corriente. Para reducir este efecto se colocan resistores idénticos en serie con cada diodo, Figura 5.6. Un problema asociado es la pérdida de potencia en los resistores que afecta al rendimiento del sistema.

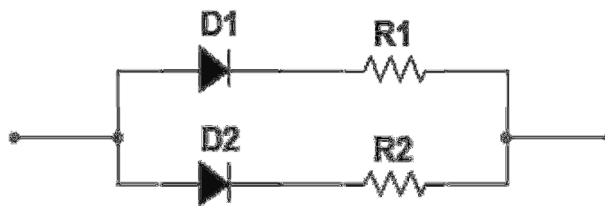


Figura 5.6: Compensación de diodos conectados en paralelo

La Figura 5.72 muestra distintos tipos de encapsulados para diodos de potencia.

<sup>2</sup> www.irf.com



Figura 5.7: Encapsulados típicos

Los transistores de potencia son dispositivos semiconductores utilizados en aplicaciones de conmutación que presentan una pequeña caída de tensión en estado de conducción. Si bien presentan velocidades de conmutación mayores que los tiristores, poseen menores rangos de tensión y de corriente máximas, siendo utilizados en aplicaciones de baja a pequeña potencia. Dentro de esta familia de dispositivos, se encuentran: el transistor bipolar de unión (BJT), el transistor de efecto de campo metal-óxido-semiconductor (MOSFET), el transistor de inducción estática (SIT) y el transistor bipolar de compuerta aislada (IGBT, Insulated Gate Bipolar Transistor).

El funcionamiento y uso de los transistores BJT y MOSFET de potencia, son similares a los de baja potencia, sólo que pueden manejar elevadas tensiones y corrientes, resultando altas potencias. Por ejemplo, los BJT de potencia pueden trabajar con frecuencias de hasta 10 kHz con tensiones de hasta 1200 V y corrientes de hasta 400 A. Para su uso como dispositivo de potencia el BJT, se utiliza en conmutación, alternando entre los estados de corte y saturación. El BJT de potencia puede presentar como inconveniente, durante la conmutación, un fenómeno denominado Segunda Ruptura, que origina la concentración de la corriente en zonas localizadas, dando lugar a la formación de puntos calientes (*Hot spot*), que pueden llevar a la destrucción del dispositivo.

## MOSFET de potencia

Los transistores MOSFET de potencia trabajan en forma similar a los dispositivos para pequeña señal. Aplicando tensión entre la puerta G y la fuente S, se controla la formación y altura del canal conductor entre la fuente S y el drenador D. Al aplicar una tensión  $V_{DS}$  adecuada, se controla el flujo de carga que atraviesa el dispositivo. Difieren en sus características constructivas de los MOSFET de baja potencia.

A diferencia de los dispositivos MOSFET de canales laterales en los cuales los terminales de la puerta, la fuente y el drenador se encuentran sobre una misma superficie de la oblea de silicio, el MOSFET de potencia presenta una estructura de canal vertical, en la cual la fuente y el drenador se encuentran en posiciones opuestas con el fin de aumentar la potencia nominal dispositivo. En la Figura 5.8 se muestra la estructura básica. Para que fluya corriente entre el

drenador y la fuente, se debe establecer una trayectoria conductora desde la región N+ y N- a través de la región de tipo P.

Cuando se aplica una tensión VGS positiva, se atraen electrones del substrato P y se acumulan en la superficie bajo la capa de óxido. Si VGS es mayor o igual al potencial umbral VT, se acumula una cantidad suficiente de electrones para formar un canal N, y puede circular corriente entre drenador y fuente, si se aplica una tensión entre estos terminales.

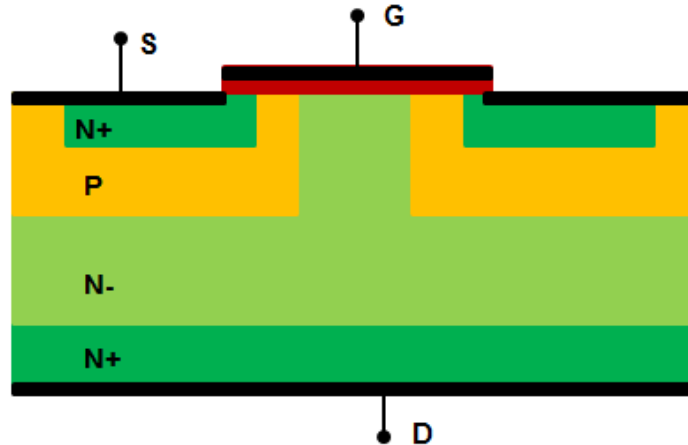


Figura 5.8: Estructura de un MOSFET de potencia

Los MOSFET de potencia presentan alta velocidad de conmutación y muy pequeña corriente de entrada. Son muy sensibles a las descargas electrostáticas requiriendo sistemas de protección y cuidado en su manejo. Como ventaja se pueden conectar fácilmente en paralelo.

Para obtener dispositivos con mayor manejo de intensidades de corriente, se modifica la estructura física. En la Figura 5.9 se muestran tres tipos: ranura en V, doble difusión y ranura en U.

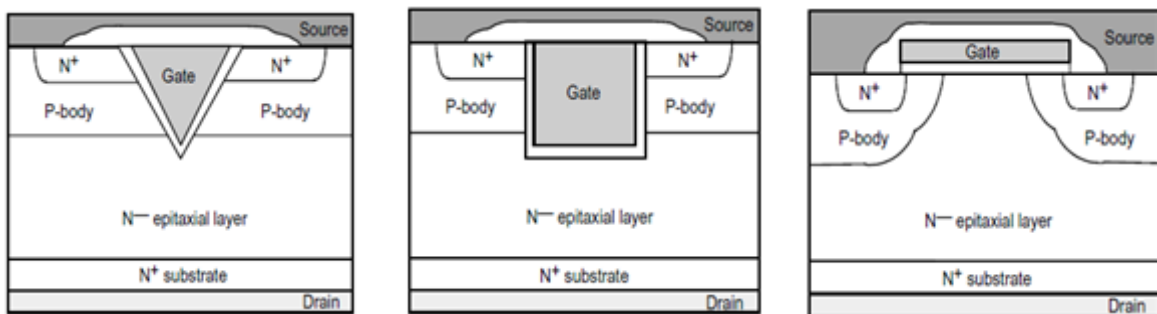


Figura 5.9: Tipos de MOSFET de potencia (AN9010, K. S. Oh)

El primero tiene una ranura en V en la zona de la puerta y fue el primero en ser comercializado, en la década de 1970. La máxima corriente que puede circular a través del dispositivo está limitada por el efecto de concentración de corriente en el vértice de la V. Además, en este punto se produce un elevado valor del campo eléctrico, lo cual limita la máxima tensión VDS aplicable. Debido a estas dificultades, fue reemplazado por otros diseños, como la estructura en U. El diseño en ranura U se comercializó a partir de la década de los noventa. Presenta un canal más alto y la ventaja es la reducción de la resistencia en



conducción, disminuyendo el consumo de potencia. Actualmente, la estructura de doble difusión es el diseño más comercializado, conocido como VDMOS. Todos los MOSFET de potencia utilizan este tipo de tecnología y se construyen a partir de muchas celdas de MOSFET puestas en paralelo (hasta 80.000 celdas/cm<sup>2</sup>). Esto permite aumentar su capacidad de corriente y reduce la resistencia de canal. Cada fabricante ha patentado su técnica particular. Por ejemplo, International Rectifiers<sup>3</sup> denomina a sus dispositivos HexFET debido a la geometría usada. La empresa Siemens los llama SIPMOS y RCA los llama TMOS. Todos los MOSFET de potencia son de tecnología DMOS o VMOS. En la Figura 5.10 se muestra un esquema y una microfotografía de una estructura HexFET<sup>4</sup>.

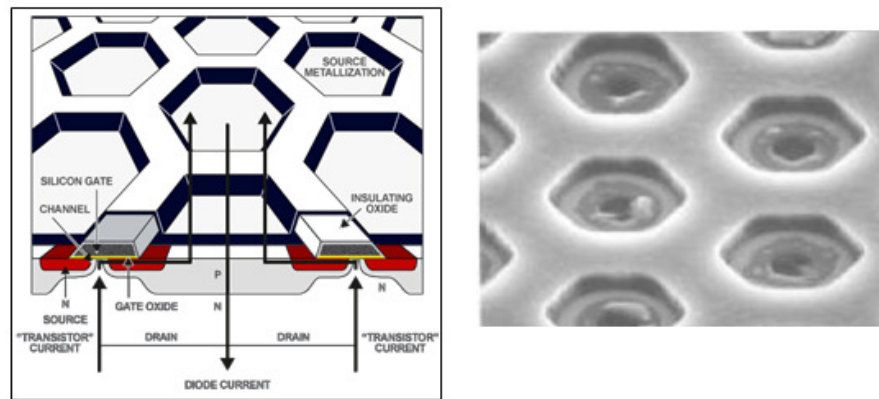


Figura 5.10: Esquema y microfotografía de un HexFET.

El MOSFET de potencia presenta un diodo interno llamado diodo de cuerpo, conectado entre la fuente y el drenador. Debido a su extensa área de unión, los valores de corriente y resistencia térmica de este diodo son los mismos que el MOSFET de potencia, limitando el comportamiento en conmutación en altas frecuencias debido a su gran tiempo de recuperación inversa. Una forma de eliminar este problema para usar al dispositivo en frecuencias altas es colocar en paralelo con el diodo interno un diodo ultra-rápido que asegure que el diodo parásito no conduzca, Figura 5.11.

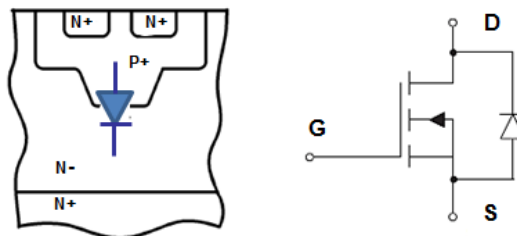


Figura 5.11: Compensación del diodo parásito

<sup>3</sup> <http://www.irf.com>

<sup>4</sup> <http://www.irf.com/electronics/active-components>

Cuando el MOSFET se usa en conmutación la región de trabajo alterna entre las regiones de corte y saturación. En esta última región, el canal se comporta como un resistor  $R_{DS(on)}$  constante, cuyo valor es directamente proporcional a la variación  $v_{DS}$  e  $i_D$  para cada valor de  $v_{GS}$ .

$$R_{DS(on)} = \left. \frac{\partial v_{DS}}{\partial i_D} \right|_{v_{GS} = \text{cte}}$$

La pérdida de potencia durante el estado de conducción estará determinada por:

$$PD_{(on)} = I_D^2 R_{DS(on)}$$

El valor de  $R_{DS(on)}$  varía entre decenas de  $m\Omega$  y algunos  $\Omega$ . La resistencia  $R_{DS(on)}$  es un importante parámetro de la hoja de datos, ya que permite determinar la caída de tensión a través del dispositivo y sus pérdidas de energía. Para reducir el valor de  $R_{DS(on)}$  se utilizan varias técnicas constructivas.  $R_{DS(on)}$  tiene coeficiente positivo con la temperatura, debido a que la movilidad de electrones y huecos decrece con el aumento de la temperatura.

La Figura 5.125 muestra las características de salida, de transferencia y  $R_{DS(on)}$  para el MOSFET de potencia AUIRF1324S-7P HexFET (International Rectifier)

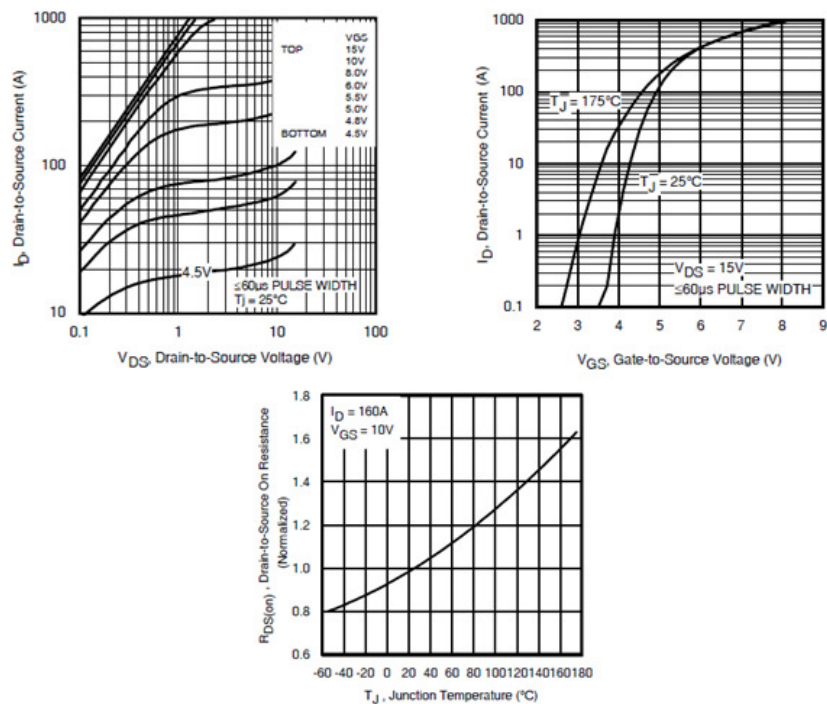


Figura 5.12: MOSFET de potencia AUIRF1324S-7P HexFET

<sup>5</sup> www.irf.com

## Transistor bipolar de puerta aislada (IGBT)

El transistor bipolar de puerta aislada (IGBT) es un dispositivo que combina características de los MOSFET y los BJT. En su estructura física es similar al MOSFET y en su operación eléctrica al BJT. Se controla por tensión como el MOSFET. Presenta muy alta impedancia de entrada y pocas pérdidas durante la conducción. Se pueden conectar en paralelo, formando módulos que manejan altas intensidades de corriente. Es más rápido que un BJT pero más lento que un MOSFET. La Figura 5.13 muestra el símbolo esquemático, la estructura física y el modelo equivalente simplificado.

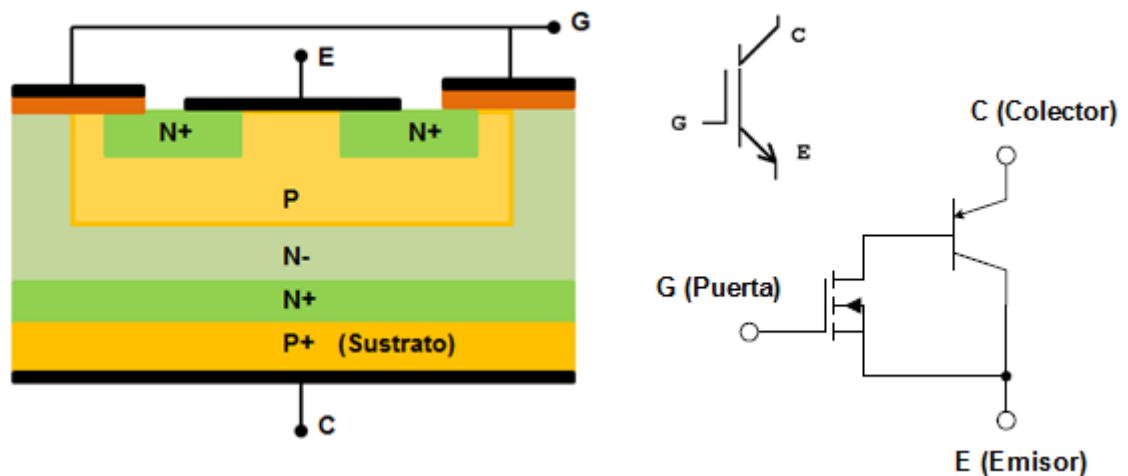


Figura 5.13: Estructura, símbolo esquemático y modelo equivalente de IGBT

El IGBT es un dispositivo controlado por tensión que se activa aplicando una tensión positiva en la puerta y se desactiva al quitar esta polarización. Cuando se polariza positiva la puerta respecto al emisor, los electrones son atraídos al canal P, cerca de la región de la compuerta, produciendo una polarización directa de la base del transistor NPN, encendiendo el dispositivo. Como puede verse en el modelo equivalente simplificado de la Figura 5.13, la caída de tensión a través del IGBT es la suma de dos componentes: una caída de tensión debida a la unión PN y una caída de tensión a través del MOSFET en conducción. Por lo tanto, a diferencia del MOSFET, la caída de tensión en el estado de conducción a través de un IGBT nunca pasa por debajo de la tensión umbral de un diodo.

Los IGBT se fabrican mediante dos tecnologías diferentes, la tecnología de perforación PT (*Punch Through*) y la tecnología de no perforación NPT (*Non Punch Through*).

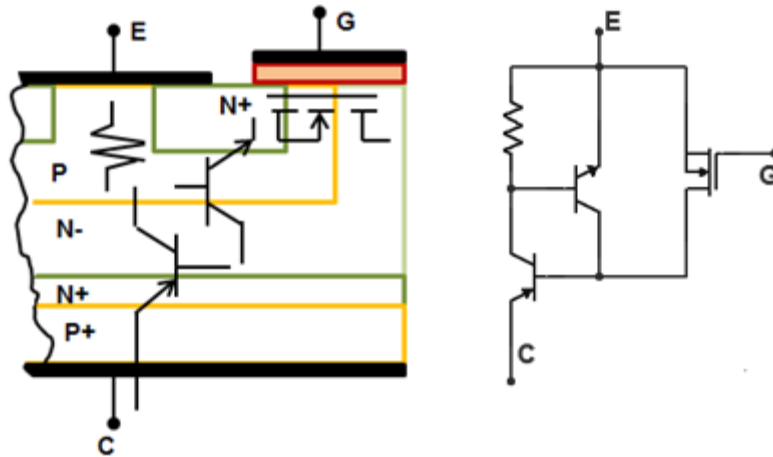


Figura 5.14: Estructura y modelo equivalente de un PT-IGBT

Los PT-IGBT se construyen con un sustrato de tres capas P+ N+ y N-, como muestra la Figura 5.14, donde además se dibujan los componentes intrínsecos que permiten obtener el circuito equivalente más completo.

En cualquiera de las dos tecnologías, los transistores PNP y NPN forman un tiristor parásito interno entre el colector y emisor del IGBT. El disparo de este tiristor parásito puede provocar una pérdida de control y la posible destrucción del dispositivo. El disparo de este tiristor parásito se debe a la presencia de  $R_s$ , que es la resistencia parásita de la región de emisor. La corriente que fluye a través de  $R_s$  puede dar lugar a una tensión de polarización, por encima del umbral de conducción de la unión base-emisor del transistor NPN. Si esto sucede el transistor NPN, conducirá y llevará a la conducción al transistor PNP. En los IGBT comerciales, tanto de tecnología PT como NPT, se ha reducido la probabilidad de disparo de este tiristor parásito mediante una fuerte reducción del valor de la resistencia  $R_s$  que puede polarizar al transistor NPN. Cada tecnología emplea técnicas diferentes para lograr este propósito.

El IGBT tiene dos estados de funcionamiento estables que son el de saturación y el de corte. Para mantener el IGBT en conducción se mantiene la tensión puerta- emisor ( $V_{GE}$ ) por encima de la tensión umbral de puerta  $V_{GE(th)}$  (*Gate Threshold Voltage*), valor cercano a los 5 V, como se ve en la Figura 5.15, que muestra las características de conducción del IGBT de Fairchild® FGA20N120FTD (1200 V, 20 A)<sup>6</sup>.

En conducción, el IGBT se comporta como un transistor bipolar con una tensión de saturación colector a emisor  $V_{CEsat}$  (*Collector to Emitter Saturation Voltage*), cuyo valor es función de  $V_{GE}$ , la corriente de colector  $I_C$  y la temperatura. El IGBT se encuentra en corte cuando, una vez terminado el proceso de apagado, la tensión  $V_{GE}$  se mantiene por debajo de la tensión umbral.

<sup>6</sup> [www.fairchildsemi.com/datasheets/FG/FGA20N120FTD.pdf](http://www.fairchildsemi.com/datasheets/FG/FGA20N120FTD.pdf)

## Electrical Characteristics of the IGBT T<sub>C</sub> = 25°C unless otherwise noted

Symbol	Parameter	Test Conditions	Min.	Typ.	Max.	Unit
<b>Off Characteristics</b>						
BV <sub>CES</sub>	Collector to Emitter Breakdown Voltage	V <sub>GE</sub> = 0V, I <sub>C</sub> = 1mA	1200	-	-	V
I <sub>CES</sub>	Collector Cut-Off Current	V <sub>CE</sub> = V <sub>CES</sub> , V <sub>GE</sub> = 0V	-	-	1	mA
I <sub>GES</sub>	G-E Leakage Current	V <sub>GE</sub> = V <sub>GES</sub> , V <sub>CE</sub> = 0V	-	-	±250	nA
<b>On Characteristics</b>						
V <sub>GE(th)</sub>	G-E Threshold Voltage	I <sub>C</sub> = 20mA, V <sub>CE</sub> = V <sub>GE</sub>	3.5	5.9	7.5	V
V <sub>CE(sat)</sub>	Collector to Emitter Saturation Voltage	I <sub>C</sub> = 20A, V <sub>GE</sub> = 15V T <sub>C</sub> = 25°C	-	1.59	2	V
		I <sub>C</sub> = 20A, V <sub>GE</sub> = 15V, T <sub>C</sub> = 125°C	-	1.85	-	V

Figura 5.15: Características eléctricas del IGBT FGA20N120FTD

La máxima tensión que soporta un IGBT se denomina tensión de ruptura colector-emisor BV<sub>CES</sub> (*Collector to Emitter Breakdown Voltage*). Se mide entre los terminales de colector y emisor con la puerta en cortocircuito con el emisor. Actualmente, hay disponibles comercialmente IGBT que soportan hasta 6.5 kV (MIO 600-65E11).

La Figura 5.16 muestra la característica de salida y de transferencia para el IGBT de Fairchild® FGA20N120FTD (1200 V, 20 A)<sup>7</sup>.

Figure 1. Typical Output Characteristics

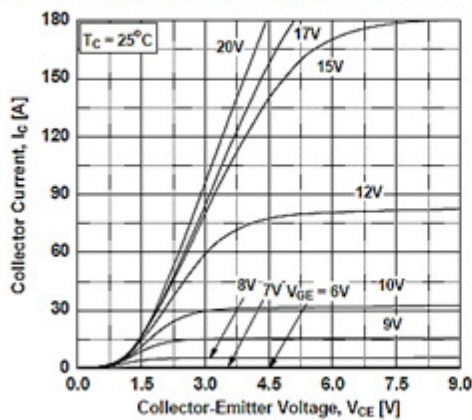


Figure 4. Transfer Characteristics

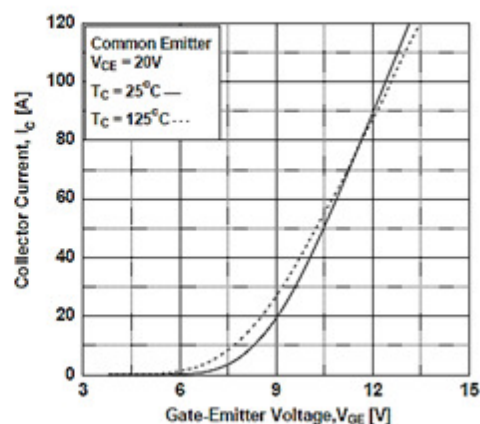


Figura 5.16: Características de salida y de transferencia del IGBT FGA20N120FTD

Las características de transferencia del IGBT y del MOSFET son similares. El IGBT está cortado si la tensión entre puerta-emisor está por debajo de la tensión umbral. Para tensiones de puerta mayores que la tensión umbral, la curva de transferencia es lineal sobre la mayor parte de la gama de corriente de colector.

La tensión puerta-emisor cuando el colector está en cortocircuito a emisor (V<sub>GES</sub>) es un parámetro que determina la tensión máxima admisible de la puerta-emisor. Esta tensión está limitada por el espesor y las características del óxido de puerta.

<sup>7</sup> [www.fairchildsemi.com/datasheets](http://www.fairchildsemi.com/datasheets)

Debido a que estos dispositivos trabajan en conmutación, es importante tener en cuenta el comportamiento dinámico. La Figura 5.17 muestra un circuito equivalente que tiene en cuenta las capacidades parásitas que afectan la respuesta en conmutación.

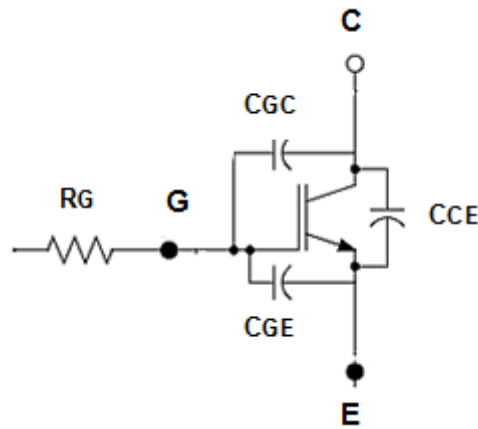


Figura 5.17: Capacidades parásitas

**Cies** (Capacitancia de entrada) es la capacitancia de entrada medida entre los terminales de puerta y el emisor, con el colector en cortocircuito con el emisor. Cies se compone de la capacitancia entre la puerta y el colector (CGC), en paralelo con la capacitancia entre puerta de y el emisor (CGE):

$$C_{ies} = C_{GC} + C_{GE}$$

Como esta capacidad de entrada debe cargarse antes de que el dispositivo comience a conducir y descargarse antes de que el dispositivo comience a bloquearse Cies tienen una relación directa con los tiempos de retardo en el encendido y apagado.

**Coes** (Capacitancia de salida) es la capacitancia de salida medida entre los terminales de colector y emisor con la puerta en cortocircuito con el emisor. Coes se compone de la capacitancia entre colector y emisor (CCE) en paralelo con la capacitancia entre la puerta y colector (CGC):

$$C_{oes} = C_{CE} + C_{GC}$$

**Cres** (Capacitancia de transferencia inversa) es la capacitancia medida entre colector y puerta con el emisor conectado a tierra. Es igual a la capacitancia entre puerta y colector.

$$C_{res} = C_{GC}$$

La capacitancia Cres a menudo se refiere como la capacitancia Miller y es uno de los parámetros principales que afectan los tiempos de subida y de bajada durante la conmutación.

La Figura 5.18 muestra el valor de estas capacitancias para el IGBT FGA20N120FTD.

Dynamic Characteristics						
$C_{ies}$	Input Capacitance	$V_{CE} = 30V, V_{GE} = 0V,$ $f = 1MHz$	-	3080	-	pF
$C_{oes}$	Output Capacitance		-	95	-	pF
$C_{res}$	Reverse Transfer Capacitance		-	60	-	pF

Figura 5.18: Capacitancias para el IGBT FGA20N120FTD

Los IGBT suelen conectarse en paralelo. Esta conexión permite aumentar la potencia a entregar a la carga. La implementación en paralelo de IGBT debe asegurar un reparto equilibrado de la corriente y de las temperaturas en los dispositivos.

## Tiristores

Los tiristores forman una familia de muchos dispositivos que soportan altas tensiones y corrientes. Son dispositivos de tres terminales: A (Ánodo), K (Cátodo) y G (Puerta). En la Figura 5.19 se muestra su símbolo esquemático y en la Figura 5.20 varias formas constructivas.

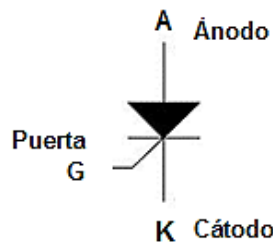


Figura 5.19: Símbolo esquemático de un tiristor SCR

Constituyen una amplia familia de dispositivos semiconductores biestables que funcionan como una llave controlada. El electrodo de control es la Puerta G. Cuando se inyecta corriente en el terminal de Puerta hacia el terminal de Cátodo, el dispositivo conduce si el terminal de Ánodo es más positivo que el de Cátodo.

Una vez iniciada la conducción del dispositivo, el circuito asociado con la puerta G deja de tener control y la tensión entre Ánodo y Cátodo se reduce a un bajo valor, entre 0.5 V a 2 V. Para apagar al dispositivo se debe invertir la tensión entre A y K. Existen dos tipos de dispositivos según su forma de apagado. Los dispositivos conmutados por línea se apagan siguiendo una tensión sinusoidal de entrada. Los dispositivos de conmutación forzada necesitan un circuito adicional denominado circuito de conmutación.



Figura 5.20: Formas constructivas de tiristores

El tipo más común de tiristor es el denominado SCR (Rectificador controlado de Silicio). Otros tipos de dispositivos de la misma familia son: GTO (Tiristor de apagado por puerta), RCT (Tiristor de conducción inversa), SITH (Tiristor de inducción estática), LASCR (Rectificador controlado activado por luz), MCT (Tiristor controlado por MOS), ETO (Tiristor apagado por emisor).

Dado que el funcionamiento de estos dispositivos se asemeja a un conmutador o interruptor, para interpretar las características de los mismos es importante describir las diferencias entre un conmutador ideal y real. Caracterizamos al conmutador ideal como aquel en el cual, en el estado de conducción, presenta una gran corriente en directa  $I_F$  (teóricamente infinita), una muy baja tensión de conducción  $V_{ON}$  (teóricamente nula) y una muy baja resistencia  $R_{ON}$  (idealmente nula). Para el estado de no conducción, es importante que el dispositivo pueda soportar una elevada tensión inversa  $V_{BR}$  (idealmente infinita), muy baja corriente de pérdida  $I_{OFF}$  (idealmente nula) presentando una elevada resistencia  $R_{OFF}$  (idealmente infinita). En conmutación debe presentar bajo tiempo de retardo  $t_d$ , de almacenamiento  $t_s$  y de caída  $t_f$  (idealmente nulos). Para el caso de los dispositivos conmutadores de potencia es deseable el menor consumo de potencia necesario para la activación de la puerta, en condiciones de bajos niveles de tensión y corriente de puerta. Para poder manejar cambios abruptos de tensión, es necesario un  $dv/dt$  grande (idealmente infinito). Del mismo modo, un manejo rápido de aumento de corriente necesita una gran  $di/dt$  (idealmente infinita). Para poder evacuar rápidamente el calor hacia el ambiente será necesaria una impedancia térmica  $Z_{JA}$  lo menor posible.

Las características del conmutador real son: tiempos finitos de subida, almacenamiento y bajada, pérdida de potencia en conmutación y en conducción. Por otra parte, la caída de tensión en conducción no es nula, tomándose como mínimo el valor de 1 V como referencia pero puede llegar varios Volts según el dispositivo.

En la Figura 5.21 se representan algunos de los dispositivos más utilizados de la familia. Sintéticamente, se describen como conmutadores de estado sólido que actúan como dispositivos de alta impedancia hasta que son disparados. En esas condiciones, se vuelven dispositivos de muy baja impedancia. Pueden permanecer en ese estado mientras que la intensidad de corriente no disminuya por debajo de un valor límite denominado corriente de mantenimiento  $I_H$ . Una vez que el dispositivo conmutó al estado de conducción el circuito de disparo puede ser removido sin que el dispositivo se bloquee o apague.



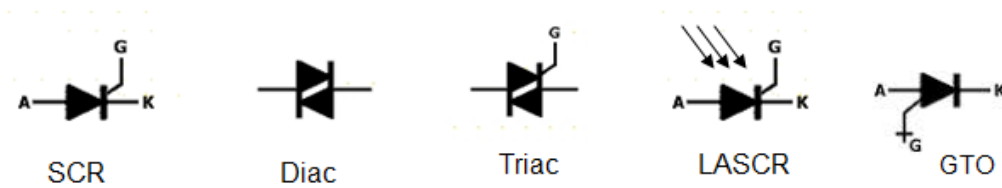


Figura 5.21: Dispositivos conmutadores

Estructuralmente, los tiristores consisten en capas alternadas de semiconductores de silicio tipo P y N, de modo que se forman varias junturas PN. La carga se aplica a través de todas las junturas y la corriente de disparo sólo a una. Presentan una respuesta rápida a la conmutación, manejan potencias elevadas y tienen una larga vida útil. Se utilizan en control de motores, de iluminación, interruptores de fallo a tierra, fuentes de alimentación monofásica y trifásica, timers, etc.

### Características de funcionamiento

El comportamiento biestable del tiristor puede explicarse por el análisis del miembro más conocido de la familia: el SCR (*Silicon Controlled Rectifier* o Rectificador Controlado de Silicio).

El SCR es un dispositivo unidireccional de tres terminales. Sólo se establece una corriente entre los terminales denominados A: Ánodo y K: Cátodo, mientras que la tensión entre esos terminales  $V_{AK} > 0 \text{ V}$  y además, se aplique una señal adecuada en el tercer terminal denominado G: Puerta.

La Figura 5.22 muestra un esquema de la estructura física del SCR compuesta por cuatro capas alternadas de silicio tipo P y N de modo que se forman tres junturas: J1, J2 y J3.

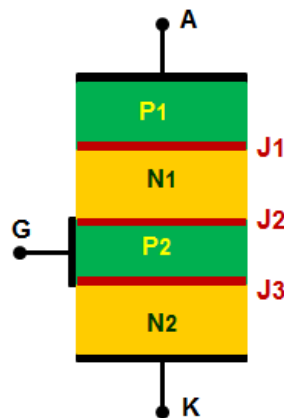


Figura 5.22: Estructura de un SCR

### Funcionamiento sin excitación en puerta

En estas condiciones el dispositivo se puede modelizar como tres uniones PN o diodos en serie, como se muestra en la Figura 5.23.

Si la tensión  $V_{AK} < 0 \text{ V}$  los diodos D1 y D3 quedan polarizados en inversa y D2 en directa. La intensidad de la corriente  $I_A$  entre los terminales de ánodo y cátodo quedará limitada por las

junturas polarizadas en forma inversa y tendrá una magnitud muy pequeña. Idealmente, con esta polarización, el dispositivo se comporta como circuito abierto y esta región de funcionamiento se conoce como zona de bloqueo inverso.

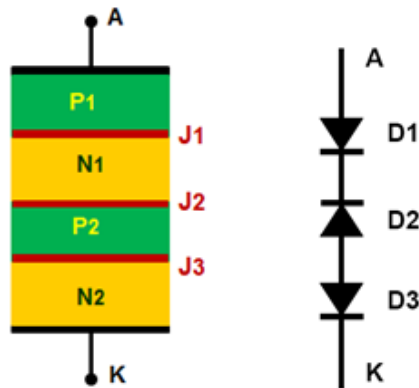


Figura 5.23: Comportamiento sin excitación de puerta

Si la tensión  $V_{AK} > 0$  V, los diodos D1 y D3 se polarizan en forma directa y D2 en inversa. La intensidad de la corriente  $I_A$  entre ánodo y cátodo quedará determinada por la corriente de saturación inversa del diodo D2. El dispositivo se encuentra en la región denominada de bloqueo directo o de corte, Figura 5.24.

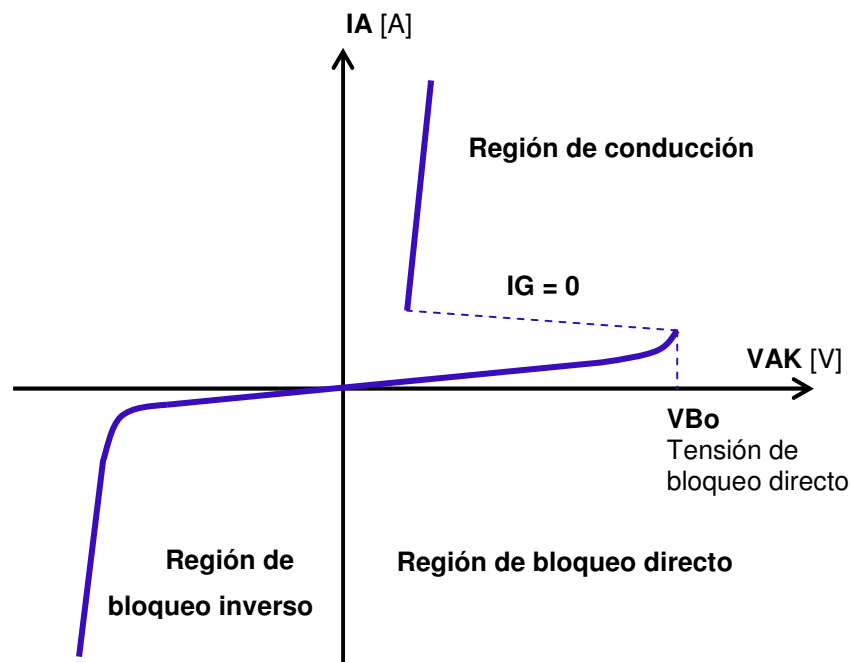


Figura 5.24: Característica  $I_A$ - $V_{AK}$  del SCR

Aumentando la tensión aplicada entre ánodo y cátodo hasta un valor suficientemente elevado, se producirá la ruptura por avalancha de la juntura J2. Esta tensión corresponde a la tensión de ruptura directa  $V_{Bo}$ . Como las junturas J1 y J3 están polarizadas en forma directa,

se producirá un movimiento de portadores a través de las tres junturas. Se establece una corriente importante en ánodo y el dispositivo pasa al estado de conducción plena, región de conducción en la Figura 5.24.

La caída de tensión total será debida a la caída óhmica en las regiones semiconductoras y, típicamente, se encuentra entre 1 V a 2 V. En esta región. la corriente  $I_A$  por el dispositivo quedará limitada por el circuito externo. La característica corriente de ánodo en función de la tensión ánodo-cátodo para excitación nula en puerta, se muestra en la Figura 5.24, donde se observan las tres regiones de funcionamiento.

### Funcionamiento con excitación en puerta

Debido a que la tensión de ruptura directa  $V_{Bo}$  es un valor elevado de tensión, en la práctica, la tensión aplicada entre ánodo y cátodo,  $V_{AK}$ , se trata de mantener por debajo de  $V_{Bo}$ . Para ello el dispositivo se dispara aplicando una excitación entre puerta y cátodo.

Para comprender el comportamiento, en este caso se representa el dispositivo como formado por dos transistores bipolares complementarios (PNP y NPN), que se obtienen de la división de la estructura básica de cuatro capas, como se muestra en la Figura 5.25.

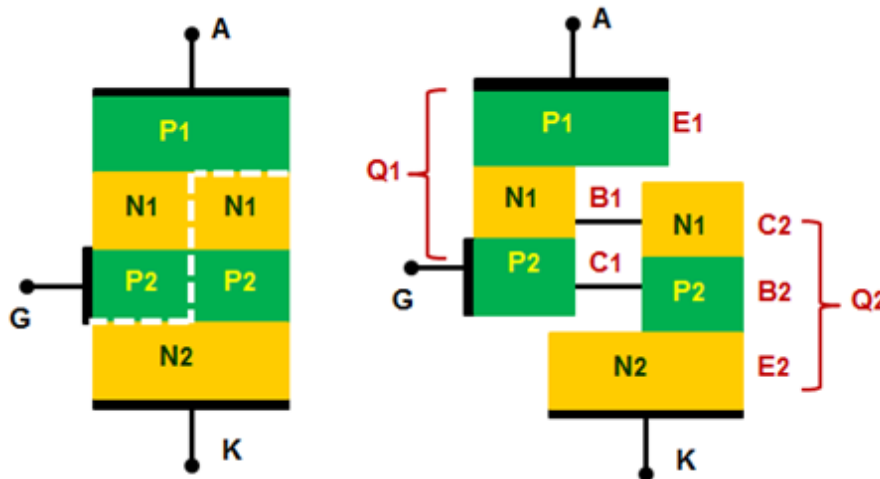


Figura 5.25: Modelo equivalente de dos transistores

En la Figura 5.26 se representa un esquema circuital de la representación anterior con los transistores bipolares complementarios, indicando las corrientes en los terminales externos del dispositivo.

De acuerdo a las componentes representadas en la Figura 5.26 pueden escribirse las siguientes relaciones:

$$I_{C1} = \alpha_1 I_{E1} + I_{CB01}$$

$$I_{C2} = \alpha_2 I_{E2} + I_{CB02}$$

$$I_K = I_{E2} = I_A + I_G \quad (\text{ley de Kirchoff})$$

$$I_A = I_{E1} = I_{C1} + I_{B1} = I_{C1} + I_{C2} = \alpha_1 I_{E1} + I_{C_{Bo1}} + \alpha_2 I_{E2} + I_{C_{Bo2}}$$

$$I_A = \alpha_1 I_{E1} + \alpha_2 I_{E2} + (I_{C_{Bo1}} + I_{C_{Bo2}}) = \alpha_1 I_A + \alpha_2 I_K + (I_{C_{Bo1}} + I_{C_{Bo2}})$$

$$I_A = (\alpha_1 + \alpha_2) I_A + \alpha_2 I_G + (I_{C_{Bo1}} + I_{C_{Bo2}})$$

$$I_A = \frac{\alpha_2 I_G + (I_{C_{Bo1}} + I_{C_{Bo2}})}{1 - (\alpha_1 + \alpha_2)}$$

Para  $I_G = 0$ , resulta:

$$I_A = \frac{(I_{C_{Bo1}} + I_{C_{Bo2}})}{1 - (\alpha_1 + \alpha_2)}$$

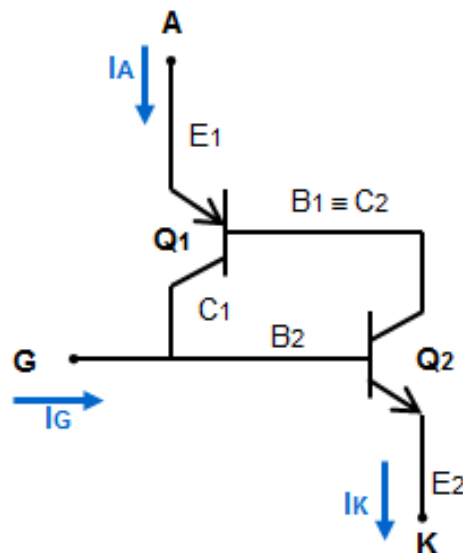


Figura 5.26: Modelo con transistores bipolares complementarios

Si  $\alpha_1$  y  $\alpha_2$  son pequeñas, la corriente  $I_A$  será apenas superior al valor de una corriente de saturación. El dispositivo, aunque polarizado en forma directa, se encontrará en la región de bloqueo directo (impedancia muy alta, idealmente infinita).

Si la corriente de puerta  $I_G$  aumenta, aumentará  $I_A$  y, por consiguiente, lo harán  $\alpha_1$  y  $\alpha_2$ , aumentando nuevamente el valor de  $I_A$ . Se produce un efecto regenerativo o de realimentación positiva.

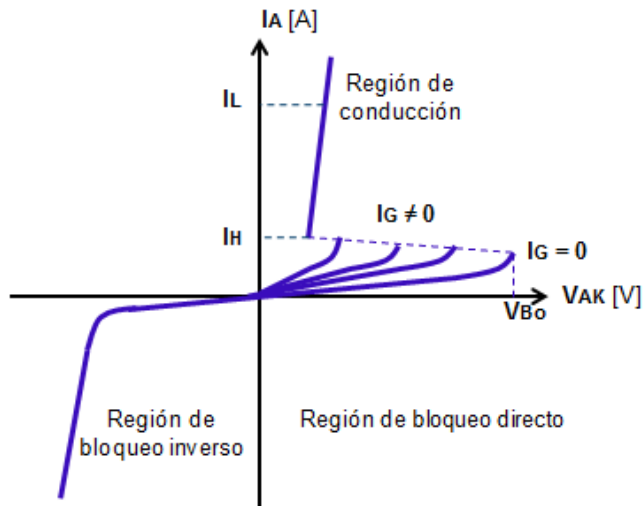


Figura 5.27: Característica IA-VAK del SCR con corriente de puerta IG

Si  $\alpha_1$  y  $\alpha_2 \rightarrow 1$ ,  $I_A \rightarrow \infty$ , el dispositivo pasa al estado de conducción y la corriente de ánodo queda limitada por el circuito externo. La Figura 5.27 muestra las características estáticas IA-VAK con IG como parámetro.

En la característica de la Figura 5.27 aparecen dos valores típicos de corriente **IL** (corriente de enganche) e **IH** (corriente de mantenimiento). Para producir el pasaje del estado de bloqueo directo al de conducción, la juntura entre ánodo y cátodo deberá estar polarizada en directa y, además, el pulso de excitación aplicado entre puerta y cátodo deberá permanecer el tiempo suficiente como para que la corriente por ánodo sea mayor que la corriente mínima necesaria para permitir la conducción. Este valor de corriente de ánodo se denomina corriente de enganche IL. Una vez que el dispositivo se encuentra en conducción puede pasar al estado de corte si la corriente de ánodo disminuye por debajo de un valor denominado corriente de mantenimiento IH.

### Característica de puerta (VG-IG)

Se puede considerar a la región entre puerta y cátodo como un diodo de unión PN, por lo que la característica VG-IG será similar a la de un diodo polarizado en directa. Debido a que dentro de una misma familia de dispositivos existe una gran dispersión de valores, es común representar dichas características por los valores extremos, representado en la Figura 5.28 por las curvas exteriores en trazo más grueso.

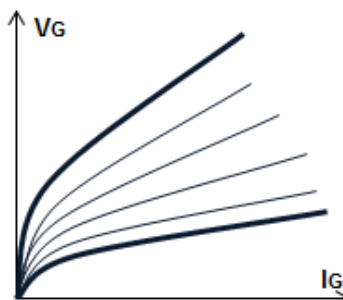


Figura 5.28: Característica de puerta

Las curvas extremas quedan limitadas por la potencia máxima de la puerta,  $P_{G\text{máx}}$ . Debido a que la temperatura es un factor que influye en el nivel de disparo, habrá un valor de temperatura para el cual no se produce disparo. Según estos límites, se define una región de trabajo que asegura el pasaje a conducción del dispositivo, denominada zona de disparo seguro, Figura 5.29.

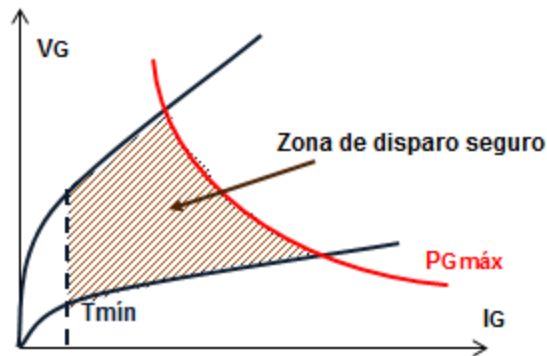


Figura 5.29: Zona de disparo seguro en puerta

### Métodos de disparo

Cualquier fenómeno físico que provoque un aumento transitorio en la corriente del dispositivo puede producir el pasaje, en el tiristor, del estado de bloqueo al de conducción. Se tienen varios mecanismos de disparo que se describen a continuación.

### Disparo por puerta

Sin tensión aplicada al electrodo de puerta G ( $I_G = 0$ ), el dispositivo puede conmutar al estado de conducción sólo si la tensión entre ánodo y cátodo alcanza el valor de tensión de ruptura directa  $V_{Bo}$ . Como esta tensión es de valor elevado, se utiliza el disparo por puerta con  $I_G \neq 0$ . Se aplica un pulso de tensión  $V_{GK} > 0$  V por medio de un generador, manteniendo una tensión positiva entre ánodo y cátodo, Figura 5.30. De esta forma, la tensión  $V_{AK}$  necesaria para disparar al dispositivo se puede bajar considerablemente. Una vez disparado, la puerta deja de tener control sobre el dispositivo. Para bloquearlo, la corriente de ánodo debe ser menor que la corriente de mantenimiento  $I_H$ .

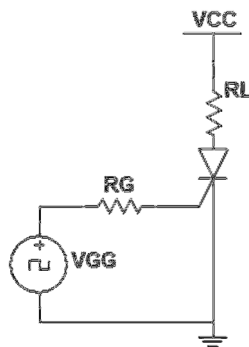


Figura 5.30: Disparo por puerta

Los valores de VGG y RG deben ser elegidos de modo que la puerta se encuentre trabajando en la zona de disparo seguro, sin sobrepasar la potencia máxima permitida.

### Disparo por variación rápida de la tensión VAK (dv/dt)

Debido a la existencia de capacidad en las junturas PN, al aumentar en forma brusca la tensión entre ánodo y cátodo, puede producirse un disparo indeseado.

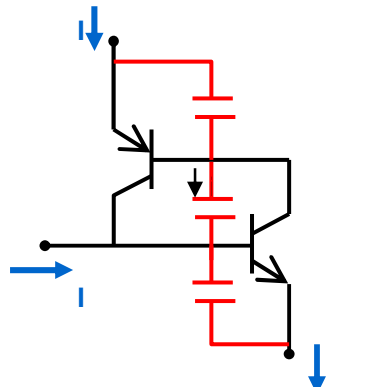


Figura 5.31: Disparo por dv/dt

La capacidad equivalente se carga con una corriente  $i = C \, dv/dt$ . Si la intensidad es suficiente como para iniciar un proceso regenerativo, el dispositivo puede pasar al estado de conducción en forma indeseada. En la Figura 5.31 se muestra el efecto de las capacidades de juntura en el modelo de dos transistores. Si la velocidad de crecimiento  $dv/dt$  es elevada, la corriente  $i_{j2} = C_{j2} \, dv_{j2}/dt$  puede ser suficiente como para incrementar  $\alpha_1$  y  $\alpha_2$ . Si  $\alpha_1 + \alpha_2 \rightarrow 1$  se producirá la conducción.

Este método de disparo no es deseado porque no permite el control del tiempo para producir la conducción. Para evitar que se produzca este disparo indeseado se suele modificar constructivamente al dispositivo, utilizando una forma denominada “emisor cortocircuitado”, Figura 5.32.

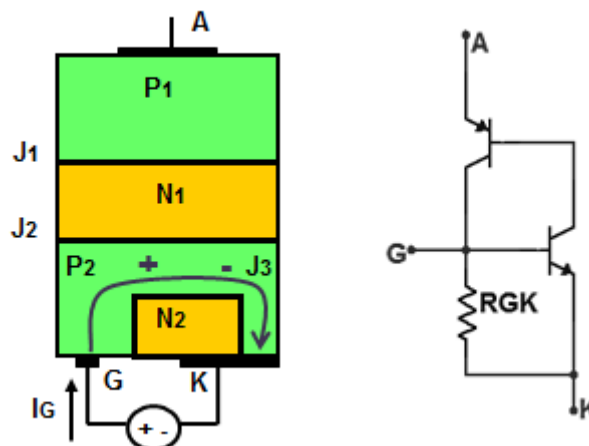


Figura 5.32: Estructura de emisor cortocircuitado

La corriente  $I_G$  circula desde G a K en forma lateral a través de la región P2. La diferencia de potencial polariza directamente el extremo de J3 comportándose como si se hubiera conectado un resistor RGK de bajo valor en paralelo con la unión puerta-cátodo en un dispositivo sin emisor cortocircuitado. El resistor equivalente RGK es debido a la resistencia de contacto y de la región P2 y depende de la geometría de la estructura. Por RGK se deriva parte de la corriente capacitiva, creando un camino de baja resistencia.

### Disparo por temperatura

Si aumenta la temperatura, habrá un incremento de pares electrón-hueco produciendo un aumento de las corrientes de saturación inversa en los transistores equivalentes Q1 y Q2 que, consecuentemente, producirá un aumento de  $\alpha_1$  y  $\alpha_2$ . Debido a la acción regenerativa el tiristor, puede pasar al estado de conducción. Este tipo de disparo tampoco es deseado.

### Disparo por energía radiante

La energía radiante que incide sobre el dispositivo activo puede provocar la conducción. Si los fotones incidentes tienen suficiente energía como para romper enlaces covalentes, los pares electrón-hueco que se generan, pueden ser capturados por J2. Al aumentar el número de portadores, aumentará la corriente en los transistores Q1 y Q2, produciendo un incremento de  $\alpha_1$  y  $\alpha_2$ . Este fenómeno se utiliza para obtener dispositivos activados por energía radiante. Para ello se coloca una ventana en el encapsulado que permite la incidencia directa de la radiación sobre la pastilla de silicio. El dispositivo así construido se designa como LASCRA (*Light Activated SCR*) cuyo símbolo esquemático se muestra en la Figura 5.33. También se utilizan estos dispositivos en sistemas optoacoplados.

Un optoacoplador es un dispositivo donde un dispositivo emisor, generalmente un LED infrarrojo, excita a un dispositivo sensible a la radiación emitida, de modo que la conexión entre los dispositivos es óptica. Se utilizan para producir aislación eléctrica.



Figura 5.33: Símbolo del LASCRA

## Sistemas de disparo

### Circuito de disparo por corriente continua

En la Figura 5.34 se muestra el circuito de un SCR disparado por corriente continua. El punto de funcionamiento se determina a partir de los valores de  $V_{GG}$  y  $R_G$  y debe encontrarse



en la región de funcionamiento seguro de la característica de puerta como se vio en párrafos anteriores, Figura 5.35.

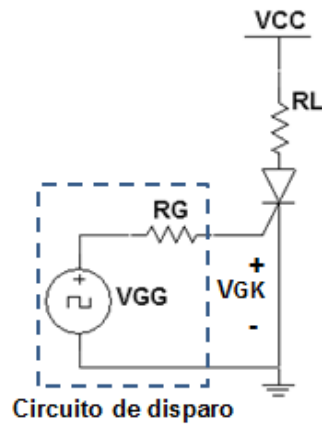


Figura 5.34: Circuito de disparo por puerta

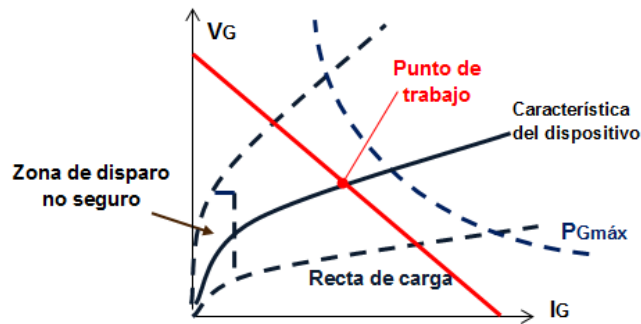


Figura 5.35: Determinación del punto de trabajo

### Circuito de disparo por corriente alterna

La Figura 5.36 muestra un circuito básico para el disparo por corriente alterna. En la Figura 5.37 se muestra el resultado de la simulación SPICE, donde se observan la tensión ánodo-cátodo y la tensión sobre la carga  $R_L$ .

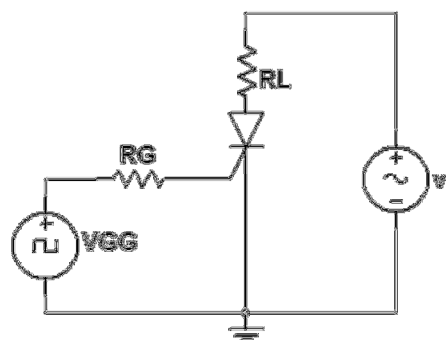


Figura 5.36: Disparo en corriente alterna

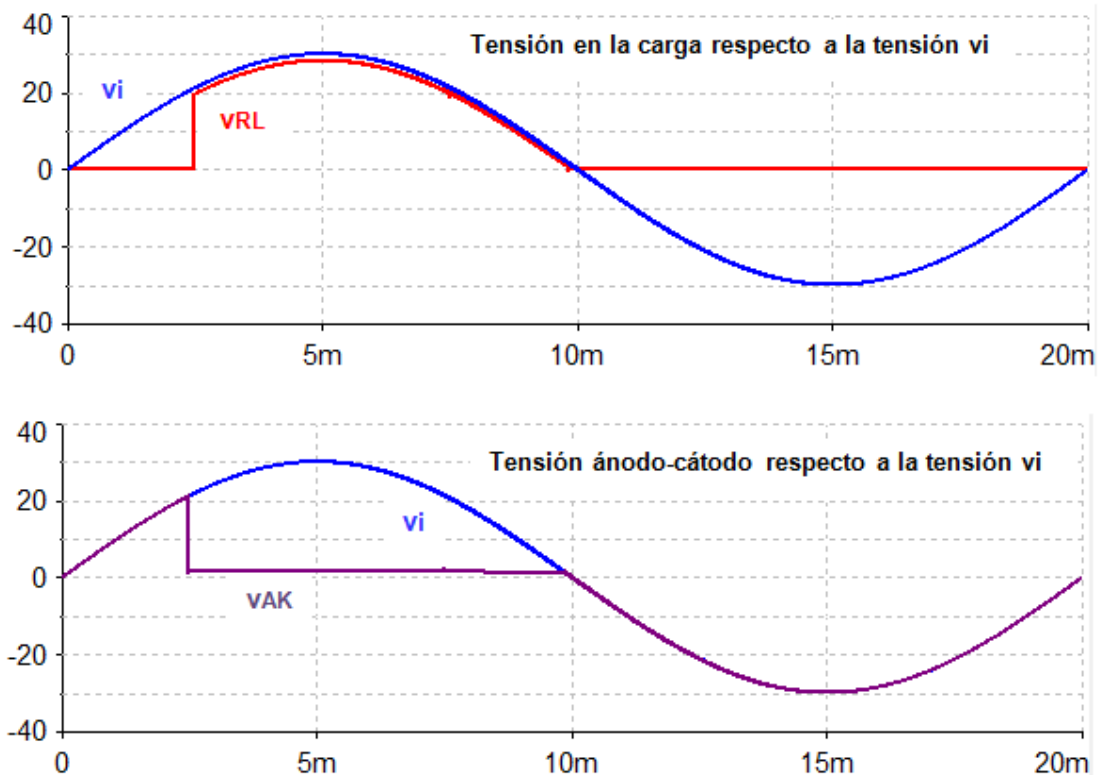


Figura 5.37: Simulación SPICE

Como se aprecia en la Figura 5.37, se produce una rectificación de media onda donde el momento de inicio de la conducción del dispositivo está controlado por un pulso aplicado al electrodo de puerta. El pulso de disparo se aplica luego de transcurrir un ángulo  $\omega t = \theta d$  denominado ángulo de disparo. Si la corriente que se establece por el circuito de ánodo es mayor a la corriente de enganche  $I_L$ , el dispositivo pasa a la región de conducción. Cuando esto sucede, permanecerá en este estado aún cuando desaparezca el pulso aplicado a la puerta. El dispositivo permanecerá conduciendo mientras la corriente de ánodo no sea inferior a la corriente de mantenimiento  $I_H$ . Cuando la tensión aplicada al circuito ánodo-cátodo pasa por el semiciclo negativo, el dispositivo se encontrará en la región de bloqueo inverso y no conducirá. De esta forma, resulta un control de la potencia media sobre la carga.

En forma aproximada, dependiendo de cada circuito en particular, el dispositivo comenzará a conducir en  $\omega t = \theta d$  y dejará de hacerlo en  $\omega t \cong \pi$ . Se puede calcular la tensión media en la carga como:

$$V_{Lmed} = \frac{V_{im}}{2\pi} \int_{\theta d}^{\pi} \text{sen } \omega t \, d\omega t = \frac{V_{im}}{2\pi} [1 + \cos \theta d]$$

#### Características de conmutación. Limitaciones.

Los tiristores reales no se comportan como interruptores perfectos. Es necesario que transcurra un cierto tiempo para poder pasar del estado de bloqueo al de conducción y

viceversa. Estos efectos se tienen en cuenta por medio del análisis del tiempo de encendido y el tiempo de apagado.

### Tiempo de encendido. Limitación di/dt

El disparo del tiristor por medio de un pulso aplicado al terminal de puerta es el método comúnmente utilizado. El pasaje del dispositivo al estado de conducción necesita un tiempo finito que tiene en cuenta el retardo que se produce entre la aplicación de la señal en la puerta y la conducción del tiristor. Este tiempo se denomina tiempo de encendido **ton**. Se define como el intervalo de tiempo que transcurre entre el 10% de la corriente de puerta ( $0.1 I_G$ ) y el 90 % de la corriente de ánodo en estado de encendido ( $0.9 I_A$ ). El tiempo de encendido  $t_{on}$  se compone de la suma de dos tiempos: el tiempo de retardo  $t_d$  y el tiempo de subida  $t_r$ , Figura 5.38.

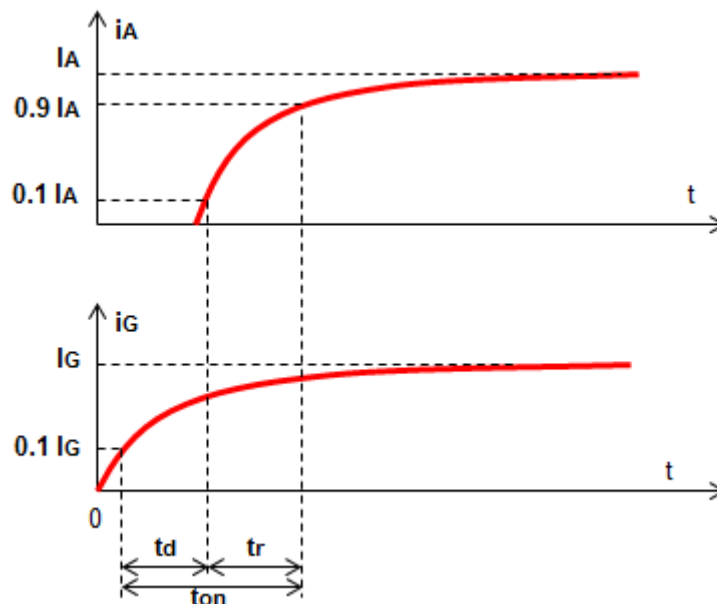


Figura 5.38: Tiempo de encendido

El tiempo de retardo  $t_d$  se define como el intervalo de tiempo que transcurre entre el 10 % de  $I_G$  y el 10 % de  $I_A$ . El tiempo de subida  $t_r$  es el tiempo necesario para que la corriente de ánodo crezca entre el 10 % y el 90 % de su valor final.

Durante el tiempo  $t_r$  se produce un gran exceso en la densidad de portadores en la región de puerta, de modo que la corriente se concentra en regiones superficiales pequeñas. Se produce una limitación en la velocidad de crecimiento de la corriente de conducción  $di/dt$ . Como la estructura física real no es homogénea, si la velocidad  $di/dt$  es muy elevada, se pueden producir altas temperaturas en zonas localizadas (puntos calientes) que pueden llevar a la destrucción del dispositivo. Por esta razón  $di/dt$  es una especificación dada en las hojas de datos del dispositivo y que debe ser considerada en el diseño de circuitos prácticos.

## Tiempo de apagado

Para que un SCR que se encuentra en estado de conducción pueda apagarse, se necesita reducir la corriente de ánodo por debajo del valor de la corriente de mantenimiento  $I_H$  y, además, debe transcurrir un tiempo suficiente como para que el exceso de portadores desaparezca. Por lo tanto, no se puede volver a aplicar una tensión positiva entre ánodo y cátodo hasta que transcurra un tiempo de extinción o apagado  $t_{off}$  que depende de cada dispositivo. El tiempo de apagado se puede dividir en la suma de dos términos:  $t_{rr}$ , tiempo de recuperación inversa y  $t_{gr}$ , tiempo de recuperación de puerta, Figura 5.39.

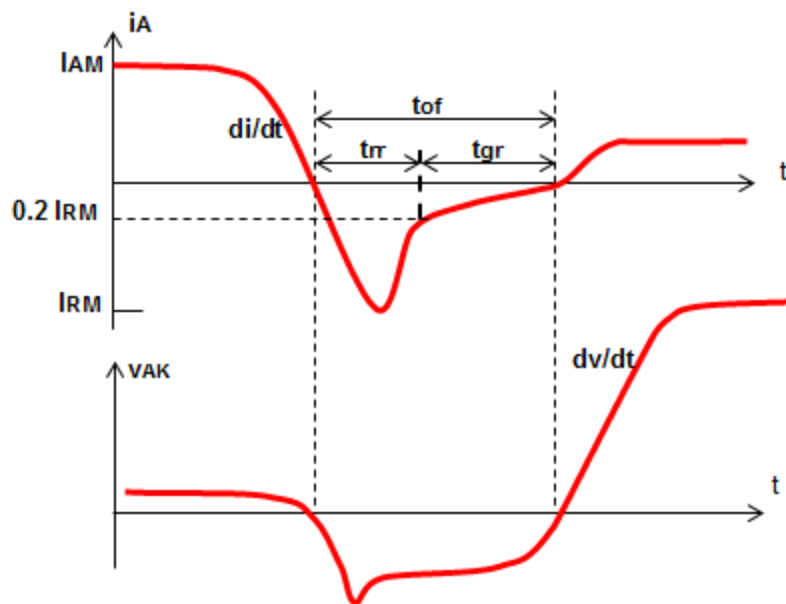


Figura 5.39: Tiempo de apagado

Se define el tiempo de recuperación inversa como el intervalo de tiempo que transcurre entre el momento en que la corriente pasa por cero y el momento en que la corriente inversa se ha reducido un 20 % del valor de pico  $I_{RM}$ . El tiempo de recuperación  $t_{rr}$  corresponde físicamente al tiempo de recuperación inversa de las junturas J1 y J3. La juntura J2 requerirá un tiempo adicional para eliminar el exceso de portadores denominado tiempo de recuperación de puerta  $t_{gr}$ .

## Especificaciones y valores máximos

En el uso de los dispositivos deben tenerse en cuenta las especificaciones dadas por el fabricante. A continuación se describirán las más importantes y en la Figura 5.40 se indican sobre la característica de ánodo del dispositivo.

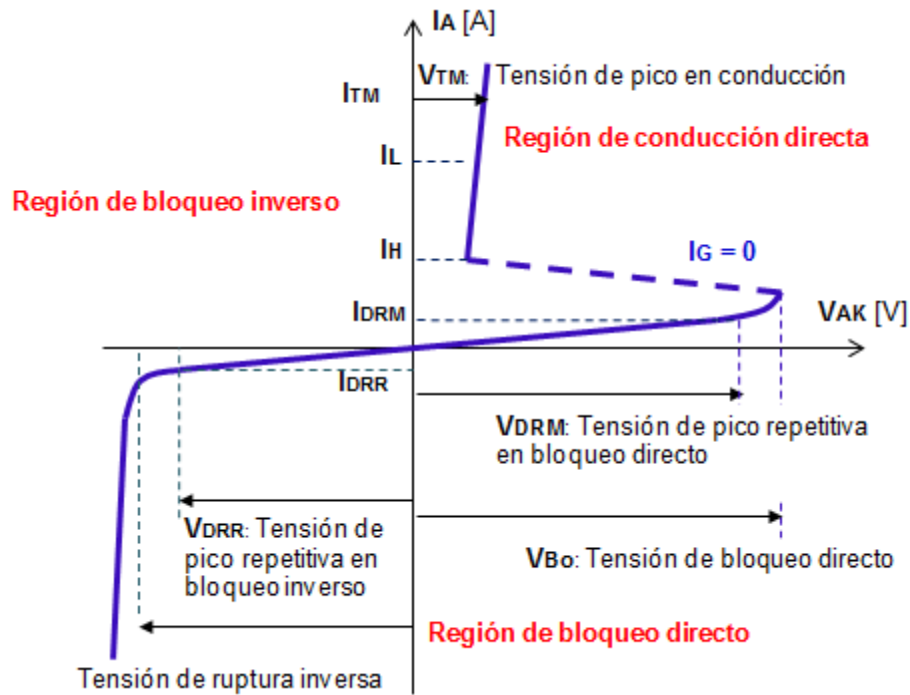


Figura 5.40: Especificaciones del SCR

**VDRM:** tensión de pico repetitiva en bloqueo directo. Es el valor de tensión repetitiva para la cual el fabricante garantiza que no se producirá conmutación en condiciones de circuito abierto en la puerta ( $I_G = 0$ ).

**VBO:** tensión de ruptura directa. Es el pico de tensión para el cual del dispositivo conmuta de bloqueo a conducción.

**VRRM:** tensión inversa de pico repetitiva en bloqueo inverso. Es el máximo valor permitido de una tensión inversa repetitiva que puede ser aplicada sin dañar al dispositivo.

**VRWM:** tensión inversa máxima de trabajo. Es la tensión máxima que puede soportar el tiristor con la puerta abierta en forma permanente y sin peligro de ruptura.

**VGD:** tensión de puerta sin disparo. Es la máxima tensión inversa que puede ser aplicada a la puerta sin producir la conmutación del dispositivo de bloqueo a conducción.

**VGT:** tensión de puerta de disparo. Es la tensión continua de puerta que produce la corriente de puerta de disparo.

**VRGM:** tensión de pico de puerta en bloqueo inverso. Es la máxima tensión inversa de pico permitida a la puerta. Se mide a una determinada corriente inversa de puerta.

**VTM:** tensión directa de pico en conducción. Es la máxima caída de tensión a través de los terminales principales en condiciones estáticas cuando el dispositivo está en conducción.

**IT(AV):** intensidad de corriente eléctrica media. Es el valor máximo de la corriente media en sentido directo para determinadas condiciones de funcionamiento.

**IT(RMS):** intensidad directa eficaz en conducción continua para determinadas condiciones de funcionamiento.

**ITSM:** corriente directa de pico no repetitiva. Es la máxima corriente que puede soportar el dispositivo durante cierto período de tiempo.

**IDRM:** corriente pico repetitiva de bloqueo. Es la máxima corriente del dispositivo que fluirá a la tensión VDSM a una temperatura especificada cuando el dispositivo está en estado de bloqueo.

**IRRM:** corriente inversa máxima repetitiva. Es el valor de la corriente del dispositivo en estado de bloqueo inverso.

**IL:** corriente de enganche. Es la corriente de ánodo mínima que hace conmutar al dispositivo del estado de bloqueo al estado de conducción.

**IH:** corriente de mantenimiento. Es la corriente de ánodo mínima que conserva al dispositivo en estado de conducción.

**IGT:** corriente de disparo de puerta. Es la corriente de puerta que asegura el disparo del dispositivo para un determinado valor de tensión.

**IGNT:** corriente de puerta que no provoca el disparo.

**PG(AV):** potencia media directa de puerta. Es el máximo valor permitido de la potencia de puerta promediada en un ciclo completo.

**Dv/dt:** velocidad crítica de crecimiento de la tensión. Es el mínimo valor de la velocidad de crecimiento de la tensión directa que causa la conmutación del estado de bloqueo al de conducción con la puerta abierta.

**Di/dt:** velocidad crítica de crecimiento de la corriente. Es la máxima velocidad de cambio en la corriente al estado de conducción que puede manejar el dispositivo sin que se produzcan daños en su estructura física.

La Figura 3.41 muestra la hoja de datos del 2N5060.

### 2N5060 Series

#### MAXIMUM RATINGS ( $T_J = 25^\circ\text{C}$ unless otherwise noted)

Rating	Symbol	Value	Unit
Peak Repetitive Off-State Voltage (Note 1) ( $T_J = -40$ to $110^\circ\text{C}$ , Sine Wave, 50 to 60 Hz, Gate Open)	$V_{DRM}$ , $V_{RRM}$	30 60 100 200	V
On-State Current RMS (180° Conduction Angles; $T_C = 80^\circ\text{C}$ )	$I_{T(RMS)}$	0.8	A
*Average On-State Current (180° Conduction Angles) ( $T_C = 67^\circ\text{C}$ ) ( $T_C = 102^\circ\text{C}$ )	$I_{T(AV)}$	0.51 0.255	A
*Peak Non-repetitive Surge Current, $T_A = 25^\circ\text{C}$ (1/2 cycle, Sine Wave, 60 Hz)	$I_{TSM}$	10	A
Circuit Fusing Considerations ( $t = 8.3$ ms)	$I^2t$	0.4	A <sup>2</sup> s
*Average On-State Current (180° Conduction Angles) ( $T_C = 67^\circ\text{C}$ ) ( $T_C = 102^\circ\text{C}$ )	$I_{T(AV)}$	0.51 0.255	A
*Forward Peak Gate Power (Pulse Width $\leq 1.0$ $\mu\text{sec}$ ; $T_A = 25^\circ\text{C}$ )	$P_{GM}$	0.1	W
*Forward Average Gate Power ( $T_A = 25^\circ\text{C}$ , $t = 8.3$ ms)	$P_{G(AV)}$	0.01	W
*Forward Peak Gate Current (Pulse Width $\leq 1.0$ $\mu\text{sec}$ ; $T_A = 25^\circ\text{C}$ )	$I_{GM}$	1.0	A
*Reverse Peak Gate Voltage (Pulse Width $\leq 1.0$ $\mu\text{sec}$ ; $T_A = 25^\circ\text{C}$ )	$V_{RGM}$	5.0	V
*Operating Junction Temperature Range	$T_J$	-40 to +110	$^\circ\text{C}$
*Storage Temperature Range	$T_{stg}$	-40 to +150	$^\circ\text{C}$

#### ELECTRICAL CHARACTERISTICS ( $T_C = 25^\circ\text{C}$ unless otherwise noted)

Characteristic	Symbol	Min	Typ	Max	Unit
----------------	--------	-----	-----	-----	------

#### OFF CHARACTERISTICS

*Peak Repetitive Forward or Reverse Blocking Current (Note 3) ( $V_{AK} = \text{Rated } V_{DRM} \text{ or } V_{RRM}$ )	$I_{DRM}$ , $I_{RRM}$	-	-	10 50	$\mu\text{A}$ $\mu\text{A}$
---	-----------------------	---	---	----------	--------------------------------

#### ON CHARACTERISTICS

*Peak Forward On-State Voltage (Note 4) ( $I_{TM} = 1.2$ A peak @ $T_A = 25^\circ\text{C}$ )	$V_{TM}$	-	-	1.7	V
Gate Trigger Current (Continuous DC) (Note 5) *( $V_{AK} = 7.0$ Vdc, $R_L = 100$ $\Omega$ )	$I_{GT}$	-	-	200 350	$\mu\text{A}$
Gate Trigger Voltage (Continuous DC) (Note 5) *( $V_{AK} = 7.0$ Vdc, $R_L = 100$ $\Omega$ )	$V_{GT}$	-	-	0.8 1.2	V
*Gate Non-Trigger Voltage ( $V_{AK} = \text{Rated } V_{DRM}$ , $R_L = 100$ $\Omega$ ) $T_C = 110^\circ\text{C}$	$V_{GD}$	0.1	-	-	V
Holding Current (Note 5) *( $V_{AK} = 7.0$ Vdc, initiating current = 20 mA)	$I_H$	-	-	5.0 10	mA
Turn-On Time Delay Time Rise Time ( $I_{GT} = 1.0$ mA, $V_D = \text{Rated } V_{DRM}$ , Forward Current = 1.0 A, $di/dt = 6.0$ A/ $\mu\text{s}$ )	$t_d$ $t_r$	-	3.0 0.2	-	$\mu\text{s}$
Turn-Off Time (Forward Current = 1.0 A pulse, Pulse Width = 50 $\mu\text{s}$ , 0.1% Duty Cycle, $di/dt = 6.0$ A/ $\mu\text{s}$ , $dv/dt = 20$ V/ $\mu\text{s}$ , $I_{GT} = 1$ mA)	$t_q$	-	10 30	-	$\mu\text{s}$

#### DYNAMIC CHARACTERISTICS

Critical Rate of Rise of Off-State Voltage (Rated $V_{DRM}$ , Exponential)	$dv/dt$	-	30	-	V/ $\mu\text{s}$
---	---------	---	----	---	------------------

Figura 5.41: Especificaciones en hoja de datos del 2N5060

# TRIAC

El TRIAC (Triodo de corriente alterna) es un dispositivo semiconductor de tres terminales: los terminales principales MT1 y MT2, y un electrodo de control denominado puerta G que permite controlar la corriente entre MT1 Y MT2. Tiene la particularidad de ser bidireccional, es decir, para dispositivos típicos la corriente puede fluir en ambas direcciones entre los terminales principales MT1 y MT2 a partir de una corriente aplicada entre el terminal MT1 y la puerta G o entre el terminal MT2 y puerta. El TRIAC puede ser disparado por una polarización positiva o negativa de la puerta.

Se bloquea invirtiendo la tensión o disminuyendo la corriente por debajo del valor de la corriente de mantenimiento. Es un dispositivo de baja velocidad de conmutación.

La estructura básica se muestra en la Figura 5.42 junto a su símbolo esquemático. Siempre funciona una estructura de cuatro capas. Desde MT2 a MT1 las capas son: P1 N1 P2 N3, y desde MT1 a MT2 las capas son: P2 N1 P1 N4. La capa N2 es la que permite el disparo con tensiones de puerta negativas.

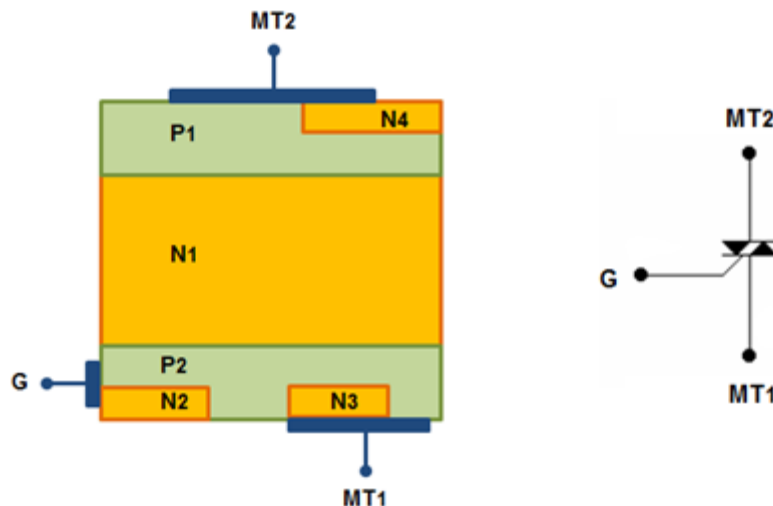


Figura 5.42: Estructura y símbolo esquemático de un TRIAC

Puede ser considerado como dos SCR conectados en antiparalelo, Figura 5.43.

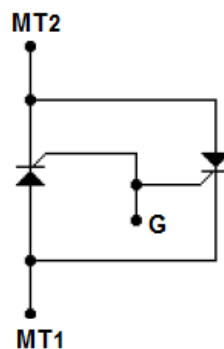


Figura 5.43



El terminal de puerta G es único y común a los dos tiristores. Los terminales principales MT1 y MT2 están conectados a las regiones P y N del dispositivo. La trayectoria de la corriente a través de las capas del dispositivo depende de la polaridad de la tensión aplicada entre los terminales principales. La polaridad del dispositivo se considera generalmente con referencia a MT1. El término MT2+ denota que terminal de MT2 es positivo respecto al terminal MT1.

El TRIAC se puede disparar en cualquier cuadrante según las polaridades aplicadas a la puerta G y al terminal MT2. En la Figura 5.44 se representan todos los posibles disparos.

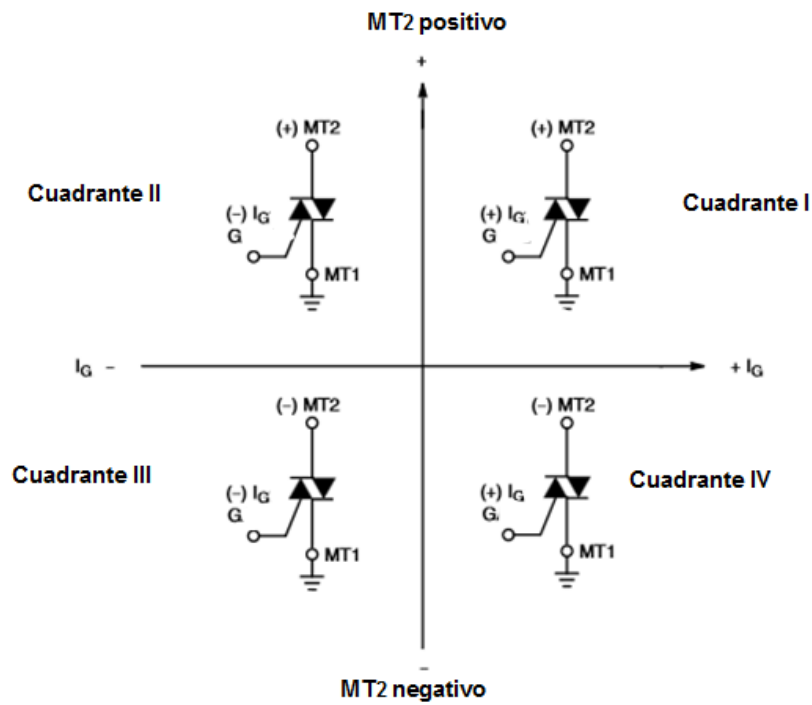


Figura 5.44: Formas de disparo del TRIAC

En la práctica, los distintos cuadrantes no tienen las mismas sensibilidades al disparo. Se obtiene la mayor sensibilidad en el primer y tercer cuadrante con tensión de puerta positiva y negativa, respectivamente. La Figura 5.45 muestra la característica I-V del dispositivo.

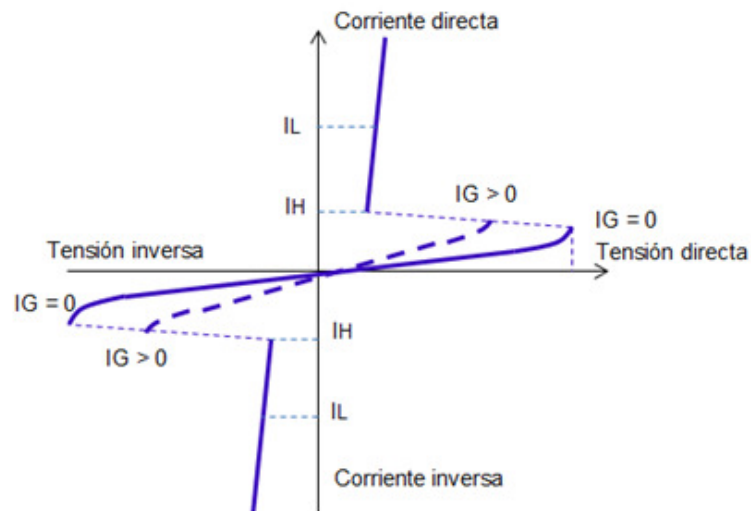


Figura 5.45: Característica I-V del TRIAC

En el funcionamiento del primer cuadrante, que suele designarse I(+), la tensión aplicada al terminal MT2 y la tensión aplicada a la puerta G son positivas respecto al terminal MT1. La corriente de la puerta G circula internamente hasta MT1, en parte por la unión P2 N3 y en parte a través de la zona P2. Se produce una inyección de electrones desde N3 a P2, favorecida por la caída de tensión que produce en P2 la circulación lateral de la corriente de puerta, representada por (+ -) en la capa P2 mostrada en la Figura 5.46. Los electrones inyectados se difunden desde P2 hacia N1 produciendo el inicio de la conducción desde MT2 a MT1.

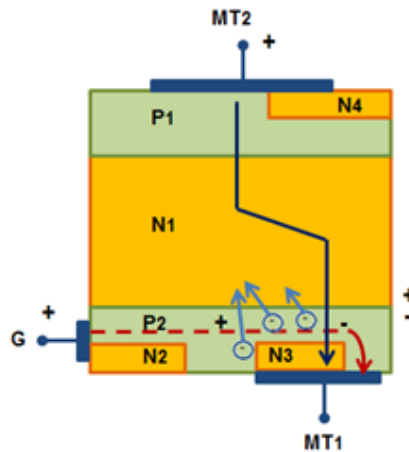


Figura 5.46: Funcionamiento en el I cuadrante

En el funcionamiento del tercer cuadrante, que suele designarse III(-), la tensión aplicada al terminal MT1 y la tensión aplicada a la puerta G son negativas respecto al terminal MT2. La conducción se realiza por las capas P2 N1 P1 N4. N2 inyecta electrones en P2 haciendo más conductora la unión P2 N1. La tensión positiva aplicada a MT1 polariza más positiva la región cercana a P2 N1 que la más cercana a la puerta G, permitiendo la inyección de huecos desde P2 hacia N1 que llegan a P1 y se inicia la conducción, Figura 5.47.

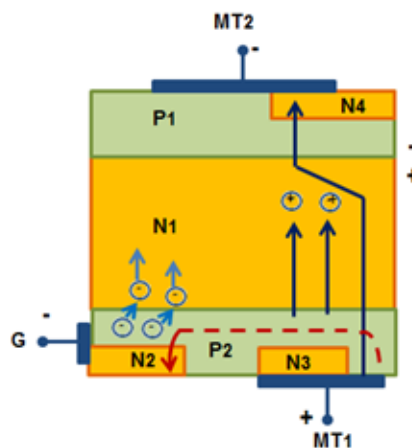


Figura 5.47: Funcionamiento en el III cuadrante

## Características de disparo

Puede ocurrir un disparo no deseado si el dispositivo está sometido a la presencia de ruido. Si la tensión de ruido supera cierto nivel, que provee una corriente de puerta mínima, se puede iniciar el disparo. Suele colocarse un resistor de 1 k $\Omega$  o menos entre los terminales de puerta G y MT1 para disminuir la sensibilidad de la puerta. Una solución alternativa para entornos ruidosos es usar dispositivos especialmente diseñados tales como la serie denominada Hi-TRIAC (*High noise immunity*). Estos dispositivos son insensibles al disparo para una corriente mínima de puerta típica de pocos mA.

Otro problema asociado al disparo no deseado se presenta cuando la carga es muy reactiva y se puede exceder el valor  $dV/dt$  permitido para el dispositivo (velocidad crítica de cambio de la tensión de conmutación). Si la carga es muy reactiva, hay un desfase importante entre la tensión y la corriente. Cuando el TRIAC conmuta, la corriente pasa por cero, pero la tensión sobre el dispositivo no es nula. El dispositivo trata repentinamente de bloquear esta tensión y puede volver a conducir si se excede el valor permitido  $dV/dt$ , debido a la existencia de portadores en la juntura. La tensión sobre el dispositivo es alta y de polaridad opuesta a la dirección de conducción. El apagado del dispositivo requiere que la tensión a través del TRIAC cambie instantáneamente a una velocidad menor que la velocidad de conmutación máxima para poder evitar el redisparo del dispositivo. Para solucionar este problema se recomienda colocar entre los terminales MT1 y MT2 una red RsCs, denominada red de amortiguación o red Snubber, que permite limitar las variaciones rápidas de tensión, Figura 5.48. Al colocar este circuito, la tensión sobre el dispositivo aumentará según la carga del capacitor. Los valores usuales son un resistor de 100  $\Omega$  en serie con un capacitor de 100 nF. La presencia del resistor limita el valor de la corriente impidiendo que se supere el  $di/dt$  máximo para el TRIAC en caso que el capacitor se descargue sobre MT1 y MT2.

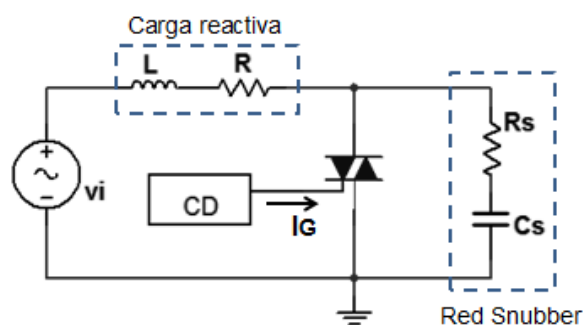


Figura 5.48: Red de amortiguación o red Snubber

Altos valores de  $dI/dt$  pueden aparecer por la presencia de corrientes muy elevadas, altas frecuencias o cargas con corriente no senoidal. En estos casos se pueden producir elevados  $dI/dt$  que afectan el funcionamiento del dispositivo. Una posible solución es colocar un inductor de pocos mH en serie con la carga. Una solución alternativa es utilizar los dispositivos denominados H TRIAC. Por ejemplo, los dispositivos Hi-Com TRIAC son diseñados para

brindar un rendimiento de conmutación superior a un TRIAC común. Son adecuados para su uso en una amplia variedad de circuitos con cargas inductivas sin la necesidad de un circuito de protección.

Constructivamente, se diferencian de la estructura física de un TRIAC convencional haciendo que los dos tiristores se encuentren lo suficientemente separados como para evitar la influencia mutua. Poseen mayores valores de  $dV/dt$  y de  $dI/dt$  permitiendo la conmutación a mayores frecuencias.

## DIAC

El dispositivo denominado DIAC (*Diode Alternating Current*) está formado por tres capas de silicio con una estructura de la forma NPN o PNP. Es bidireccional y no posee terminal de control. En la Figura 5.49 se muestra el esquema constructivo y el símbolo circuital. Se puede considerar como un transistor con la base abierta.



Figura 5.48: DIAC

La característica I-V es simétrica, Figura 5.49. Cuando la tensión aplicada, tanto positiva como negativa, es inferior a la tensión de ruptura  $V_{Bo}$ , el DIAC se comporta como un dispositivo de muy alta impedancia. Cuando se dispara, presenta una pendiente negativa, aumenta la intensidad de la corriente y la tensión disminuye un valor  $\Delta V$  pasando a un estado de baja impedancia. Tiene como aplicación básica el disparo del SCR y TRIAC. En la Figura 5.50 se muestra un circuito típico.

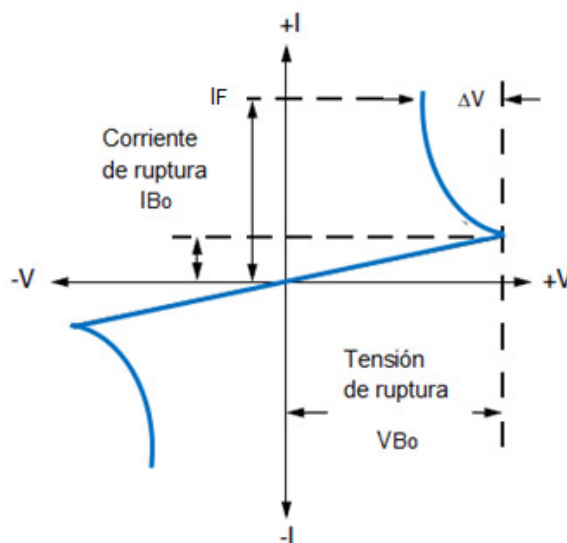


Figura 5.49: Característica I-V del DIAC

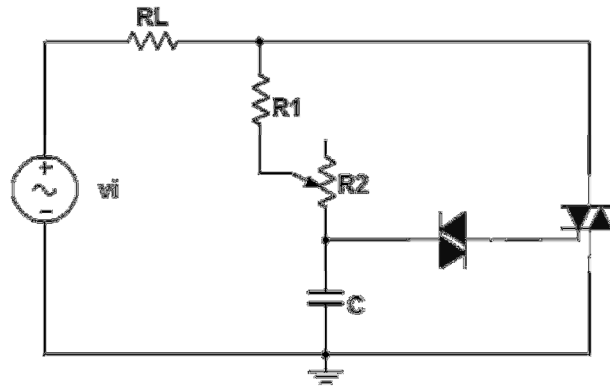


Figura 5.49: Disparo de TRIAC por DIAC

En la Figura 5.50 se muestra un circuito que permite regular el apagado de una lámpara conocido con el nombre de *dimmer*.

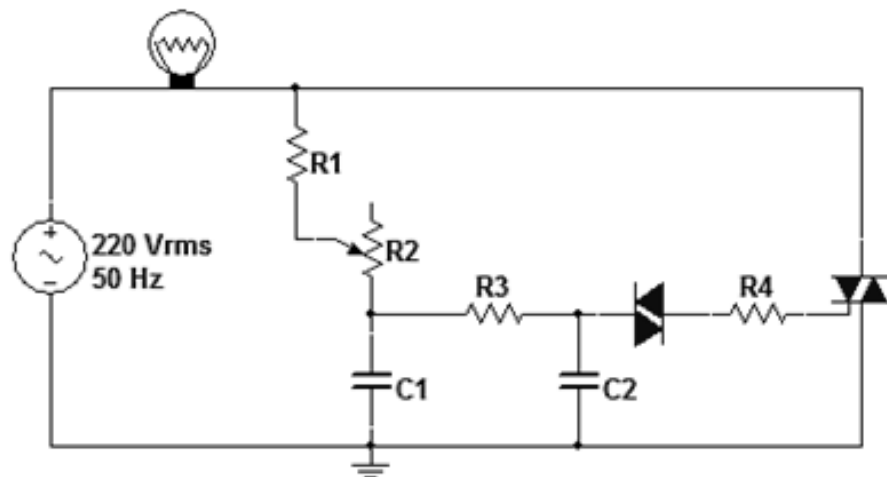


Figura 5.50: Ejemplo circuito dimmer

El TRIAC actúa como elemento de control de potencia para la carga, una lámpara en este caso. La conducción del TRIAC se produce a través del disparo del DIAC. El ajuste del potenciómetro R2 determina la diferencia de fase entre la corriente de onda sinusoidal y la tensión a través de C2, fijando el ángulo de disparo del TRIAC y, en consecuencia, la intensidad de la lámpara. El DIAC se encuentra en un estado de alta impedancia cuando la tensión se encuentra entre los límites  $-V_{Bo}$  y  $+V_{Bo}$ . El capacitor C2 se carga a través de la red de resistores R1, R2 y R3 hasta que la tensión del DIAC alcanza la tensión de ruptura. C2 se descarga sobre la puerta del TRIAC y éste se dispara. Si no se coloca C1, cambia bruscamente la tensión sobre C2 después del disparo. La tensión sobre C2 va cambiando a lo largo de los ciclos causando el efecto de histéresis. La tensión sobre C1 restaura parcialmente la tensión en C2 minimizando el efecto de histéresis.

## Interruptor bilateral de silicio (SBS)

El SBS (*Silicon Bilateral Switch*) es un dispositivo que se utiliza para disparo del TRIAC. En la Figura 5.51 se muestra la característica I-V con el terminal de puerta G desconectado, el símbolo esquemático y el circuito equivalente.

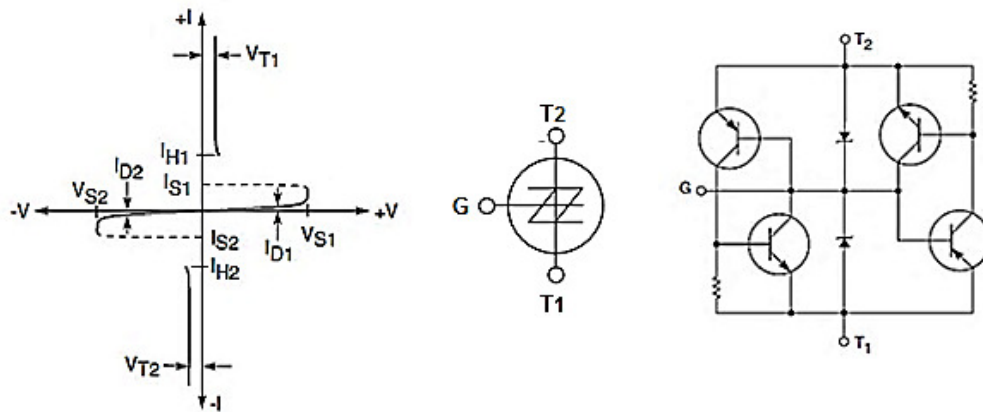


Figura 5.51: Interruptor Bilateral de Silicio

La ventaja del SBS es que tiene una menor tensión de ruptura que los DIAC, generalmente del orden de 7 a 9 V. Como se aprecia en la Figura 5.51, la característica I-V es similar a la de un DIAC con una menor tensión en estado de conducción, del orden de 1 V.

El terminal de puerta G de un SBS se puede usar para modificar el comportamiento de disparo del dispositivo. Suele conectarse un diodo Zener entre la puerta y el terminal T1, como se muestra en la Figura 5.52. La tensión de ruptura directa  $V_{Bo}$  cambia al valor de  $V_z + 0.6$  V. Esta última corresponde a la caída interna de una juntura PN. La característica I-V se modifica (Figura 5.52). Como se aprecia, la tensión de ruptura inversa no se modifica.

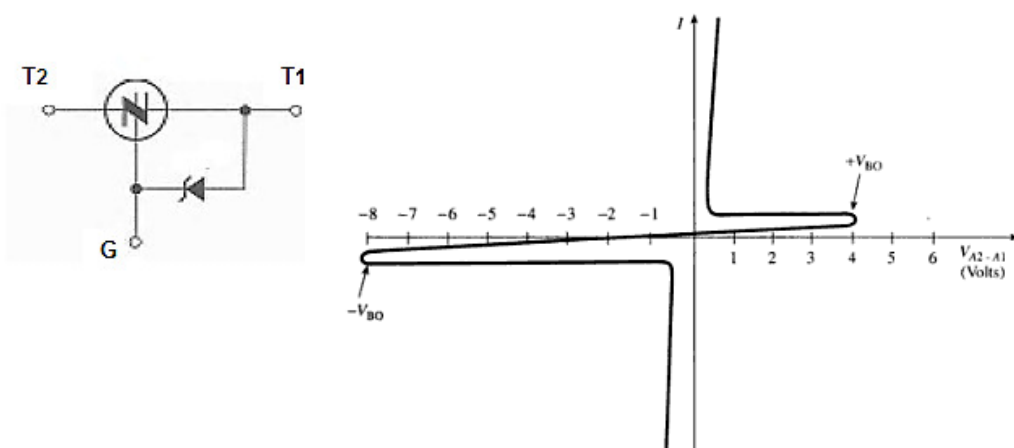


Figura 5.52: Modificación de la característica del SBS

La Figura 5.53 muestra un ejemplo: el control de una carga reemplazando el DIAC con un SBS BS08D-T1128.

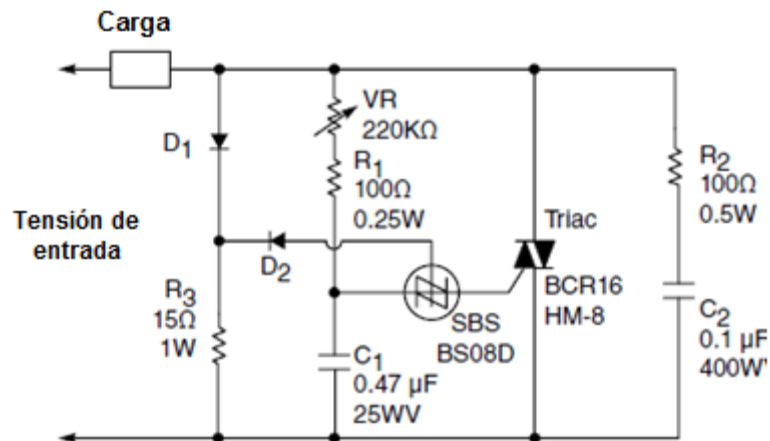


Figura 5.53: Ejemplo con SBS BS08D-T112

## GTO

El Tiristor de apagado por puerta GTO (*Gate turn-off thyristor*) es un dispositivo semiconductor de potencia de tres terminales que pertenece a la familia de los tiristores. Tiene la propiedad de controlar el encendido y el apagado por medio del terminal de puerta G, al enviar una señal positiva o negativa respectivamente.

La Figura 5.54 muestra un GTO típico. Es un dispositivo de cuatro capas PNPN muy similar a un tiristor. Se construyen de dos tipos: asimétricos y simétricos, siendo los primeros los más comunes. El GTO asimétrico utiliza un diodo en antiparalelo impidiendo el bloqueo inverso. El GTO simétrico tiene la misma capacidad de bloqueo directo e inverso.



Figura 5.54: GTO típicos

Como se muestra en la Figura 5.54, la región de cátodo se ramifica en muchos segmentos que están dispuestos formando anillos concéntricos alrededor del centro del dispositivo. Esta

<sup>8</sup> <http://www.farnell.com/datasheets/1911639.pdf>

técnica de interdigitación posibilita que la polarización negativa de la puerta extraiga rápidamente los portadores que mantienen al dispositivo en conducción.

En las Figuras 5.55 y 5.56 se muestra un corte esquemático de un GTO simétrico y un GTO asimétrico y su circuito equivalente.

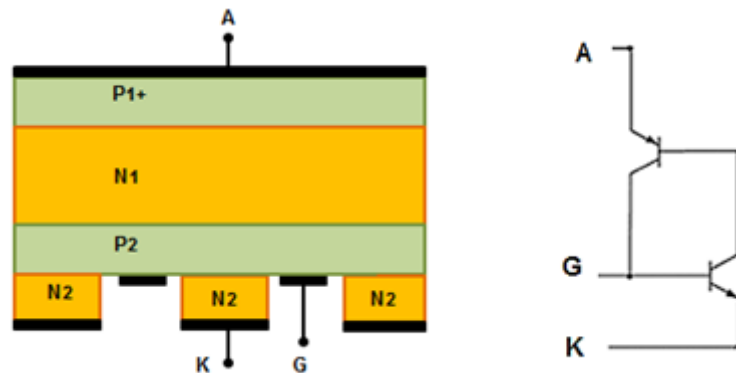


Figura 5.55: GTO simétrico

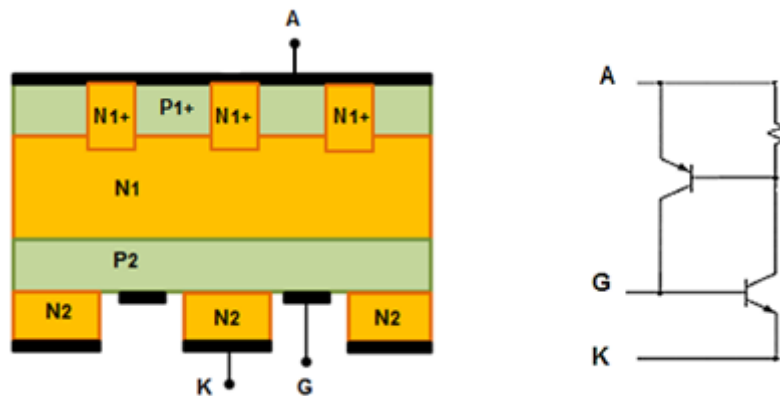


Figura 5.55: GTO asimétrico

La forma de encendido es similar a la de un tiristor, aunque debido a la interdigitación entra en conducción más rápidamente y con niveles más elevados de  $di/dt$ . La activación se logra con un pulso de corriente entrante, aplicado entre la puerta y el cátodo. Para lograr la realimentación interna que lo lleve al estado activo o encendido, el pulso de corriente entrante debe cumplir especificaciones, dadas por el fabricante, respecto al gradiente de elevación, corriente máxima y duración del impulso. Una vez activado, la corriente en la puerta debe mantenerse durante todo el periodo de conducción. La corriente necesaria para mantener el encendido debe ser un 1% del pulso de activación.

Para desactivar al GTO, la puerta se polariza en inversa respecto al cátodo y se extraen los huecos desde el ánodo hacia la base P. Como resultado, se produce una caída de tensión en la región base P que eventualmente polariza en inversa la unión cátodo puerta e interrumpe la inyección de electrones. A medida que la extracción de huecos continúa, la región de base P se agota más, llevando el dispositivo al corte.



El tiempo de disparo puede estar entre 4 y 8  $\mu\text{s}$  y el de bloqueo entre 8 y 25  $\mu\text{s}$ . En este caso, es necesario extraer por la puerta hasta una tercera parte de la corriente que circula por el ánodo.

Su uso es interesante en convertidores de gran potencia al no necesitar componentes de potencia auxiliares para el bloqueo. Sin embargo, actualmente suele ser reemplazado por un IGBT.

# Bibliografía

- Barkhordarian V., Power MOSFET Basics, Application Note AN-1084, International Rectifier, disponible en: [www.irf.com](http://www.irf.com)
- Boylestad R., Nashelsky L (2009). Electrónica: Teoría de circuitos y dispositivos electrónicos, Prentice Hall
- Dodge J., IGBT Tutorial (2002), Application Note APT0201 Rev. B, Advanced Power Technology
- Dodge J., Power MOSFET Tutorial (2006), Application Note APT-0403 Rev B, Advanced Power Technology
- Duda R. C., Radiometric and Photometric Concepts Based on Measurement Techniques, United Detector Technology Application Note No. 6, disponible en: <http://www.osioptoelectronics.com/application-notes/AN-06-Radiometric-Photometric.pdf>
- Espí López J., Camps Vall G., Muñoz Marí J. (2006), Electrónica analógica. Problemas y cuestiones, Prentice Hall
- Fairchild Semiconductor, Design Fundamentals for Phototransistor Circuits, Application Note AN-3005, disponible en: [www.fairchildsemi.com](http://www.fairchildsemi.com)
- Francis C., Isolation techniques using optical couplers, Motorola Optoelectronics Device Data, AN-571 A, disponible en: <http://encon.fke.utm.my/nikd/Internet/opto-couplers.pdf>
- Floyd T. (2008). Dispositivos Electrónicos, Pearson Educación, 8ava. Edición
- Hambley A (2006), Electrónica, Prentice Hall, 2da. Edición
- Infineon Technologies AG, Industrial IGBT Modules Explanation of Technical Information (2013) Application Note AN 2011-05, disponible en: [www.infineon.com](http://www.infineon.com)
- International Rectifier, Gate Drive Characteristics and Requirements for HEXFET Power MOSFETs, Application Note AN-937, disponible en: [www.irf.com](http://www.irf.com)
- International Rectifier, IGBT Characteristics, Application Note AN-983, disponible en: [www.irf.com](http://www.irf.com)
- IXYS Integrated Circuits Division, MOSFET/IGBT Drivers, Theory and Applications, Application Note AN-401, disponible en: [www.ixysic.com](http://www.ixysic.com)
- Littelfuse, Fundamental Characteristics of Thyristors (2008), Application Note AN-1001, disponible en: [www.littelfuse.com](http://www.littelfuse.com)
- Littelfuse, Phase Control Using Thyristors (2008), Application Note AN-1003, disponible en: [www.littelfuse.com](http://www.littelfuse.com)
- LTSpiceIV, <http://www.linear.com/designtools/software/>

Malvino A., Bates D. (2007), Principios de electrónica, McGraw-Hill, 7ma. Edición

Mishra U., Singh J. (2008). Semiconductor Device Physics and Design, Springer

Motorola Optoelectronics Device Data, AN-440, disponible en:  
<https://archive.org/stream/Motorola-SeminarsandApplicationBooksOptoelectronicsDeviceDataOCR#page/n11/mode/2up>

Neamen D. (2003), Semiconductor Physics and Devices, McGraw-Hill, 3era. Edición

Neamen D. (1997), Análisis y diseño de circuitos electrónicos, Volumen 1, McGraw-Hill

Neamen D. (1997), Análisis y diseño de circuitos electrónicos, Volumen 2, McGraw-Hill

Oh K. S., MOSFET Basics (2000), Application Note AN9010, disponible en:  
[www.fairchildsemi.com](http://www.fairchildsemi.com)

ON Semiconductor, Reading ON Semiconductor IGBT Datasheets, Application Note AND9068/D, disponible en: [www.onsemi.com](http://www.onsemi.com)

On Semiconductor, Thyristor Theory and Design Considerations Handbook (2006), disponible en: [www.onsemi.com](http://www.onsemi.com)

Osi Optoelectronics, Photodiode Characteristics and Applications, disponible en:  
<http://www.osioptoelectronics.com/application-notes/AN-Photodiode-Parameters-Characteristics.pdf>

Osi Optoelectronics, Silicon Photodiodes Physics and Technology, Application Note No. 2 disponible en: <http://www.osioptoelectronics.com/application-notes/AN-02-Silicon-Photodiode-Physics-Technology.pdf>

Osi Optoelectronics, Photodiode Characteristics and Applications, disponible en:  
<http://www.osioptoelectronics.com/application-notes/AN-Photodiode-Parameters-and-Characteristics.pdf>

Philips Semiconductors, Power Semiconductor Applications, Power Control with Thyristors and Triacs

Philips Semiconductors, Power Semiconductor Applications, Introduction to Power Semiconductors

Rashid M. (2000). Circuitos Microelectrónicos. Análisis y diseño, International Thomson Editores

Rashid M. (2004). Electrónica de potencia. Circuitos, dispositivos y aplicaciones, Prentice Hall, 3era. Edición

Singh J. (1997). Dispositivos Semiconductores, McGraw – Hill, 1era. Edición en español

Spina M. A. (2004). Electrónica de potencia. Convertidores y dispositivos, Consejo Editorial de la Universidad Nacional del Centro de la Provincia de Buenos Aires, 1era. Edición

STMicroelectronics, Parameter list for SCRs, TRIACs, AC switches, and DIACS (2008), Application Note AN2703

STMicroelectronics, RC Snubber circuit design for TRIACs (2007), AN437 Application note, disponible en: [www.st.com](http://www.st.com)

Sze S. M., Ng K. K. (2007). Physics of Semiconductor Devices, John Wiley & Sons, 3era. Edición

Takesuye J., Deuty S., Introduction to Insulated Gate Bipolar Transistors, Application Note AN1541/D, disponible en: [www.onsemi.com](http://www.onsemi.com)

Templeton G., RC Snubber Networks for Thyristor Power Control and Transient Suppression, Application Note AN1048/D, [www.onsemi.com](http://www.onsemi.com)

Thyristors & Triacs - Ten Golden Rules for Success In Your Application, disponible en: [http://www.nxp.com/documents/application\\_note/AN\\_GOLDEN\\_RULES.pdf](http://www.nxp.com/documents/application_note/AN_GOLDEN_RULES.pdf)

Um K. J., IGBT Basic II (2002), Application Note 9020, disponible en: [www.fairchildsemi.com](http://www.fairchildsemi.com)

Vishay, Phototriac, Application Note 34, disponible en: [www.vishay.com](http://www.vishay.com)

Vishay, Application of Optical Sensors, Document Number: 81449, Rev. 1.0, 27-Sep-06, disponible en: [www.vishay.com](http://www.vishay.com)

Vishay, Physics of Optoelectronic Devices, Document Number: 80097, Rev. 1.2, 05-Jul-04, disponible en: [www.vishay.com](http://www.vishay.com)

Vishay, Symbols and Terminology, Document Number: 81252 Rev. 1.3, 18-Aug-08, disponible en: [www.vishay.com](http://www.vishay.com)

Vishay, Rectifiers Physical Explanation, Document Number: 84064, Revision: 16-Aug-11, disponible en: [www.vishay.com](http://www.vishay.com)

## El autor

### **Mónica Liliana González**

Posee título de grado de Ingeniera en Telecomunicaciones, de la Facultad de Ingeniería de la Universidad Nacional de La Plata (UNLP), y el de posgrado de Especialista en Docencia en Entornos Virtuales en Nivel Superior, de la Universidad Nacional de Quilmes. Ha realizado su actividad en temas de interés en Microelectrónica y Educación en Ingeniería. Realizó un posgrado en Docencia Universitaria en la UNLP. Actualmente, se encuentra finalizando una Maestría en Tecnología Informática aplicada en Educación en la Facultad de Informática de la Universidad Nacional de La Plata. Es Profesora Adjunta en la cátedra de Dispositivos Electrónicos A y B (Facultad de Ingeniería, UNLP) y en las cátedras de Teoría de Circuitos y Electrónica Analógica I en la Universidad Nacional de Quilmes. Participa en actividades de gestión universitaria como miembro de Comisiones Asesoras y de extensión universitaria en la UIDET UNITEC (Unidad de Investigación, Desarrollo, Extensión y Transferencia para la Calidad de la Educación en Ingeniería con orientación al uso de Tecnologías de la Información y la Comunicación), en la Facultad de Ingeniería de la UNLP.

González, Mónica Liliana

Dispositivos electrónicos / Mónica Liliana González. - 1a ed. adaptada. - La Plata : Universidad Nacional de La Plata, 2015.

Libro digital, PDF

Archivo Digital: descarga y online  
ISBN 978-950-34-1249-7

1. Circuitos Electrónicos. I. Título.  
CDD 621.3

Diseño de tapa: Dirección de Comunicación Visual de la UNLP

Universidad Nacional de La Plata – Editorial de la Universidad de La Plata  
47 N.º 380 / La Plata B1900AJP / Buenos Aires, Argentina  
+54 221 427 3992 / 427 4898  
edulp.editorial@gmail.com  
www.editorial.unlp.edu.ar

Eduulp integra la Red de Editoriales Universitarias Nacionales (REUN)

Primera edición, 2015  
ISBN 978-950-34-1249-7  
© 2015 - Eduulp

FACULTAD DE  
INGENIERÍA

**e**  
exactas



UNIVERSIDAD  
NACIONAL  
DE LA PLATA